

文章编号: 1672-2892(2010)03-0313-05

基于带通采样的高速数据采集系统设计

和小冬, 丁 丽

(电子科技大学 电子工程学院, 四川 成都 611731)

摘要: 高速数据采集系统是现代雷达信号处理不可缺少的重要组成部分。文章以宽带侦察接收机信号处理为应用背景, 论述了一种基于带通采样的高速数据采集系统的设计方案。该方案以 Xilinx 公司 Virtex-5 系列 FPGA 为平台, 控制高速模数转换器 ADC08D1000, 完成数据采集、传输、存储、信号处理功能, 并选取高速 FIFO 作为存储设备, 解决数据率转换问题。该系统实现了软件、硬件设计, 测试结果验证了方案的可行性。

关键词: 带通采样; 数据采集; ADC08D1000 芯片; 现场可编程门阵列

中图分类号: TN971.1

文献标识码: A

Design of high-speed data acquisition system based on band-pass sampling

HE Xiao-dong, DING Li

(School of Electronic Engineering, UESTC, Chengdu Sichuan 611731, China)

Abstract: High-speed data acquisition system is an important component in modern radar signal processing. A design of high-speed data acquisition system based on band-pass sampling was presented and applied to the signal processing of wideband receiver. The Virtex Series FPGA was used as the main platform to control the high-speed ADC08D1000 for completing data acquisition, transmission, storage and signal processing. High-speed First Input First Output(FIFOs) were selected as the storage devices to implement data rate conversion. The system realized the software and hardware design, and test results verified the feasibility of the solution.

Key words: band-pass sampling; data acquisition; ADC08D1000; FPGA

随着现代信息技术的快速发展,各种数据的采集与实时处理,已成为信息研究领域不可或缺的主要组成部分。在雷达信号侦察、遥感、地质勘探、无损检测、智能仪器及医学影像等领域,人们对数据采集系统的采样精度、采样率和处理速度等指标提出了更高的要求。

传统的数据采集系统往往采用单片机或数字信号处理器作为主控单元。基于单片机的数据采集系统由于单片机本身指令周期与速度的影响,其时钟频率较低,不能满足现代信号处理系统对数据采集的实时性与同步性要求。基于数字信号处理器 DSP(Digital Signal Processor)的数据采集系统虽然处理速度快,但是 DSP 频繁的中断会降低系统的效率^[1]。

本文提出了一种以 FPGA 为核心控制器, FIFO 为外部存储器,基于带通采样的高速数据采集系统。将 ADC08D1000 芯片输出的带通采样数据经过 FPGA 预处理后存入外部 FIFO 中,同时利用 RS232 接口与 PC 机通信,方便数据的进一步分析与处理,最后给出了测试结果。

1 带通采样

根据 Nyquist 采样定理,对于最高频率为 f_{\max} 的低通信号,要求 ADC(Analog Digital Converter)的采样频率 $f_s \geq 2f_{\max}$,才能防止采样后频谱的混叠。但是,要在射频端直接对带通信号进行低通采样,现有的 ADC 器件根本无法实现,而且后续的数字信号处理器也没法处理如此高的数据流。因此,根据带通信号自身的特点和规律,利用带通采样定理,用较低的采样频率同样可以正确反映信号特性^[2]。

1.1 带通采样定理

频带为 $(-f_H, -f_L) \cup (f_L, f_H)$ 的带通实信号，带宽 $B \triangleq f_H - f_L$ 。如果其采样速率 f_s 满足：

$$f_s \in \bigcup_{m=0}^M \left[\frac{2f_H}{m+1}, \frac{2f_L}{m} \right], \quad M = \left\lfloor \frac{f_L}{B} \right\rfloor \quad (1)$$

则用 f_s 进行等间隔采样，得到的信号采样值能准确地确定原信号。式(1)中符号 $\lfloor \bullet \rfloor$ 表示对 \bullet 向下取整。

该带通采样定理适用的前提条件：只允许在一个频带上存在信号，而不允许在不同的频带上同时存在信号，否则将会引起信号混叠。

1.2 带通采样中的频谱反转

带通采样的结果是把位于 $(MB, (M+1)B)$ ($M = 0, 1, 2, \dots$) 频带上的信号都用位于 $(0, B)$ 上相同的基带信号频谱来表示，但是当 M 为奇数时，其频谱相对中心频率“反转”，以频带 $(3B, 4B)$ 的实信号为例，采样率 $f_s = 2B$ ，其采样前后的信号频谱如图 1 所示。

从图 1(b)可以看出，采样后信号的频谱在零频位置 $(-B, B)$ 上发生了反转，而没有发生反转的频谱位于 $(0, 2B)$ 或 $(-2B, 0)$ 位置上，这 2 个位置上的频域及时域表达式为：

$$X(\omega \pm 2\pi B) \longleftrightarrow e^{\pm j2\pi B t} x(t) = e^{\pm j\pi f_s t} x(t) \quad (2)$$

$$\Downarrow$$

$$e^{\pm j\pi n} x(n) = (-1)^n x(n)$$

式中： ω 为信号载频； t 为时间。由式(2)可以看出，只要把采样后的数字序列进行隔位符号取反，即可解决带通中的频谱“反转”问题^[3]。

下面对该方法进行 MATLAB 仿真验证。

测试条件：信号起始频率为 1.2 GHz、带宽 200 MHz、脉冲宽度 2 μ s 的非线性调频信号，采样率为 $f_s = 2$ GHz。

图 2(a)为采样后的原始信号频谱图，此时信号在基带发生了频谱反转，图 2(b)为数字修正后的信号频谱图，此时频谱正确。由此可见，通过数字修正能够有效地解决带通采样中的频谱“反转”问题。同时，仿真也验证了对于修正时起始点选取的不同，并不会影响信号的频率特性，这对于利用 FPGA 实现数字修正和后续信号处理是非常有利的。

2 高速数据采集系统设计

2.1 系统硬件设计

高速数据采集系统硬件结构如图 3 所示。

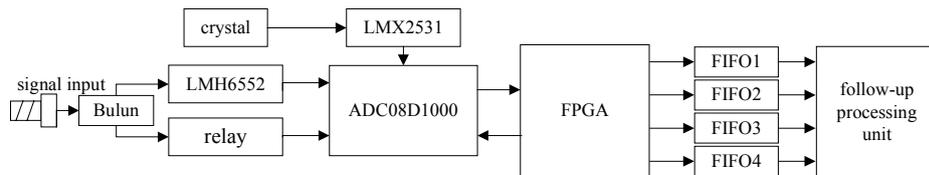


Fig.3 System diagram
图 3 系统框图

高速数据采集系统按具体功能分为：模拟信号调理电路、时钟电路、ADC 采样电路以及采样数据接收、缓存与处理电路。

模拟信号调理电路是在保证被采样信号不失真的前提下，对信号进行低噪声放大或衰减、滤波和电气隔离等

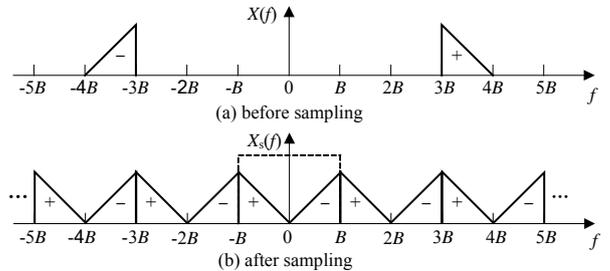


Fig.1 Frequency spectrum inversion in bandpass sampling
图 1 带通采样中的频谱反转

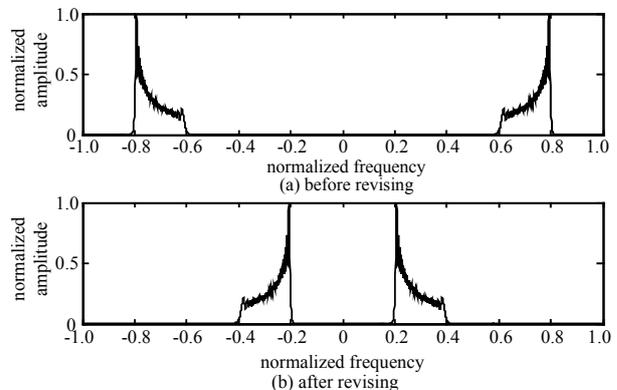


Fig.2 Frequency spectrum of NLFM signal before and after revising
图 2 非线性调频信号修正前、后频谱图

预处理,以提高信噪比,减少畸变,改善信号质量,以及变换信号来适应 ADC 的输入要求^[4]。采用射频变压器 ADTL2-18 将单端信号转换为差分形式:一路通过射频微波继电器 RF303 进行隔离后送至 VinQ-/±输入端口;另一路通过全差分放大器 LMH6552 将输入信号调整至适合 ADC 采样的范围内并送至 VinQ-/±输入端口。

时钟电路主要由高性能频率综合器 LMX2531 完成,LMX2531 内部集成了模拟锁相环、压控振荡器和可调的环路滤波器,通过内部配置寄存器可以产生 917 MHz~1 024 MHz 和 1 834 MHz~2 028 MHz 频段范围内的任意单频时钟信号,能够为本系统提供 1 GHz 采样时钟^[5]。

ADC 采样电路的模数转换器选用美国国家半导体公司的 ADC08D1000,这是一款高性能的模数转换器,它具有双通道结构,每个通道的最大采样率为 1.6 GSPS,采用双通道互插模式时,采样率可达 2 GSPS。该芯片全功率带宽为 1.7 GHz(正常模式)或 900 MHz(DES(Data Encryption Standard)模式,交叉采样),采用 1.9 V 电源供电,510 mVp-p 或 710 mVp-p 可调差分输出。本设计中,ADC08D1000 通过 2 个 1:2 复用器将采样后的数据分为 I,Id,Q,Qd 4 路并行数据,数据率 500 Mbps,时钟频率 250 MHz,以 DDR(Double Data Rate)方式送给 FPGA。FPGA 将预处理后的数据送给外部存储器。外部存储器选用 IDT 公司的 IDT72T36125 双口异步 FIFO,位宽为 36 bit。

2.2 系统软件设计

系统软件设计主要分为 FPGA 控制程序和信号处理程序。所具备的基本功能包括:数据采集控制、数据接收、数据降速处理、信号检测及数据存储。根据要求,软件设计流程如图 4 所示。

系统上电或复位后,利用 Xilinx 公司的专用配置芯片对 FPGA 进行程序加载及初始化,FPGA 配置完成后对 ADC08D1000 实行软关断以确保 ADC 安全,然后对其进行内部寄存器功能配置。

系统开始工作后,FPGA 接收 ADC 采样输出数据。数据率转换模块对数据进行双沿采样,得到 8 路 250 Mbps 的数据流,再通过 8 个串并转换器得到 16 路 125 Mbps 的数据流。编码转换与数字修正模块对 16 路数据进行偏移码转二进制补码和反转频谱数字修正等预处理。根据预处理之后的数据,利用自相关法对信号进行能量检测,配合视频检波信号判别数据是否有效^[6],并提供相应的写控制信号,将有效数据分成 4 路,每路 32 bit 写入外部 4 个 FIFO^[7]。数据率转换模块与存储结构如图 5 所示。

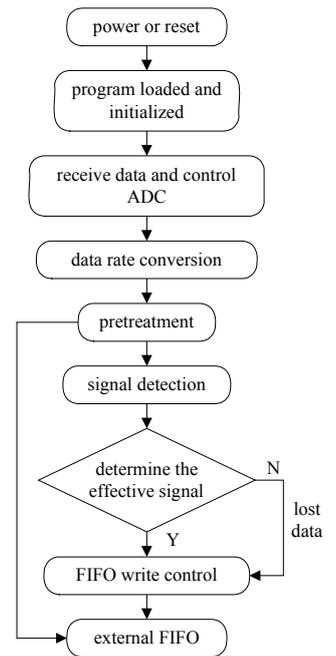


Fig.4 Software design flow chart
图 4 软件设计流程图

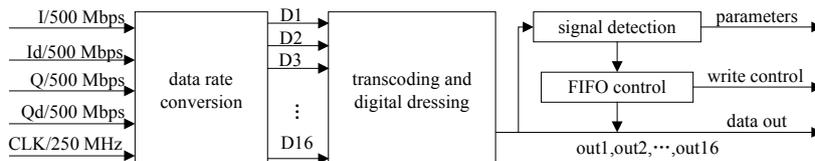


Fig.5 Data rate conversion and storage structure
图 5 数据率转换与存储结构图

3 测试结果及性能指标

ADC 的主要性能参数包括:采样率、有效位数 ENOB(Effective Number Of Bits)、信噪比 SNR(Signal-to-Noise Ratio)、信噪失真比 SINAD(Signal-to-Noise Plus Distortion Ratio)、无杂散动态范围 SFDR(Spurious-Free Dynamic Range)和总谐波失真 THD(Total Harmonic Distortion)等。常用的测试方法是对采样数据进行 FFT,在频域对 ADC 进行动态性能评估^[8-9]。

3.1 测试结果

测试条件:以 2 GSPS 的速率对(1 GHz,2 GHz)内的信号进行带通采样,选取 1.2 GHz 的连续单频正弦信号作为测试信号,测试频域图如图 6、图 7 所示。

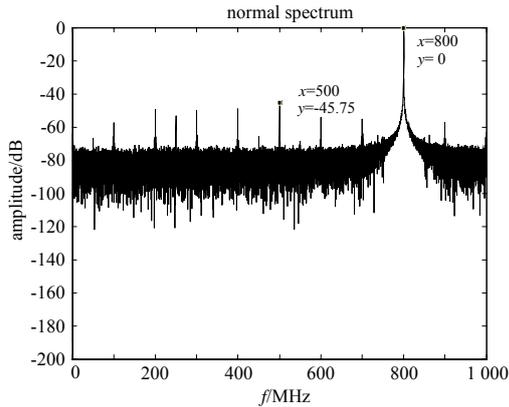


Fig.6 Frequency spectrum of 1.2 GHz single-frequency sinusoidal signal

图6 1.2 GHz 单频正弦信号采样后频谱图

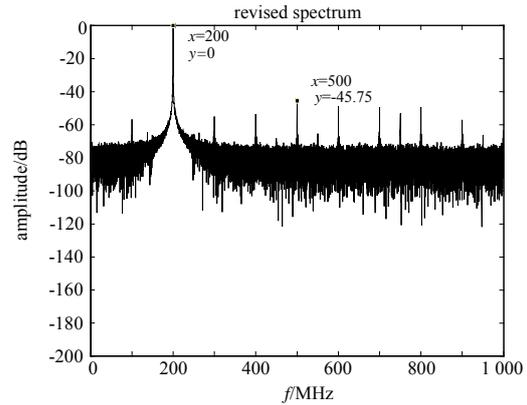


Fig.7 Revised frequency spectrum of 1.2 GHz single-frequency sinusoidal signal

图7 1.2 GHz单频正弦信号采样修正后频谱图

测试中利用带通采样频谱出现了“反转”，其原始信号采样的频域和经过数字修正之后信号的频域情况分别如图6、图7所示。其中图6为接收信号直接FFT的频谱特征，可以看到在(0,1 GHz)内发生了频谱反转；图7是经过数字修正之后，其对应的频域特征，可知在经过时域的数字修正后，频域上消除了频谱反转现象。

3.2 性能指标计算

1) 信噪失真比(SINAD)：在第一奈奎斯特频带内，取基频和其两旁适当数目的采样值的均方根作为信号的有效值，其余采样值的均方根作为噪声的有效值，它包括量化噪声、ADC的谐波噪声、超越噪声以及FFT的舍入误差。其计算公式为：

$$SINAD = 20 \lg \left[\frac{A_{\text{signal}}(rms)}{A_{\text{noise}}(rms)} \right] \quad (3)$$

由式(3)可以算出信噪失真比 $SINAD = 41.44 \text{ dB}$ 。

2) 信噪比(SNR)：在第一奈奎斯特频带内，取基频和其两旁适当数目的采样值的均方根作为信号的有效值，除去谐波分量采样值的均方根作为噪声的有效值。其计算公式为：

$$R_{SN} = 20 \lg \frac{A_{\text{signal}}(rms)}{A_{\text{noise}}(rms) - A_{\text{harmonic}}(rms)} \quad (4)$$

由式(4)可以计算出信噪比 $R_{SN} = 44.05 \text{ dB}$ 。

3) 有效位数(ENOB)：ADC的有效位数计算公式为：

$$ENOB = \frac{SINAD - 1.763 \text{ dB}}{6.02} \quad (5)$$

由式(5)可以算出有效位数 $ENOB = 6.59 \text{ bit}$ 。

4) 无杂散动态范围(SFDR)：基波分量与除基波分量外幅值最大的杂散分量的差值即为无杂散动态范围。其计算公式为：

$$SFDR = 20 \lg \left(\frac{A_{f_1}^2}{A_{f_n}^2} \right) \quad (6)$$

由式(6)可以算出无杂散动态范围 $SFDR = 45.75 \text{ dB}$ 。

5) 总谐波失真(THD)：除去基波分量外的前9个谐波分量的均方根与基波的均方根的比值。其计算公式为：

$$THD = 20 \lg \sqrt{\frac{A_{f_2}^2 + A_{f_3}^2 + \dots + A_{f_{10}}^2}{A_{f_1}^2}} \quad (7)$$

由式(7)可以算出总谐波失真 $THD = -41.74 \text{ dB}$ 。

4 结论

本文介绍了基于带通采样的2 GSPS高速数据采集与处理的硬件设计方案，并给出了相应软件设计方案。该方案以FPGA为控制与数据处理核心，以FIFO为缓存结构，将高速A/D采样数据经处理后送入4个FIFO中缓存。硬件平台验证了方案的可行性。

参考文献:

- [1] 张东来,张东升,秦海亮,等. 基于FPGA的高速采集系统设计与实现[J]. 电子技术应用, 2006,35(2):76-79.
- [2] 杨小牛,楼才义,徐建良. 软件无线电原理与应用[M]. 北京:电子工业出版社, 2001:11-14.
- [3] 陈祝明. 软件无线电技术基础[M]. 北京:高等教育出版社, 2007.
- [4] 章勇勤,艾勇,邓德祥,等. 基于FPGA的超高速数据采集与处理系统[J]. 数据采集与处理, 2009,24(2):238-242.
- [5] 王浩,王子斌. 一种2 Gsps数字示波器数据采集系统的设计[J]. 信息与电子工程, 2009,7(4):257-260.
- [6] Zou Simin, Zeng Deguo, Tang Bin. A Wideband Pulse Detection Algorithm Based on Autocorrelation[C]// Proceedings of 9th International Conference on Electronic Measurement & Instruments. Beijing:[s.n.], 2009:287-289.
- [7] 姜冬梅. 雷达信号数字侦察接收的FPGA实现[D]. 成都:电子科技大学, 2008.
- [8] 王卫江,陶然. 高速ADC的性能测试[J]. 电子技术应用, 2003,30(2):33-34.
- [9] 骆丽娜,杨万全. 高速ADC的性能参数与测试方法[J]. 实验科学与技术, 2007,5(1):145-147.

作者简介:



和小冬(1984-), 男, 河南省许昌市人, 硕士,
主要研究方向为空间信号获取与处理技术。
email:winter_he@hotmail.com.

丁丽(1986-), 女, 浙江省湖州市人, 硕士,
主要研究方向为宽带数字接收机技术。

(上接第275页)

参考文献:

- [1] Qian Y, Deal W R, Kaneda N, et al. Microstrip-fed quasi-Yagi antenna with broadband Characteristics[J]. Electronics Letters, 1998, 34(23):2194-2196.
- [2] Qian Y, Deal W R, Kaneda N, et al. A uniplanar quasi-Yagi antenna with wide bandwidth and low mutual coupling characteristics[C]// 1999 IEEE AP-S Int. Symp. Dig., Orlando, USA:[s.n.], 1999:924-927.
- [3] Deal W R, Kaneda N, Sor J, et al. A new quasi-Yagi antenna for planar active antenna arrays[J]. IEEE Transaction on Microwave Theory and Techniques, 2000,48(6):910-918.
- [4] Qian Y, Deal W R, Kaneda N, et al. Mutual coupling and mitigation in two-dimensional phased arrays based on planar quasi-Yagi antennas[C]// 2000 Asia-Pacific Microwave Conference, Sydney:[s.n.], 2000:5-8.
- [5] 葛德彪, 闫玉波. 电磁波时域有限差分方法[M]. 2版. 西安:西安电子科技大学出版社, 2005:14-20, 100-104, 121. (Ge Debiao, Yan Yubo. Finite-Difference Time-Domain Method for Electromagnetic Waves[M]. 2nd ed. Xi'an: Xidian University Press, 2005:14-20, 100-104, 121)
- [6] Gedney S. An anisotropic perfectly matched layer-absorbing medium for the truncation of FDTD lattices[J]. IEEE Transaction on Antennas Propagation, 1996,44(12):1630-1639.
- [7] 王秉中. 计算电磁学[M]. 北京:科学出版社, 2002:155-156. (Wang Bingzhong. Computational Electromagnetics[M]. Beijing: Science Press, 2002:155-156)
- [8] Sheen D M, Ali S M, Abouzahra M D. Application of the three-dimensional finite-difference time-domain method to the analysis of planar microstrip circuits[J]. IEEE Transaction on Microwave Theory and Techniques, 1990,38(7):849-857.

作者简介:



张文涛(1984-), 男, 山西省平遥县人,
在读硕士研究生, 研究方向为天线设计。
email:pzzwt@163.com.

杨向华(1977-), 男, 江西省井冈山市人, 在读
硕士研究生, 助理研究员, 研究方向为微波技术。

周邦华(1954-), 男, 四川省彭州市人, 研究员,
研究方向为无线电物理。