

文章编号: 1672-2892(2010)01-0033-03

低相噪毫米波频率合成器设计

廖梁兵^{1,2}, 邓贤进², 张红雨¹

(1.电子科技大学 电子工程学院, 四川 成都 610054; 2.中国工程物理研究院 电子工程研究所, 四川 绵阳 621900)

摘要: 简要介绍毫米波频率合成器的重要性, 分析两种毫米波频率合成器实现方案的优劣, 综合其优点, 并采用直接数字频率合成(DDS)技术, 提出毫米波频率合成器的设计方案。进行方案系统实验, 结果表明, 相位噪声为 $-85 \text{ dBc/Hz}@10 \text{ kHz}$, 提升了整个毫米波通信系统的性能。

关键词: 毫米波; 频率合成; 相位噪声; 频率分辨力

中图分类号: TN741

文献标识码: A

Design of low phase noise millimeter wave frequency synthesizers

LIAO Liang-bing^{1,2}, DENG Xian-jin², ZHANG Hong-yu¹

(1.School of Electronic Engineering, UESTC, Chengdu Sichuan 610054, China;

2.Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang Sichuan 621900, China)

Abstract: The importance of millimeter wave frequency synthesizers was introduced briefly, the advantages and disadvantages of two schemes of millimeter wave frequency synthesizers were analyzed, and a final design scheme of millimeter wave frequency synthesizer was put forward by the combination of these advantages and the Direct Digital Synthesis(DDS) technology. A systematic experiment of the scheme was performed, and the results showed that the phase noise was $-85 \text{ dBc/Hz}@10 \text{ kHz}$, which indicated that the performance of the whole millimeter communication system had been improved.

Key words: millimeter wave; frequency synthesizers; phase noise; frequency resolution

近年来, 由于频谱资源日益紧张, 毫米波频段的频谱资源得到极大开发。军事应用始终处于频谱资源开发的最前沿: 雷达、电子对抗、精确制导等, 无时无刻不在对新的频谱资源提出紧迫的需求。毫米波的波长短, 频带宽, 这使得它在军事以及民用通信领域都得到了迅速发展^[1]。在毫米波通信系统中, 毫米波频率源是一个关键部件, 它的技术指标在很大程度上决定了系统的性能。信号源的相位噪声对毫米波接收机的灵敏度、通信系统的误码率、雷达系统的分辨力等具有决定作用, 为了充分实现毫米波的优点, 就要求信号源具有低相噪特性^[2]。

1 常用毫米波频率合成器实现方案分析

1.1 锁相+倍频方案

当工作于毫米波频段的压控振荡器(Voltage Controlled Oscillator, VCO)因为功耗、体积等因素不便应用时, 可以将技术成熟的微波频率合成源倍频到毫米波频段, 即“锁相+倍频”方案, 如图1所示^[3]。该方案直接将锁相源输出的信号倍频到毫米波频段, 它的特点是电路结构简单, 输出的毫米波信号具有较高的稳定度, 并且容易获得宽带毫米波信号, 由于压控振荡器工作在较低频段, 可以使整个频率源实现小型化。但该方案输出信号的相噪与频率分辨力成为一对矛盾: 为了达到较高的频率, 则基准振荡器的输出频率 f_R 应较小; 在 f_R 较小的情况下, 为了达到较高的输出频段, 则锁相环路(Phase Locked Loop, PLL)的倍频次数必须增大, 这将增大相噪的恶化量; 反过来, 如果要获得较好的相噪指标, 则频率分辨力就会降低。此外, 由于使用了倍频器, 可能导致输出信号中的杂散分量较多; 由于倍频次数较高, 相噪和窄带杂散恶化较大, 在实用中受到了一定限制。

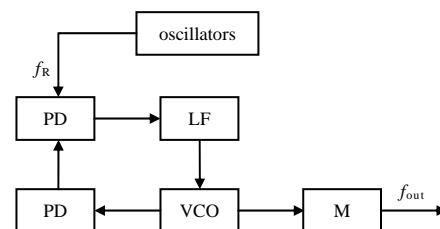


Fig.1 Diagram of PLL and frequency multiplication
图1 锁相+倍频方案框图

1.2 锁相+混频方案

锁相+混频方案框图，如图 2 所示，通过两个微波信号源的输出相混频，从而得到毫米波信号。该方案最大优点是减少倍频次数，明显改善相噪和窄带杂散。由于使用了混频器，将产生大量组合干扰，但如果设计合理，将能使输出频段避开杂散较大点，从而可用滤波器滤除。

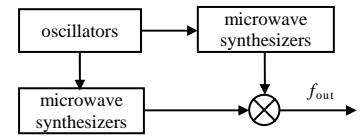


Fig.2 Diagram of PLL and mixing
图 2 锁相+混频方案框图

2 主要技术指标与方案设计

2.1 主要技术指标

毫米波低相噪频率合成器的主要技术指标如表 1 所示。

表 1 主要技术指标

Table 1 Technical specifications	
items	specifications
frequency coverage	39.5 GHz~40 GHz
phase noise	-85 dBc/Hz@10 kHz
spurious suppression	-45 dBc
frequency resolution	10 kHz

2.2 方案设计

根据前文分析，如果采用“锁相+倍频”方案，由于倍频次数很高，相噪恶化会非常大，难以实现低相噪，所以采用“锁相+混频”方案；指标要求的频率分辨力为 10 kHz，这可通过直接数字频率合成 (Direct Digital Synthesis, DDS) 技术实现。

系统方案如图 3，利用 100 MHz 恒温晶振作为基准振荡源，利用 PLL1 产生 1 GHz 的信号，作为 DDS 的参考，DDS 产生 115 MHz~120 MHz 的精细步进频率信号，通过 PLL2 产生 11.5 GHz~12 GHz 的信号；此外，100 MHz 的恒温晶振通过 PLL3 产生 14 GHz 的点频信号，再二倍频产生 28 GHz 的点频信号。两路信号通过混频产生 39.5 GHz~40 GHz 的毫米波信号，从而实现毫米波波段合成信号源。

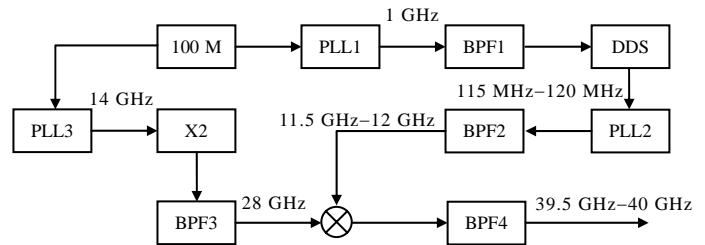


Fig.3 Diagram of low phase noise millimeter wave frequency synthesizers
图 3 低相噪毫米波频率合成器方案框图

3 指标分析

3.1 相位噪声

在频率合成器中，对信号的加、减、乘、除等都要改变信号的相噪。如果是加、减(混频)，则输出信号的相噪为两输入信号噪声的和。若为乘、除(倍频、分频)，实际也是相加，只是相加的是同一个信号^[4]。对于倍频和分频，设输入信号的相噪为 L_1 ，则输出信号的相噪为：

$$L_o = L_1 + L_1 + \dots + L_1 = N \cdot L_1 \quad (1)$$

则相噪的恶化量为：

$$\Delta L = L_o - L_1 = N \cdot L_1 - L_1 \quad (2)$$

以对数表示为：

$$20\lg \Delta L = 20\lg N \quad (3)$$

其中 N 为倍频次数^[5]。

本方案所用的恒温晶振相噪为 $-155 \text{ dBc/Hz@10 kHz}$ ，经过 PLL1 后输出的相噪为 $-121 \text{ dBc/Hz@10 kHz}$ ，而 DDS 实际上是一个分频系统，它将会对相噪以 $20\lg N$ 改善，故 DDS 输出的相噪为 $-140 \text{ dBc/Hz@10 kHz}$ 。本方案选取的 DDS 芯片是 ADI 公司最新推出的 AD9910，其输出底噪达 $-145 \text{ dBc/Hz@10 kHz}$ ，所以 DDS 输出的相噪为 $-140 \text{ dBc/Hz@10 kHz}$ 。经过 PLL2 的倍频作用后，信号的相噪为 $-100 \text{ dBc/Hz@10 kHz}$ 。在另外一路中，100 MHz 的恒温晶振经过 PLL3 后的相噪为 $-98 \text{ dBc/Hz@10 kHz}$ ，经过二倍频器后的相噪为 $-92 \text{ dBc/Hz@10 kHz}$ 。两路信号经过混频器后最终的理论相噪为 $-92 \text{ dBc/Hz@10 kHz}$ ，即为该毫米波频率合成器输出信号的理论相噪。

3.2 杂散

在该毫米波频率合成器中，杂散来源主要有 3 个方面：

1) PLL 输出的杂散。其杂散分量较少，主要是谐波分量，一般加入低通滤波器就很容易滤除。

2) DDS 产生的杂散。DDS 由全数字结构实现，输出杂散较多，需要仔细考虑其输入和输出频段：当输出频率靠近时钟的整数分频点时，差频信号产生的窄带杂散与输出频率很近，很难用滤波器滤除，即使采用 PLL 也难以滤除，这种窄带杂散经过倍频作用后还会继续恶化，所以不要使 DDS 输出频段靠近和跨越时钟整数分频点。

设计中选择 DDS 的输入频率为 1 GHz，输出频段为 115 MHz~120 MHz，这样输出频段就避开了输入信号的整数分频点，最大程度地抑制杂散。在一般 DDS 系统中，需要在输出级加入一个窄带滤波器，但在测试时发现：距 115 MHz~120 MHz 这一频段的 50 MHz 带宽内，杂散抑制大于 -70 dBc，所以 DDS 的输出级不需要再加入滤波器。DDS 的输出信号进入 PLL2 后，其宽带杂散会因锁相环的窄带滤波作用而受到抑制，但窄带杂散不能滤除，而且会以 $20\lg N$ 恶化。AD9910 有很好的杂散性能，典型窄带杂散抑制达 -90 dBc，所以 PLL2 输出信号的窄带杂散为 -48 dBc，而混频器不会影响窄带杂散，故该毫米波频率合成器最终输出信号的杂散抑制为 -48 dBc。

3) 混频产生的杂散。实际的混频器会产生大量的组合分量，在该毫米波频率合成器中，输入混频器的信号分别为 11.5 GHz~12 GHz 和 28 GHz。以输入 12 GHz 和 28 GHz 为例，它们所产生的 35 GHz~45 GHz 内的 7 阶以下杂散分量为 36 GHz 和 44 GHz。可见，最近的杂散距输出频率为 4 GHz，可用滤波器加以滤除。

3.3 频率分辨力

AD9910 的频率分辨力可达 0.23 Hz，经过 100 次倍频后，该毫米波频率合成器的频率分辨力为 23 Hz；恒温晶振的频率稳定度为 $\pm 0.1 \times 10^{-7}$ ppm，则最后输出的频率准确度为 ± 1 kHz。由此可看出频率分辨力指标满足要求。

4 实验结果

该毫米波频率合成器在输出 40 GHz 时的测试结果如图 4 所示，其中频谱仪分析带宽为 300 Hz。从图 4 可以看出，10 kHz 偏移处的抑制 60 dB，则该毫米波频率合成器输出的相噪为：

$$L_o = -60 \text{ dB} - 10 \lg 300 = -85 \text{ dBc/Hz} @ 10 \text{ kHz} \quad (4)$$

由此可见相噪达到设计指标要求，说明该低相噪毫米波频率合成方案可行。实际输出相噪比理论值低 7 dB 左右，主要原因在于实际锁相环路的线路恶化和混频器对相噪的影响。输出信号的窄带杂散抑制为 -45 dBc，其余各项指标均达到了设计要求。

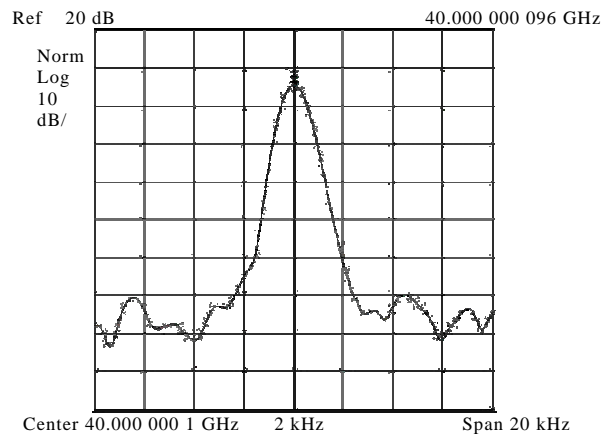


Fig.4 Experimental results

图 4 测试结果

5 结论

毫米波频率源是毫米波通信系统的核心，对系统性能有很大影响，对毫米波频率合成器的研究具有重要的现实意义。本文设计的毫米波频率合成器显著改善了相噪，对提高整个毫米波系统的性能具有重要意义。

参考文献：

- [1] 薛良金. 毫米波工程基础[M]. 北京:国防工业出版社, 1998.
- [2] Galani Z, Campbell R A. An overview of Frequency Synthesizers for Radars[J]. IEEE Transactions on Microwave Theory and Techniques, 1991,39(5):782-790.
- [3] 徐锐敏, 张文彬. 毫米波锁相倍频源小型化研究[J]. 微波学报, 2002,18(3):75-78.
- [4] 岳流锋. 30~3 000M 通用接收机射频前端的研制[D]. 成都:电子科技大学, 2003.
- [5] 邓贤进, 李家胤, 张健. C 频段频率合成器设计[J]. 电讯技术, 2006,46(3):22-23.

作者简介：



廖梁兵(1985-), 男, 四川省绵阳市人, 在读硕士研究生, 主要研究方向为频率合成技术. email:lnb19850110@163.com.

邓贤进(1975-), 男, 江苏省宜兴市人, 硕士, 副研究员, 主要研究方向为接收机、电子对抗.

张红雨(1968-), 男, 湖北省黄石市人, 博士, 高级工程师, 主要研究领域为通信、计算机网络.