

文章编号: 1672-2892(2010)04-0447-04

基于 DSP Builder 的回波抵消器设计与实现

张园, 华永平

(南京信息职业技术学院 电子信息工程学院, 江苏 南京 210019)

摘要: 针对通信中的回波问题, 基于自适应滤波的最小均方(LMS)算法, 设计了一个自适应回波抵消器。基于 FPGA 芯片, 在 DSP Builder 平台上, 有效结合 MATLAB/Simulink 和 Quartus II 设计工具, 根据模块化设计思想实现了 LMS 算法自适应回波抵消器硬件电路设计。软件仿真和系统 FPGA 硬件实测结果表明, 该设计方法使回波抵消器的 FPGA 硬件实现更加简便快捷。

关键词: DSP Builder 平台; 回波抵消器; FPGA 芯片

中图分类号: TN713

文献标识码: A

Design and implementation of adaptive echo cancellation based on DSP builder

ZHANG Yuan, HUA Yong-ping

(School of Electronic Information Engineering, Nanjing College of Information Technology, Nanjing Jiangsu 210046, China)

Abstract: Aiming at the echo problem in communication, this study designed an adaptive echo cancellation with the algorithm of Least Mean Square(LMS). By using of DSP Builder Tool combining Matlab/Simulink and Quartus II design tools, the hardware circuit of this canceller was implemented in FPGA chips with the concepts of modularization. Software simulation of modules was conducted and hardware verification of the whole system was completed. The results proved the correctness of the design. This design makes the implementation of the adaptive echo canceller simpler and faster.

Key words: DSP Builder; adaptive echo canceller; FPGA

在数字通信、卫星通信等系统中, 都不同程度地存在回波现象, 影响了通信质量。为了消除回波, 可以采用回波抵消器, 它能估计回波路径的特征参数, 产生一个估计的回波信号, 然后从接收信号(混有回波信号)中减去该信号, 以实现回波抵消。而一般采用自适应滤波器来模拟回波路径, 可以跟踪回波路径的变化^[1]。DSP Builder 是 Altera 公司推出的面向 DSP 开发的系统级工具, 它作为 MATLAB 的一个 Simulink 工具箱出现, 使得用 FPGA 设计的 DSP 系统完全可以通过图形化界面进行设计和仿真^[2]。文中主要介绍以 DSP Builder 为平台完成自适应回波抵消器的 FPGA 电路设计, 最后用 FPGA 验证设计电路的正确性和可靠性。

1 自适应回波抵消器原理

自适应回波抵消结构^[3]如图 1 所示。图中 $s(n)$ 表示 B 信号, $x'(n)$ 表示 A 信号产生的回波, $v(n)$ 为近端环境噪声, $\hat{y}(n)$ 是滤波器模拟的回波信号, $e(n)$ 是残留回波信号或误差信号。信号 $d(n)$ 由 B 信号 $s(n)$ 和回波 $x'(n)$ 及噪声组成, 即 $d(n) = x'(n) + s(n) + v(n)$ 。假定模拟回波信号估计为:

$$\hat{y}(n) = \sum_{k=0}^p w_k(n)x(n-k) \quad (1)$$

式中 $w_k(n)$ 为自适应滤波器的时变系数。从信号 $d(n)$ 中减去模拟回波信号 $\hat{y}(n)$ 后的残留回波信号或误差信号为:

$$e(n) = d(n) - \hat{y}(n) = x'(n) + s(n) + v(n) - \sum_{k=0}^p w_k(n)x(n-k) \quad (2)$$

当自适应滤波器的单位脉冲响应能很好地模拟回波通道的传递函数时, 可以认为 $x'(n) \approx \sum_{k=0}^p w_k(n)x(n-k)$ 时, 有 $e(n) = s(n) + v(n)$, 这样传向远端的信号中不包括回波信号 $x'(n)$, 即回波被抵消。

其中回波抵消器的主要部分——自适应滤波器所用算法选择 LMS 算法，其迭代公式为：

$$W(n+1) = W(n) + \mu e(n)X(n) \quad (3)$$

式中： $X(n) = [x(n), x(n-1), x(n-2), \dots, x(n-M+1)]^T$ 表示时刻 n 时的输入信号矢量，由最近 M 个信号采样值构成， $W(n) = [w_0(n), w_1(n), \dots, w_{M-1}(n)]^T$ 表示 n 时刻自适应滤波器系数矢量估值， μ 是控制稳定性和收敛速度的步长参量^[4]。

2 FPGA 硬件设计

本设计选用的 FPGA 是 Altera 公司 Cyclone 系列的 EP1C12Q240C8。FPGA 中 I/O 端口可自由定义，电路设计方便，编程灵活，不易受外部干扰。系统编译环境采用 Quartus II，顶层设计为图形化方式。芯片模块划分为分频模块、D/A 转换模块和回波抵消器模块，分频模块采用 VHDL 语言编程实现，D/A 转换模块采用硬件电路实现，回波抵消器模块用 DSP Builder 软件进行设计。

2.1 分频模块设计

分频模块是将外部时钟进行分频设定，得到系统内部 DA 模块和回波抵消器模块所需要的时钟。分频模块的外部时钟输入频率为 50 MHz，做 8 分频，产生的时钟频率约为 6 MHz。

2.2 回波抵消器模块设计

该部分采用层次化的设计方法。首先利用 DSP Builder 模块构建自适应算法部分，根据 LMS 算法迭代公式和滤波器的估计输出式(2)，建立加权分量模型，如图 2(a)所示。

在图 2(a)中，第 i 个延时单元的输入信号为 $x(n)$ ，延时后的输出信号为 $x(n-1)$ ，同时输入信号 $x(n)$ 产生一个乘积 $\hat{y}(n) = w(n)x(n)$ ，由于滤波器的估计输出是一系列权值分量与输入矢量的各分量乘积之和 $\sum_{i=0}^{M-1} w_i(n)x(n-i)$ ，因此除第一级外，后续单元必须加上前一级的加权单元的输出。封装后，则可以根据滤波器阶数的不同而相应调整，以实现多级级联。尤其是在构造阶数可变和阶数较大的滤波器时更能显出其灵活性。然后将封装后的加权分量单元依照阶数级联，并再次封装即构成抵消器模块，可直接运用于顶层模型中。

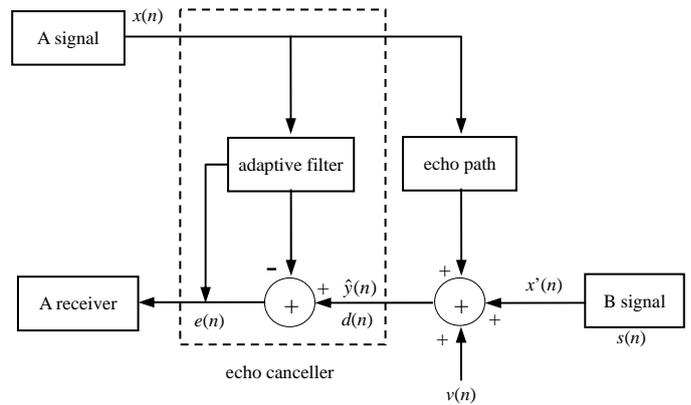


Fig.1 Structure diagram of adaptive echo cancellation
图 1 自适应回波抵消器结构框图

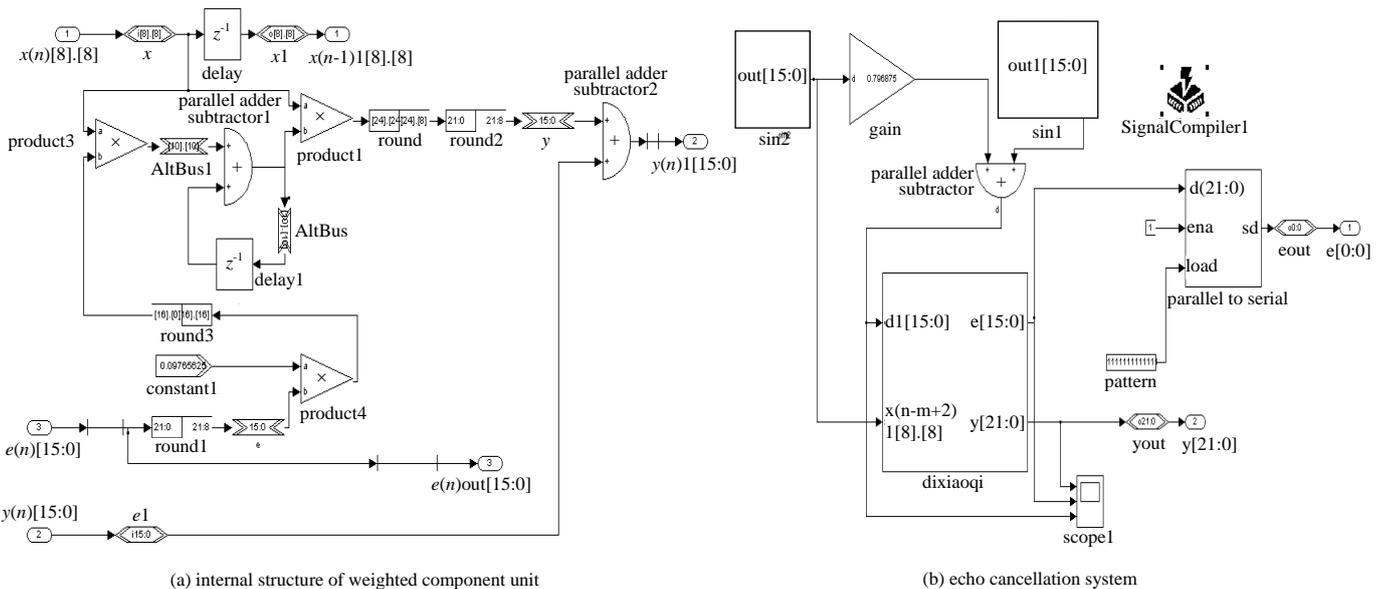


Fig.2 Model establishment
图 2 模型建立

在顶层系统模型中连接各子模块如图 2(b)所示, 图中 2 个信号源 $\sin 2, \sin 1$ 采用正弦信号发生器实现, 利用正弦查找表产生正弦波数据。函数调用格式为 $10 * \sin([0:2 * \pi / 2^4:2 * \pi])$ 和 $5 * \sin([0:2 * \pi / 2^6:2 * \pi])$ 。其输入地址分别为 4 bit 和 6 bit, 输出为 16 bit。dixiaoqi 模块由图 2(a)级联封装得到。模块 parallel to serial 为并行/串行转换器。

设计中, 因语音信号频率可以看作约为 3 400 Hz, 所以信号采样频率设为 8 000 Hz, 假设回波延迟 2.5 ms(小于回波对听觉产生干扰的范围 20 ms), 考虑收敛速度和实现情况, 步长采用 0.1, 计算得出滤波器阶数 20。

抵消器的参数选择可以通过 DSP Builder 软件进行优化, 选择 Simulink 菜单下 Parameters 设置仿真参数和选择求解器后运行仿真器, 观察自适应滤波器系数变化情况, 并改变步长取值反复观察信号波形, 直到 $e(n)$ 模拟信号与要接收的信号比较接近。可以看出当步长值大时误差很大, 步长值小时误差也很大, 分别取步长为 10, 1, 0.1 和 0.01 经过足够长时间仿真来分析稳定性能, 并考虑收敛速度, 折中选择 0.1 作为步长。

2.3 D/A 转换模块设计

利用 Texas Instruments 公司的 D/A 芯片 TLC5620, 并辅助使用 4 输入与门 SN74HC08M 和运算放大器 LM358AM, 构建数模转换器。TLC5620 是 8 bit 电压输出的数模转换器, 需 5 V 外接电压, 有 4 个输出端口可以选择。利用扩展插槽与 FPGA 连接, 信号接 119 脚, 时钟由所编程序在 FPGA 内实现, 通过 73 脚与 TLC5620 连接, 控制信号通过 63 脚连接 TLC5620。

3 DSP Builder 仿真和 FPGA 验证

通过 Simulink 仿真得到波形如图 3(a)所示, 图中第 1 行为返回 A 听筒的误差 e 信号波形, 第 2 行为输入话筒的所有信号, 即 B 信号与回波信号之和。由变化的波形可以看出, 随着自适应滤波器的“学习”过程, 回波逐渐被抵消。

利用 ModelSim 针对生成的 RTL 级 VHDL 代码进行功能仿真^[5], 设置信号为模拟形式, 如图 3(b)所示, 图中为减去回波后的误差信号, 和 Simulink 仿真结果一致。

使用 ModelSim 完成 RTL 级功能仿真, 其仿真结果并不能精确反映电路的全部硬件特性, 进行门级的时序仿真仍然十分重要^[6]。在 Quartus II 下编译后进行时序仿真, 其仿真波形如图 3(c)所示。

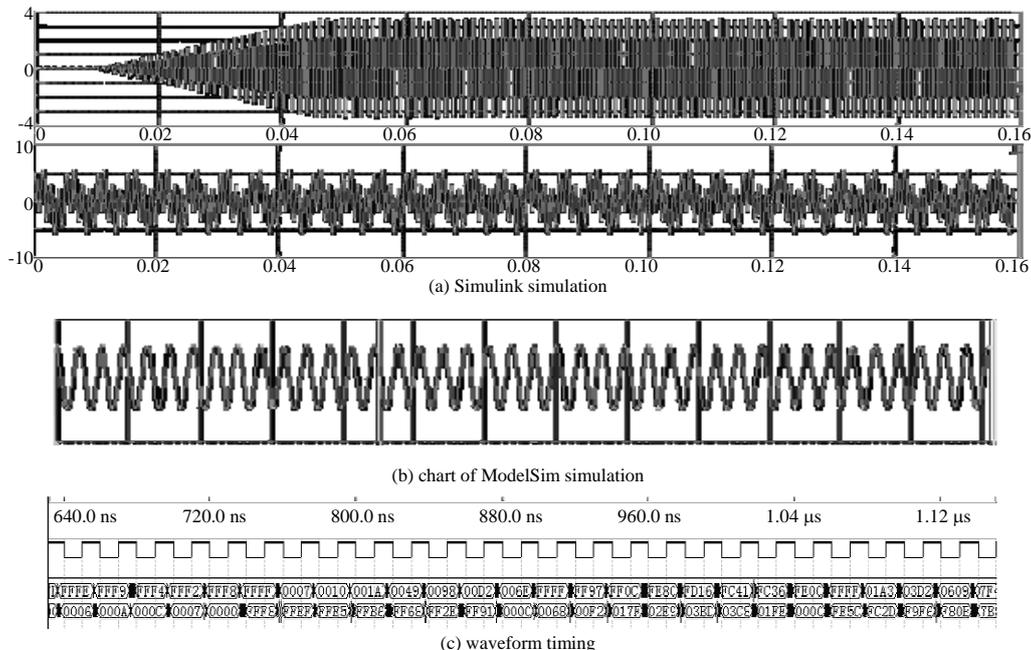


Fig.3 Simulation waveform

图 3 仿真波形

把回波抵消器模型转化生成图元文件, 作为一个子模块在顶层系统中调用。在 Quartus II 环境下, 调用各个子模块, 构成完整的系统原理图设计, 然后进行编译、仿真、引脚分配等工作。最后下载到 FPGA 芯片中, 对硬件进行测试, 采用 SignalTapII 实际测得的值, 如图 4 所示, 验证了本设计的正确性。

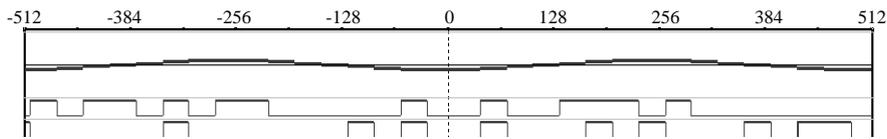
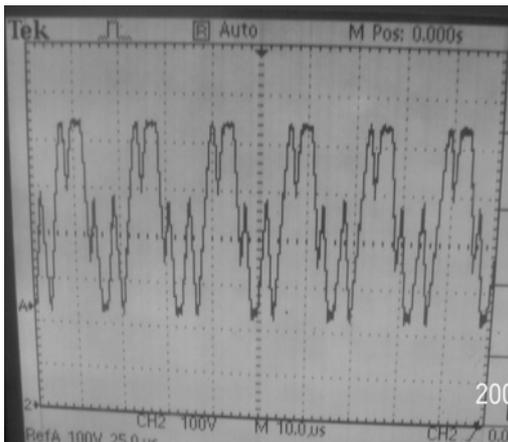


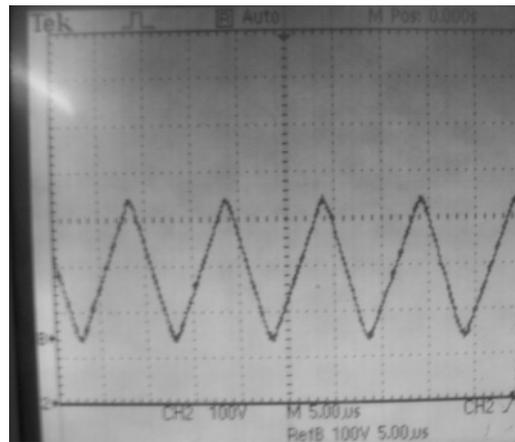
Fig.4 Waveform display on logic analyzer

图4 逻辑分析仪读取数据

最后通过 D/A 转换电路接入示波器。观测结果如图 5(a)、图 5(b)所示, 通过比较混合回波的信号和经过抵消后得到的返回听筒的消除回波以后的信号, 可以看出回波已基本消除, 设计达到目的。实验中的噪声信号为白噪声, 是在 Simulink 平台中利用模块产生, 本文主要探讨回波抵消的设计方法与实现。通过测试, 回波衰减率约为 25 dB, 基本达到 ITU-TG.167 标准中回波衰减率至少 20 dB 的要求。



(a) mixed echo signal



(b) analog signal return to the handset

Fig.5 Oscilloscope waveform

图5 示波器观测波形

4 结论

本设计采用 DSP Builder 进行设计, 使用图形界面, 用模块化设计代替以往的 VHDL 语言编程, 并综合多种设计工具, 便于研究者迅速地将算法级的构思应用于系统设计中, 从而可以专注于系统算法的设计, 避免了繁琐的语言编程和电路设计, 提高了设计速度, 缩短设计周期, 为产品开发节约了研发时间, 在电子产品竞争日益激烈的今天, 有较强的实际意义。

参考文献:

- [1] Fabian Kuech. Orthogonalized Power filters for nonlinear acoustic echo cancellation[J]. Signal Processing, 2006(86): 1168-1181.
- [2] 任爱锋. 基于 FPGA 的嵌入式系统设计[M]. 西安:电子科技大学出版社, 2004.
- [3] 谢胜利,何昭水. 信号处理的自适应理论[M]. 北京:科学出版社, 2006.
- [4] 宋卫琴,孙丽君. 一种改进的 NLMS 算法在声回波抵消中的应用[J]. 信息与电子工程, 2009,7(1):41-43,79.
- [5] Haykin S. Adaptive Filter Theory Fourth Edition[M]. 北京:电子工业出版社, 2002.
- [6] 潘松. SOPC 技术适用教程[M]. 北京:清华大学出版社, 2005.

作者简介:



张园(1981-), 女, 南京市人, 硕士, 讲师, 主要研究方向为数字信号处理.email: ff44zy@163.com.

华永平(1962-), 男, 合肥市人, 硕士, 副教授, 主要研究方向为电子信息技术。