

文章编号: 1672-2892(2012)01-0110-04

基于FPGA和单片机的多通道同步触发信号发生器

冯元伟, 冯宗明

(中国工程物理研究院 流体物理研究所, 四川 绵阳 621900)

摘要: 介绍一种用于固态调制器的多路同步触发脉冲信号发生器。在单片机AT89S52和现场可编程门阵列(FPGA)的控制下, 触发信号按多脉冲猝发模式高重复频率输出, 并且每个子脉冲的脉宽、频率等参数均可单独实时调制。触发信号系统和高压功率系统之间采用光电同步隔离, 降低了高压部分对低压部分的干扰。发生器具有操作方便, 信号稳定, 多路同步输出等特点。得到最多240路同步信号、最多4脉冲猝发的触发脉冲。

关键词: 单片机; 现场可编程门阵列; 脉冲信号发生器; 多通道; 猝发模式

中图分类号: TN959; TM935

文献标识码: A

Multi-channel synchronous trigger signal generator based on FPGA and MCU

FENG Yuan-wei, FENG Zong-ming

(Institute of Fluid Physics, China Academy of Engineering Physics, Mianyang Sichuan 621900, China)

Abstract: Solid-state pulsed power is a hotspot in the research of pulsed power. A multi-channel trigger control system, which is applied to the solid-state modulator, has been designed and tested. Under the control of Field Programmable Gate Array(FPGA) and Micro Control Unit(MCU), the trigger signal features a high pulse-repetition rate in burst mode, while the pulse width and frequency of every sub-pulse can be adjusted individually in real time. Between the trigger system and the power system, optoelectronic isolated circuit is adopted to reduce the interference of high power system on the low power system. The generator shows certain distinct advantages as convenient operation, steady run, simultaneous multi-channel output and so on. The generator can output 240 synchronic trigger signals at most, and the maximum of 4 pulses burst. The design of the signal generator and the measured data of performance are presented in this paper.

Key words: Micro Control Unit; Field Programmable Gate Array; pulse signal generator; multi-channel; burst mode

目前, 脉冲功率技术中, 固态脉冲功率是研究热点之一。与传统脉冲功率源相比, 固态调制器在脉冲参数调制、重复频率、变负载、维护以及成本方面有着不可取代的优势^[1]。固态调制器在加速器、电光开关、高功率激光以及雷达等军民领域有着巨大的应用前景。固态脉冲功率技术可以实现高功率脉冲以猝发模式高重复频率输出, 并可对脉冲的脉宽、频率等参数进行实时调制^[2-3]。功率半导体开关是固态脉冲功率技术的核心和关键, 常用的半导体开关有绝缘栅场效应管、绝缘栅双极晶体管、光导开关和半导体断路器开关等。采用功率电压控制型单极晶体管作为主开关时, 因为单个功率电压控制型单极晶体管具有有限的耐压和输出电流能力, 所以需要将大量半导体开关串、并联, 以实现高压和大电流的脉冲输出^[4]。因此, 固态脉冲功率系统需要1个信号可以调制的多通道输出的同步信号源^[5]。

半导体开关的表现是输出脉冲参数的关键。首先, 电压控制型单极晶体管完全受栅极信号控制导通和关断, 因此, 触发信号必须可以实时地进行脉冲参数以及脉冲模式的调制。此外, 功率电压控制型单极晶体管开关在串并联触发操作时, 要求同步触发信号的抖动非常小, 这样才能保证均压和均流, 以保护电压控制型单极晶体管器件。文章介绍一种可用于兆赫兹重复频率固态脉冲系统, 可调脉宽、频率和输出模式的多通道同步触发信号源。

触发脉冲有单次触发、计数触发和重复频率触发 3 种触发方式,且均可工作在猝发模式下;猝发脉冲可包含 1 至 4 个子脉冲,每一个子脉冲的脉宽和频率参数均可调制;参数的设置直接通过键盘输入单片机,进行方便快捷和实时的调制;最后给出了实验结果^[6-7]。

1 工作原理和结构

触发信号发生器的系统结构如图 1 所示,信号发生器实物图如图 2 所示。单片机 AT89S52 和现场可编程门阵列器件(FPGA-EP2C5Q208C8N)是发生器的逻辑控制核心。单片机根据用户键盘输入的信息,向 FPGA 提供控制信号,FPGA 则根据控制信号,输出相应模式和参数的脉冲波形。

输出的信号,经过光电隔离分路电路,向 MOSFET 驱动模块提供触发信号。FPGA 可提供 6 路同步信号,每个光电发射模块可提供 20 路同步信号,每个光信号经一分二光纤多模单窗口分路耦合器又可分成 2 路同步信号,因此整个发生器最多可提供 240 路同步信号。FPGA 比 CPLD(Complex Programmable Logic Device)含有更丰富的逻辑单元,更适合应用于大量的逻辑处理计算。

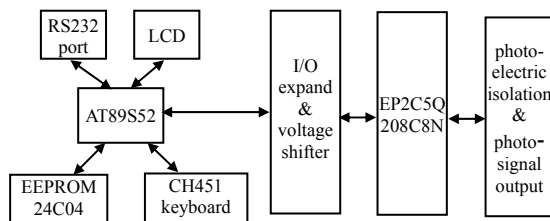


Fig.1 Structure of trigger signal generator
图 1 触发信号发生器的系统结构



Fig.2 Circuit board of trigger generator
图 2 脉冲发生器实物图

2 硬件设计

单片机 89S52 和 FPGA 是电路的主控制芯片。图 3 是控制电路的原理图。单片机和 FPGA 之间采用并行总线方式,并行总线具有逻辑清晰、编程简单的优点。EP2C5Q208C8N 是 ALTERA 公司生产的 1 款 FPGA,最小逻辑周期只有 8 ns。FPGA 采用时钟频率是 100 MHz,最小脉冲宽度是 10 ns。单片机用 4 片 8255 进行 I/O 扩展,得到 96 个可用 I/O,在译码器 74FCT138 和锁存器 74AC373 帮助下,对 8255 进行赋值。FPGA 的端口电压是 3.3 V,因此在 8255 输出端经 12 片 5 V~3.3 V 电平转换芯片 74LVC4245 进行电平转换,与 FPGA 连接。1 个 4×4 的键盘经键盘管理芯片 CH451,与单片机连接,用户直接通过键盘对触发信号进行操作。所有的脉冲参数信息在每次操作之后存储在 1 款 4 K 字节、电可擦除、可编程的只读存储器 (EEPROM)24C04 中,这样系统就有了掉电保护功能。

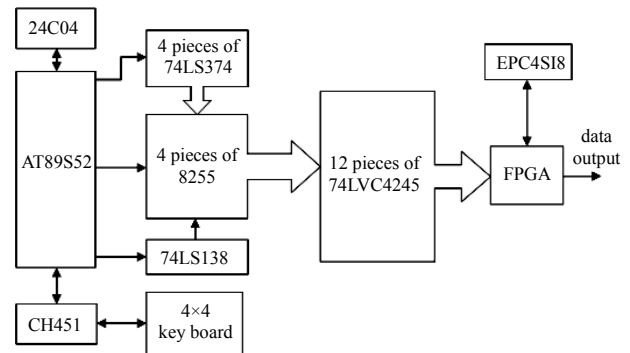


Fig.3 Schematic of the trigger generator
图 3 控制信号发生器原理图

此外控制电路的所有信息均实时显示在 1 款 128(列)×64(行)的液晶显示屏 FM12864M-12L 上,方便用户随时掌握脉冲信息。FPGA 可用 Byte Blaster II 或 USB Blaster 2 种总线方式在线调试,单片机也预留了 RS232 接口,方便以后的升级^[8]。

FPGA 输出信号经过光电驱动发射模块输出,采用的光纤发射和接收模块分别是 HFBR-1414TZ 和 HFBR-2416T,20 路同步光纤信号中的 9 路实物图如图 4 所示,光纤接收调理电路如图 5 所示。用运算放大器 AD8002 和高速比较器 ADCMP600 得到 TTL 逻辑电平输出。光电隔离电路可以很大程度地降低低压控制电路和高压脉冲电路之间的干扰。

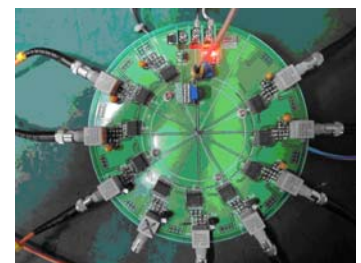


Fig.4 Circuit board of 9 channels drive
图 4 9 路同步光纤信号发射实物图片

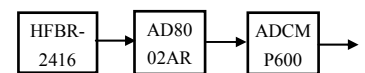


Fig.5 Adjusted coupled receiver circuit
图 5 光纤接收调理电路

3 软件控制

单片机的程序采用汇编程序编写，可分为以下几个函数功能模块：液晶显示、键盘扫描、读写 24C04、脉冲参数修改和脉冲触发输出等。采用程序模块化的设计，方便程序的调试和修改工作，单片机的程序流程如图 6 所示。

FPGA 使用超高速集成电路硬件描述语言(VHDL)编写程序，采用 ALTERA 公司的 QUARTUS II 9.1 软件在线仿真调试。FPGA 首先处理单片机给出的控制命令，判断触发模式，触发模式有 3 种：单次、计数和连续，每种模式下，信号均可以猝发方式输出；然后，FPGA 根据参数设置计算分频输出。计数模式下的脉冲个数由 FPGA 负责统计计算。四脉冲猝发模式的仿真波形^[9]如图 7 所示。

4 实验结果

图 8 是光纤隔离后，给功率电压控制型单极晶体管驱动电路的 3 路同步触发信号。图 9 是四脉冲猝发输出的电信号触发脉冲和光纤隔离输出波形，每个子脉冲具有各自的脉宽和周期参数，其中通道 1 是 FPGA 给出的触发脉冲，称为电信号；通道 2 是光纤隔离输出的触发波形，称为光信号。实验实际测得的数据如表 1 所示。

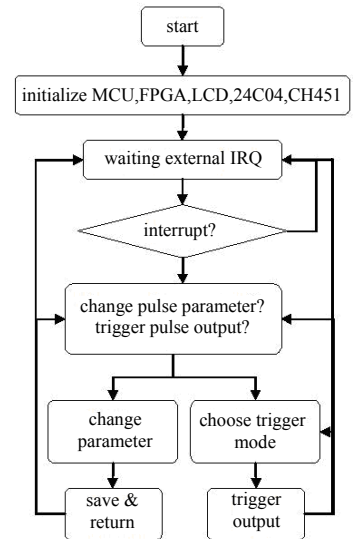


Fig.6 Flow chart of MCU program
图 6 单片机程序流程图

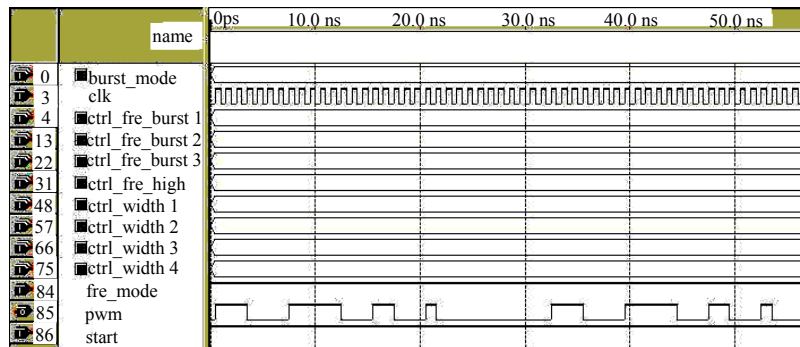


Fig.7 Simulation diagram of timing
图 7 脉冲时序仿真波形

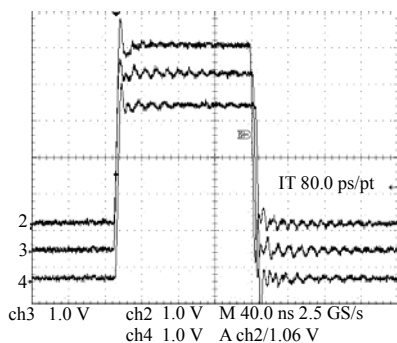


Fig.8 Waveform of 3 received drive signals output
图 8 三路驱动电路触发同步信号

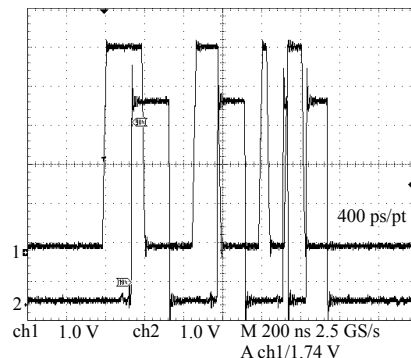


Fig.9 Waveform of signal output
图 9 触发信号实验波形

表 1 实验测量数据

Table1 Experimental data

light signal delay/ns	light signal rise-time/ns	number of pulse burst	minimum pulse-width/ns	maximum pulse-width/ μ s	dispersion/ns
142	3.2	1-4	10	10.2	<1

实验测得的光纤接收调理之后的信号与设置的信号间的误差非常小，可以忽略不计。多路同步光信号之间的抖动小于 1 ns，可以满足电压控制型单极晶体管对触发信号同步性的要求。

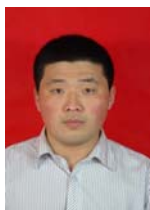
5 结论

本文介绍的基于FPGA和单片机的触发信号发生器具有ns量级前沿,可以根据需要定制波形,提供充足的同步光信号,满足了MHz频率固态调制器对触发信号的需求。

参考文献:

- [1] Cook E G, Lee B S, Hawkins F V, et al. Inductive-adder Kicker Modulator for DARHT 2[C]// 20th International Linear Accelerator Conference. Monterey, CA:[s.n.], 2000:21-25.
- [2] Cook E G, Akana G, Gower E J, et al. Solid-state Modulators for RF and Fast Kickers[C]// Particle Accelerator Conference. Knoxville, Tennessee:[s.n.], 2005:637-641.
- [3] Stephan Roche. Solid State Pulsed Power Systems[Z]. 2003.
- [4] Kirbie H C, Cravey W R, Hawkins S A, et al. A FET-Switched Induction Accelerator Cell[C]// IPPC. Livermore:[s.n.], 1993:415-418.
- [5] Watson J A, Anaya R M, Cook E G, et al. Control System for the LLNL Kicker Pulse Generator[C]// International Power Modulator Conference. Hollywood:[s.n.], 2002:331-333.
- [6] 张良, 秦玲, 刘承俊, 等. 多通道可调脉宽脉冲发生器设计[J]. 电子设计应用, 2007(5):29-31. (ZHANG Liang, QIN Ling, LIU chengjun, et al. The design of a multi channel pulse width adjustable generator[J]. Application of Electronic Technique, 2007,33(5):29-31.)
- [7] 王相綦, 何宁, 冯德仁. 基于CPLD、单片机和网络的固态调制器触发控制[J]. 核技术, 2006,29(4):241-244. (WANG Xiangqi, HE Ning, FENG Deren. A trigger control system of solid state modulator based on CPLD, microprocessor and network[J]. Nuclear Techniques, 2006,29(4):241-244.)
- [8] 谭斌, 刘平净, 李锋. 基于FPGA的指纹预处理技术[J]. 信息与电子工程, 2010,8(2):190-195. (TAN Bin, LIU Pingjing, LI Feng. Fingerprint image preprocessing based on FPGA[J]. Information and Electronic Engineering, 2010,8(2):190-195.)
- [9] 王龙, 陈晓光. 基于FPGA的音频监控系统的设计与实现[J]. 信息与电子工程, 2010,8(5):582-589. (WANG Long, CHEN Xiaoguang. Designing and implementing audio monitoring system with FPGA platform[J]. Information and Electronic Engineering, 2010,8(5):582-589.)

作者简介:



冯元伟(1984-), 男, 山东省潍坊市人, 在读硕士研究生, 主要研究方向为高重复频率脉冲功率技术. email:F20041002004@163.com.

冯宗明(1969-), 男, 四川省绵阳市人, 本科, 研究方向为微波技术.