

文章编号: 1672-2892(2012)01-0114-04

一种新型 SOI 衬底上带有阳极辅助栅结构的 SJ-LIGBT

关 旭, 吴琼乐, 王泽华, 柏文斌, 管 超, 陈吕赞

(电子科技大学 功率集成技术实验室, 四川 成都 610054)

摘 要: 提出了一种新型的 SOI 衬底上的横向绝缘栅双极型晶体管(LIGBT)。该 LIGBT 在漂移区采用了超结(SJ)结构, 并且在阳极采用了新颖的阳极辅助栅结构。这种器件由于采用了上述 2 种结构, 相比于普通的 LIGBT, 它的正向压降更低, 开关速度更快。文章对器件的一些关键参数(如 P-drift 区掺杂浓度、阳极栅宽度和载流子寿命)对器件关断时间的影响进行了仿真。仿真结果表明, 提出的新型结构器件与常规 LIGBT 器件相比, 关断速度可以提高 30%。

关键词: 横向绝缘栅双极型晶体管; 超结器件; 阳极辅助栅; 关断时间

中图分类号: TN303

文献标识码: A

Novel SJ-LIGBT with anode assistant gate on SOI substrate

GUAN Xu, WU Qiong-le, WANG Ze-hua, BO Wen-bin, GUAN Chao, CHEN Lv-yun

(Power Integrated Technology Laboratory, UESTC, Chengdu Sichuan 610054, China)

Abstract: A new Lateral Insulated Gate Bipolar Transistor(LIGBT) on Silicon On Insulator(SOI) substrate with Super Junction(SJ) technology and anode assistant gate structure is proposed and discussed. This device shows low on-state voltage drop due to the SJ structure and high switching speed with the adoption of anode assistant gate structure. Simulations about how the key parameters (doping of Pdrift region, length of anode gate) influence the turn-off time are performed and the results show that switching performance of the proposed device can be improved by 30% compared with traditional LIGBT.

Key words: Lateral Insulated Gate Bipolar Transistor; super junction; anode assistant gate; turn-off time

电导调制型新型功率器件, 其代表器件为绝缘栅双极型晶体管(Insulated Gate Bipolar Transistor, IGBT), 是现代电力电子电路中的主流器件之一。它既可以做成单管, 又可以集成在体硅或 SOI 基的智能功率集成电路(Smart Power IC, SPIC)中, 应用于各种电力电子系统^[1]。这类器件在正向导通时, 因其基区内存在大量非平衡电子和空穴, 其在大电流下导通电阻和正向压降显著降低, 电流容量大。但同时非平衡电子和空穴在基区的存储导致其开关速度减慢和关断过程出现“拖尾”, 这直接限制了该器件的工作频率, 且增大了其开关损耗。

因此寻求提高 IGBT 器件开关速度的有效方法, 成为众多学者一直关注, 而迄今尚待解决的基本问题。寿命控制 IGBT 是由 V Raineli 于 1995 年提出, 他通过降低漂移区内载流子的寿命来降低关断时间, 但是这种方法会导致正向导通压降的升高^[2-5]。阳极短路 IGBT 的设计在关断时间和注入效率之间做了折中, 但是它会占用过多的芯片面积^[6-7]。阳极辅助开关 IGBT 在器件的阳极构造了一个开关来帮助器件将漂移区内的载流子抽走, 但是这样又使辅助开关的电平与栅极电平的同步成为难题。本文提出并讨论了一种新型 SOI 衬底上的带有阳极辅助栅结构的 SJ-LIGBT。

1 器件结构

本文所提出的新型 SOI 衬底上的带有阳极辅助栅结构的 SJ-LIGBT 的三维结构示意图如图 1 所示。

漂移区采用了 SJ 技术。阳极的槽栅结构将位于阳极的 N+区和 P+区隔离开。在槽栅中依次填充 SiO₂ 和饱和掺杂多晶硅, 并且将多晶硅与阳极电极短接。阳极电极同时将槽栅、N+区和 P+区短接在一起。阳极的槽栅结构是本文提出的 LIGBT 设计的关键。

收稿日期: 2011-01-19; 修回日期: 2011-02-23

基金项目: 国家自然科学基金资助项目(60876053)

2 工作原理

当 IGBT 正向导通时,大量的电子通过栅极下面的沟道区注入到 Ndrift 区。同时为了维持 Ndrift 区的电荷平衡,大量的空穴通过阳极的 P+区注入到 Ndrift 区。这些非平衡电子和非平衡空穴的数量远远大于 Ndrift 区的掺杂浓度,因此,Ndrift 区的电阻将远远小于它的本征电阻,并进一步导致器件的正向导通压降较低^[8]。这也是电导调制型功率器件的优势。与此同时,器件正向导通时的压降较低,不足以使槽栅和 Pdrift 区形成的 MOS 结构的沟道开启,因此,当器件正向导通时,槽栅结构不会影响器件的注入效率。

当器件的栅压迅速下降至 0 V 时,器件并不能由导通状态立即转换至截止状态。这是因为,在导通状态时,贮存在漂移区内的非平衡电子空穴对被移出漂移区需要一定的时间。对于传统的 LIGBT 来说,漂移区中的非平衡电子很难从漂移区中抽出,因为器件的阳极和阴极都是 P 型半导体,对于电子来说它们是电子势垒。因此,要移除漂移区内的非平衡电子只能依靠漂移区内非平衡电子空穴对的复合,这就导致了器件关断速度慢的问题。但是对于本文提出的新型 LIGBT,在器件关断过程中,阳极电压逐渐升高,当阳极电压高至可以使槽栅与 Pdrift 区形成的 MOS 结构的沟道开启时,贮存在 Ndrift 区的大量的非平衡电子可以通过该沟道由阳极抽出,这样就会大大加速器件的关断。

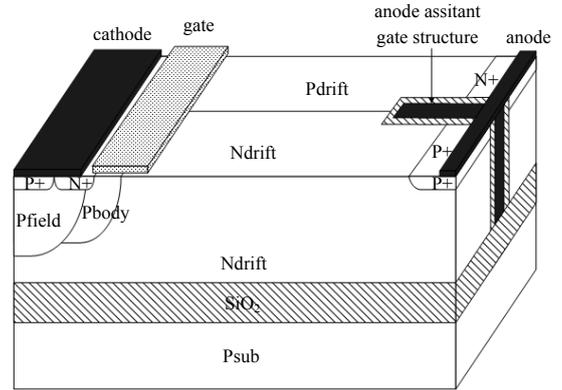


Fig.1 A schematic three-dimensional view of the proposed SJ-LIGBT
图1 本文所提出的SJ-LIGBT的三维结构示意图

3 仿真与验证

为了验证本文提出的器件结构的可行性和优异性,本文使用 MEDICI 仿真工具对该器件结构进行了二维仿真,仿真结构图如图 2 所示。当本文所提出的三维器件结构中 SOI 上的顶层硅厚度为 1 μm 时,该二维仿真实用结构与本文提出的三维结构等效。这是因为,在 MEDICI 仿真工具中,垂直于屏幕的方向上的厚度为 1 μm^[9]。表 1 列出了本文用于二维仿真的器件参数。

表 1 用于 MEDICI 二维仿真的器件参数
Table1 Device parameters used in the 2-D simulation

| device parameter | value |
|----------------------------------------------------------------------------|-----------------------------------------|
| Pfield region doping concentration, $N_{pfield}/\text{cm}^{-3}$ | 1×10^{18} |
| Pbody region doping concentration, N_{pbody}/cm^{-3} | 1×10^{17} |
| Ndrift region/Pdrift region width, $W_{drift}/\mu\text{m}$ | 5 |
| Ndrift region/Pdrift region length, $L_{drift}/\mu\text{m}$ | 43 |
| Ndrift region/Pdrift region doping concentration, $N_d/N_a/\text{cm}^{-3}$ | $5 \times 10^{14} - 1.5 \times 10^{15}$ |
| anode assistant gate length, $L_{AAS}/\mu\text{m}$ | 6-12 |
| SiO ₂ thickness under the anode assistant gate/ μm | 0.1 |

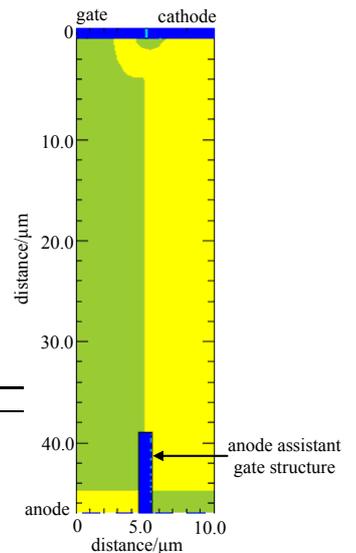


Fig.2 Equivalent 2-D device structure used in 2-D simulation

图 2 器件二维仿真结构图

对于该等效二维仿真的器件结构,阳极辅助栅的长度 L_{AAS} 和 Pdrift 区的掺杂浓度为该设计的关键参数。式(1)~式(2)^[10]表明了器件的关键参数 (L_{AAS}, N_a)与抽出电子的电流 I_{ext} 的关系:

$$V_{th} = V_{Ndrift} + \phi_{MS} - \frac{T_{OX}}{\epsilon_{OX}} Q_{OX} + \frac{T_{OX}}{\epsilon_{OX}} (2q\epsilon_s N_a)^{\frac{1}{2}} \left(\frac{2kT}{q} \ln \frac{N_a}{n_i} + V_{Ndrift} \right)^{\frac{1}{2}} + \frac{2kT}{q} \ln \frac{N_a}{n_i} \quad (1)$$

$$I_{ext} = \frac{1}{2} \mu_n C_{OX} \frac{W_{topSi}}{L_{AAS}} (V_{anode} - V_{Pdrift} - V_{th})^2 \quad (2)$$

式中: V_{th} 是阳极辅助栅的阈值电压; V_{Ndrift} 和 V_{Pdrift} 分别是 Ndrift 区和 Pdrift 区的电位; W_{topSi} 是三维结构中顶层硅的厚度,二维仿真中 $W_{topSi}=1 \mu\text{m}$; ϕ_{MS} 为金属半导体电势差; T_{OX} 为栅氧厚度; ϵ_{OX} 为栅氧介电常数; Q_{OX} 为栅氧电荷量; q 为单位电荷; ϵ_s 为硅介电常数; N_a 为掺杂浓度; T 为绝对温度; k 为波尔兹曼常数; n_i 为本征载流子浓度。

图 3 展示了传统 LIGBT 与本文提出的 LIGBT 关断特性仿真结果。本文中关断时间定义为在器件阳极电流密

度从 $4.23 \times 10^{-4} \text{ A}/\mu\text{m}$ (正向导通时阳极电流密度的 90%) 下降到 $4.7 \times 10^{-5} \text{ A}/\mu\text{m}$ (正向导通时阳极电流密度的 10%) 所用的时间, 其中正向导通时的阳极电流密度的确定是根据 $100 \text{ A}/\text{cm}^2$ 的电流密度结合器件面积换算而来。

本文所提出的 LIGBT 由于具有阳极辅助栅结构, 而这种结构提供了漂移区内非平衡电子的抽出通道, 所以它比传统的 LIGBT 有更快的关断速度, 这一点在图 3(a) 中可以看出。在图 3(a) 中还可以看出, 关断时间随着 Pdrift 区掺杂浓度的上升而上升。这是因为, 根据式(1)~式(2), Pdrift 区掺杂浓度 N_a 的上升会导致辅助栅阈值电压 V_{th} 的上升, 并进一步导致抽出电流 I_{ext} 的减小。同时根据式(2), L_{AAS} 也会导致关断时间的增加, 这一点可以在图 3(b) 中得到印证。

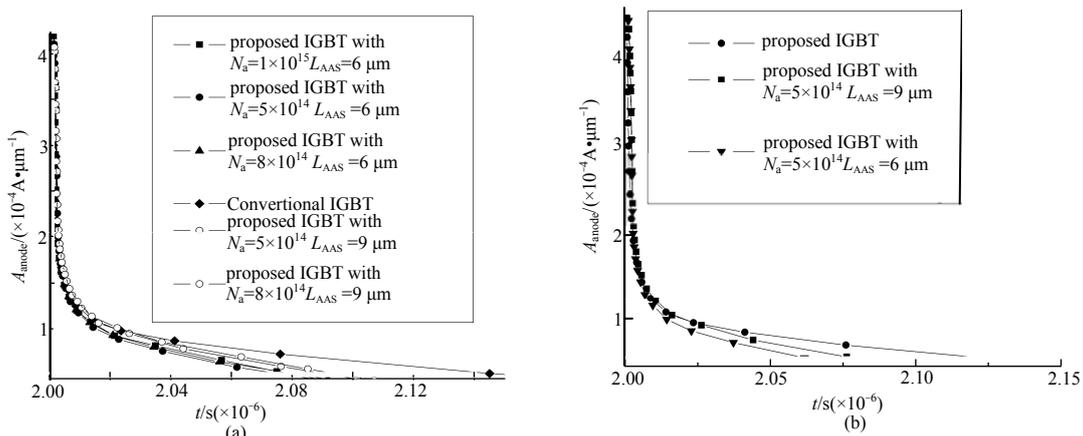


Fig.3 Turn-off characteristics of conventional IGBT and proposed IGBT

图 3 传统 LIGBT 与本文提出的 LIGBT 关断特性仿真结果

4 结论

本文提出并讨论了一种新型的 SOI 衬底上的 LIGBT。该 LIGBT 在漂移区采用了 SJ 结构, 并且在阳极采用了新颖的阳极辅助栅结构。本文对该器件的关键参数(Pdrift 区掺杂和辅助栅长度)对其开关特性的影响用 MEDICI 进行了二维仿真, 结果显示, 如果对该器件进行合理的优化, 那么本文所提出的器件可以在对正向导通压降有较小影响的前提下大幅提高开关速度。

参考文献:

- [1] 甘孔银,黎明,金晓,等. 用于 10 kV IGBT 固体开关的脉冲变压器设计[J]. 信息与电子工程, 2005,3(1):63-65 (GAN Kong yin,LI Ming,JIN Xiao,et al. Design of Pulse Transformer for 10KV IGBT Solid Switch[J]. Information and Electronic Engineering, 2005,3(1):63-65.)
- [2] Antonio Mogro-Campero,Love Robert P,Chang Mike F. Localized Lifetime Control in Insulated-Gate Transistors by Proton Implantation[J]. IEEE Transaction on Electron Devices, 1986,33(11):1667-1671.
- [3] Catania Marisa Francesca,Frisina Ferruccio,Tavolo Nella,et al. Optimization of the Tradeoff Between Switching Speed of the Internal Diode and On-Resistance in Gold-and Platinum-Implanted Power Metal-oxide-Semiconductor Devices[J]. IEEE Transaction on Electron Devices, 1992,39(12):2745-2749.
- [4] Akiyama Hajime,Harda Masana,Kondoh Hisao,et al. PARTIAL Lifetime Control in IGBT by Helium Irradiation Through Mask Patterns[C]// Proceeding 1991 IEEE International ISPSD Conference. Baltimore,MD:[s.n.], 1991:187-191.
- [5] Konishi Y,Onishi Y,momota S,et al. Optimized local lifetime control for the superior IGBTs[C]// Proceeding 1996 IEEE International ISPSD Conference. Maui,HI,USA:[s.n.], 1996:335-338
- [6] Li Z J,Zhang M,Fang J,et al. Analytical Turn-off Current Model for Type of Conductivity Modulation Power MOSFETS with Extracted Excess Carrier[J]. Solid-State Electronics, 2000,44(1):1-9.
- [7] Li Z J,Du J. Turn-off Transient Characteristics of Complementary Insulated-Gate Bipolar Transistor[J]. IEEE Trans. on Electron. Devices, 1994,41(12)2468-2471.
- [8] 陈星弼. MOSFET 与高压集成电路[M]. 南京:东南大学出版社, 1990. (CHEN Xingbi. MOSFET and High Voltage IC[M]. Nanjing:Southeast University Press, 1990.)
- [9] Medici Two-Dimensional Device Simulation Program User's Manual[Z]. 2001.
- [10] 施敏. 半导体器件物理[M]. 成都:西南交通大学出版社, 2008. (SHI min. Physics of Semiconductor Devices[M]. Chengdu:

Southwest Jiaotong University Press, 2008.)

作者简介:



关 旭(1985-),男,成都市人,在读硕士研究生,主要研究方向为SOI高压器件设计、功率集成技术研究.email:guanxu_jining@126.com.

王泽华(1986-),男,成都市人,在读硕士研究生,主要研究方向为 SOI 高压器件设计、功率集成技术研究.

管 超(1988-),男,成都市人,在读硕士研究生,主要研究方向为SOI高压器件设计、功率集成技术研究.

吴琼乐(1988-),女,成都市人,在读硕士研究生,主要研究方向为 SOI 高压器件设计、功率集成技术研究.

柏文斌(1986-),男,成都市人,在读硕士研究生,主要研究方向为 SOI 高压器件设计、功率集成技术研究.

陈吕赞(1987-),女,成都市人,在读硕士研究生,主要研究方向为 SOI 高压器件设计、功率集成技术研究.

(上接第 109 页)

3 结论

本文将遗传算法的实现与 FPGA 结合,根据遗传的进程把算法划分成不同的功能模块,采用流水线技术使各模块并行工作。对测试结果对比分析,证明这种硬件实现的遗传算法能有效地缩短运行时间,加快进化速度。文章选取了简单的适应度函数,而实际应用中适应度函数会比较复杂,因此适应度模块的设计对于整个设计的速度和硬件消耗有较大影响。设计中体现的遗传算法的硬件并行化思想使大规模遗传算法的高效硬件实现成为可能。

参考文献:

- [1] Wang J Q,Chen S C,Lee H. Design and implementation of a virtual reconfigurable architecture for different applications of intrinsic evolvable hardware[J]. IET Comput. Digit. Tech., 2008,2(5):386-400.
- [2] Oliveira,Tiago Carvalho Junior,Valfredo Pilla. An Implementation of Compact Genetic Algorithm on FPGA for Extrinsic Evolvable Hardware[C]// 4th Southern Conf. Programmable Logic. San Carlos:[s.n.], 2008:187-190.
- [3] Wallace Tang. Hardware implementation of genetic algorithms using FPGA[J]. IEEE Trans. on Com., 2004,1(1):549-552.
- [4] 李康顺,李茂民,张文生. 一种基于改进遗传算法的图像分割方法[J]. 计算机应用研究, 2009,26(11):4364-4367.
- [5] 束礼宝,宋克柱,王砚方. 伪随机数发生器的FPGA实现与研究[J]. 电路与系统学报, 2003,8(3):121-124.
- [6] 杨梅,卿晓霞,王波. 基于改进遗传算法的神经网络优化方法[J]. 计算机仿真, 2009,26(5):198-201.
- [7] 周晓青,李合生,陶荣辉,等. 基于CORDIC 算法的双曲正余弦函数FPGA实现[J]. 信息与电子工程, 2010,8(2):211-214.
- [8] 苗江宏,马国宁,贺寓东,等. 非相干扩频接收机伪码跟踪环设计及FPGA实现[J]. 信息与电子工程, 2010,8(6):647-651.
- [9] 汤欢,赵曙光. 基于FPGA实现的遗传算法[J]. 电子测量技术, 2009,32(1):151-153.

作者简介:



张妮娜(1986-),女,重庆市人,在读硕士研究生,主要从事遗传算法在FPGA中实现的关键技术研究. email:nina.uestc@gmail.com.

窦 衡(1967-),男,四川省眉山市人,副教授,长期从事 FPGA 的算法实现和系统应用.