

文章编号: 1672-2892(2012)05-0542-05

## 语音编码 PCM-CVSD 全数字转换器的设计与实现

屈 星, 高 嵩, 阳武娇

(南华大学 电气工程学院, 湖南 衡阳 421001)

**摘 要:** 提出并实现一种 16 kbps 连续可变斜率增量调制(CVSD)编码与 64 kbps A 律脉冲编码调制(PCM)的全数字转换技术。该转换技术满足单值对应准则和多次转接无误差累计特性。解决了 CVSD 编解码器和 PCM 编解码器全数字化问题, 实现了基于多径搜索算法的 PCM-CVSD 转换器的数字化。该方案可用来解决 CVSD 通信网和 PCM 通信网的衔接问题, 实际运行效果良好。

**关键词:** 连续可变斜率增量调制; 脉冲编码调制; 语音编码; 现场可编程门阵列

中图分类号: TN91

文献标识码: A

## Design and implementation of PCM-CVSD digital converter about speech coding

QU Xing, GAO Song, YANG Wu-jiao

(School of Electric Engineering, University of South China, Hengyang Hunan 421001, China)

**Abstract:** Digital code conversion technology between 16 kbps Continuously Variable Slope Delta (CVSD) modulation and 64 kbps A-law Pulse Code Modulation(PCM) is proposed and designed, which eliminates cumulative distortion regardless of the number of the tandem transcending. The problems about code conversion between CVSD and PCM are resolved. The whole digital code conversion of PCM-CVSD is realized based on Field Programmable Gate Array(FPGA) with Verilog language. The technology can enhance the performance of the telephone network linking between the special network and civil network.

**Key words:** Continuously Variable Slope Delta modulation; Pulse Code Modulation; Speech Coding; Field Programmable Gate Array

PCM 是出现最早、理论上最完善的一种语音波形编码技术, 普遍应用于公用通信网和通信系统中。连续可变斜率增量调制(CVSD)是自适应增量调制的一种, 其优良的抗误码率使其广泛应用于无线通信、军事通信、蓝牙通信等专用通信网和通信系统中。随着大众生活水平的提高, 不同系统之间的即时通信即网络互连越来越成为一种基本需求。目前, 一些语音芯片集成了相关编码之间的互换, 或者采用数字信号处理(Digital Signal Processing, DSP)实现不同语音编码间的转换, 但是针对特定编码转换的芯片种类较少, 且为国外芯片, 成本昂贵。国内在该领域的开发则相对缓慢, 据公开可查的资料, 2006 年成都一家微电子有限公司申请了一个关于 PCM-CVSD 转换芯片的创新项目。本文研究拟用 FPGA 实现语音编码 PCM-CVSD 转换器, 并满足低功耗、实时性、转后语音信号信噪比不下降或者下降较小的要求, 同时可作为专用芯片的前端研究。

### 1 转换器系统原理

#### 1.1 PCM 编码转换成 CVSD 编码的转换原理

本文研究设计的是 8 kHz 采样的 PCM 编码与 16 kHz 的 CVSD 编码的转换系统, 其转换算法的理论基础是多径搜索编码算法<sup>[1-2]</sup>。PCM 编码转换成 CVSD 编码简称为 P→C。本文设计的 P→C 数字转换器结构如图 1 所示。

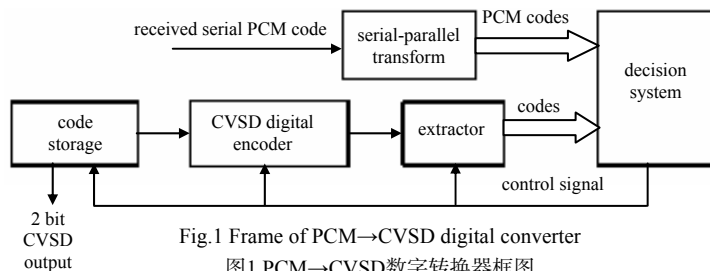


Fig.1 Frame of PCM→CVSD digital converter

图1 PCM→CVSD数字转换器框图

P→C 数字转换器工作原理:接收到的 PCM 串行数据通过串并转换后变成并行数据,进入到判决系统。在判决系统中采用多径搜索 CVSD 编码原理获得所需的 2 位 CVSD 码。即首先用 CVSD 译码器计算码本中 CVSD 组合码 00~11 的 8 kHz 采样的译码值  $b_0\sim b_{12}$ (13 bit 线性 PCM 码),再由判决系统优选出所需要的 CVSD 组合码,并将此时包括 CVSD 译码器的状态等中间值保存起来,以作为下次优选时的起始状态。

其中判决系统结构如图 2 所示。

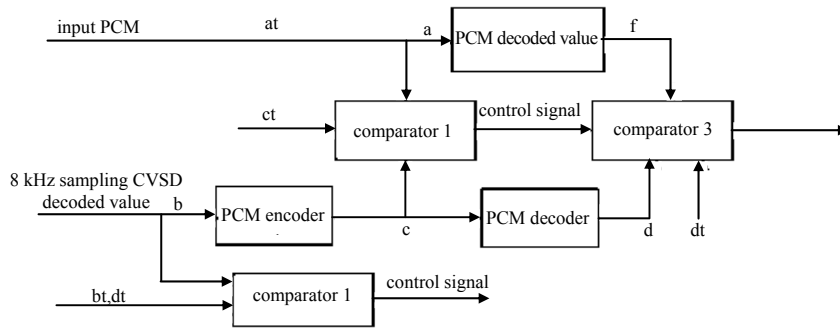


Fig.2 Frame of decision system

图2 判决系统框图

判决系统基本工作原理:1) 使所选的 CVSD 组合码的译码值的 PCM 码与输入 PCM 码尽量接近(这是比较器 1 的作用); 2) 当几个 CVSD 译码值落入同一 PCM 量化区间时,使所选 CVSD 组合码的译码值与其所在的 PCM 量化电平尽量接近(这是比较器 2 的作用); 3) 当 2 个 CVSD 译码值落入输入 PCM 码两侧等距离的 PCM 量化区间时,使所选 CVSD 组合码的译码值所在的 PCM 量化电平与输入 PCM 码对应的量化电平尽可能接近(这是比较器 3 的作用)。此判决系统主要用来保证所选出的 CVSD 译码值  $b_i$  与其 PCM 码  $a$  选出的某个 CVSD 译码值  $c_i$  呈单值对应性。最后所记录的 2 位 CVSD 码即为优选码,所保存的 CVSD 译码器的状态即为处理下一个 PCM 输入码  $a$  时 CVSD 译码器的起始状态。

### 1.2 CVSD 编码转换成 PCM 编码的转换原理

CVSD 编码转换为 PCM 编码简称为 C→P。本文设计的 C→P 数字转换器结构如图 3 所示。图 3 中抽取器将 16 kHz 采样的 LPCM(Linear Pulse Code Modulation 线性 PCM 码, 13 bit) $y(n)$  变换为 8 kHz 的 LPCM 信号  $Z(n)$ , 即  $Z(n) = y(n)$ ,  $n=1,2,3\cdots$ 。

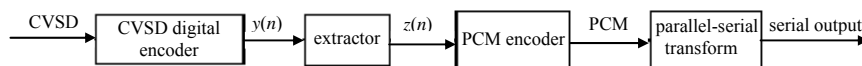


Fig.3 CVSD→PCM digital converter

图3 CVSD→PCM数字转换器

## 2 数字化建模

### 2.1 全数字 CVSD 编译器

根据《增量调制终端设备测量方法》<sup>[3]</sup>中的建议,得到模拟 CVSD 编译器中的音节平滑滤波器和主积分器的转移函数。

1) 音节平滑滤波器的转移函数:  $H_1(s) = \frac{k}{1 + \tau s}$ , 其中  $\tau$  为音节时间常数,一般取 5 ms~10 ms, 本文取 5 ms,  $k$  为增益。

2) 编码器主积分器为二阶系统, 其转移函数:

$$H_{2b}(s) = \frac{k_b(1 + \frac{s}{2\pi f_3})}{(1 + \frac{s}{2\pi f_1})(1 + \frac{s}{2\pi f_2})} \tag{1}$$

这是一个最小相位系统。

3) 译码器中主积分器也为二阶系统, 其转移函数:

$$H_{2y}(s) = \frac{k_y}{(1 + \frac{s}{2\pi f_1})(1 + \frac{s}{2\pi f_2})} \quad (2)$$

$k_b, k_y$  均为模拟 CVSD 编译码器的增益系数,  $f_1, f_2, f_3$  可以根据《增量调制终端设备测量方法》中建议的主积分器电路的理想幅频特性曲线确定, 本文取  $f_1=200$  Hz,  $f_2=2\ 500$  Hz,  $f_3=6\ 000$  Hz。

系数量化对积分器性能的影响和量化字长有密切关系, 一般要满足以下几点要求: 1) 系统为线性系统, 输入与输出呈简单的线性关系; 2) 满足系统是稳定系统的要求; 3) 系数量化的位数要合适, 保证量化后的频率响应满足要求, 同时在满足频率响应的前提下, 选用尽可能少的量化位数, 以节约硬件资源。

本文中积分器量化字长取为 10 bit, 即系数扩大  $2^{10}$  倍, 扩大后小数部分舍弃, 造成的误差是否影响系统的频率响应可由仿真确定。利用 Matlab 仿真表明, 系数扩展前后频率响应几乎保持不变, 表明量化处理满足系统性能要求<sup>[4-5]</sup>。

数字 CVSD 编译码器数字结构如图 4 和图 5。

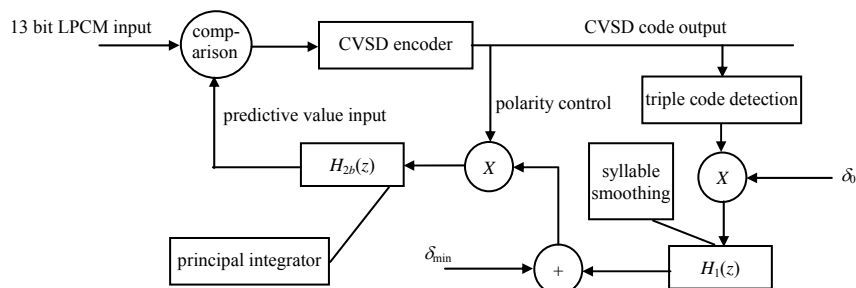


Fig.4 Diagram of CVSD digital coding structure

图 4 CVSD 数字编码器结构图

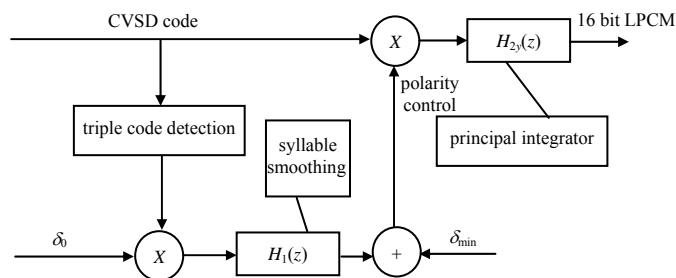


Fig.5 Diagram of CVSD digital decoder structure

图 5 CVSD 数字译码器结构图

## 2.2 全数字 PCM 编译码器

数字 PCM 编译码器的功能是实现非线性 8 bit 压缩 PCM 码与 13 bit 线性 PCM 码的相互转换。对极性位的处理根据国际电报电话咨询委员会(Consultative Committee for International Telephone and Telegraphy, CCITT)的建议来处理, 即: 当线性码为负(极性码为 1)时, PCM 的极性码为 1; 反之, 由压缩 PCM 码的极性码亦可确定 LPCM 码的极性码。A 律压缩 PCM 码与线性 PCM 码之间的直接转接对应表请查阅相关文献<sup>[6-7]</sup>。

需要注意的是由于压缩 PCM 编码是采用折叠码码型, 故在转换时要注意折叠码与二进制补码的对应关系。对于极性为正的数, 直接处理; 而对于极性为负的数, 则转换后再转为二进制补码形式表示, 以便后续对数据进行处理。

## 2.3 PCM-CVSD 全数字转换器

PCM-CVSD 全数字转换器模型如图 6 所示。

图 6 中的基准时钟作为整个转换器的基准时钟信号。PCM-CVSD 转换器中, 分频器 1 把时钟信号进行分频后, 产生 PCM-CVSD 转换器中的抽取器和判决系统所需要的时钟信号; 串并转换用来实现串行 PCM 数据转换为并行 PCM 数据, 以供后续模块处理; 码本产生器用来产生多径搜索编码中所需要的 CVSD 码本, 并输出经过优选的 CVSD 码; CVSD 译码器用来完成 CVSD 码译码; 抽取器用来降低采样频率; 判决系统的功能是完成基于多径搜索编码 PCM 编码到 CVSD 编码的转换算法, 产生控制信号, 以输出 2 位 CVSD 码; 控制器接收来自判

决系统的信号产生控制信号。CVSD/PCM 转换器中,分频器 2 产生其他模块所需要的时钟信号;数字 CVSD 译码器完成 CVSD 的译码;抽取器的功能是降低采样频率;数字 PCM 编码器用来完成线性 PCM 码到非线性 PCM 码的变换;并串转换的功能是实现并行的 PCM 数据到串行的 PCM 信号输出。

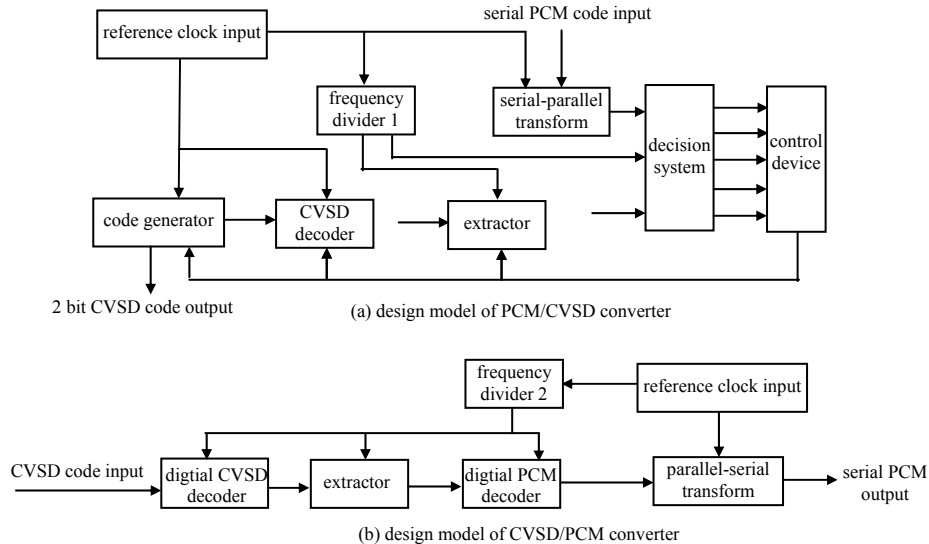


Fig.6 Diagram of PCM-CVSD Digital converter modules

图6 PCM-CVSD数字转换器模块图

### 3 时序仿真与硬件测试

#### 3.1 数字 CVSD 编译码器的时序仿真

数字 CVSD 编译码器在整个 PCM-CVSD 转换器中占有重要的地位,并且设计较为复杂,其时序仿真图如图 7 所示。

顶层模块中的 sine\_generator 为正弦波产生模块,以便于仿真,能直观地比较时序仿真结果。

图 7 中的 data\_pre 端口是编码器预测回路产生的预测信号,data\_out 为 data\_in 信号经过编码器编码,编码器的输出经过译码器产生最终输出信号。从时序仿真图中可以看到,预测回路信号的模拟化表示与译码器的最终输出信号的模拟化表示都近似为正弦波,这验证了所设计的编译码器是符合要求的。在 data\_out 输出波形产生了毛刺,这是由于在处理过程中数据的取舍误差与噪声造成的,所以如果能在输入、输出端增加低通滤波器,输出的译码波形将更为理想。

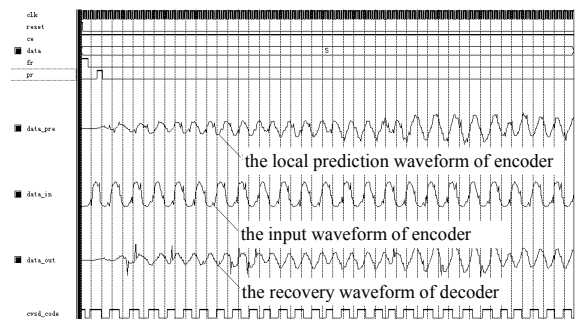


Fig.7 Digital CVSD encoder and decoder timing simulation  
图 7 数字 CVSD 编译码器时序仿真图

#### 3.2 PCM→CVSD 转换器的时序仿真图

图 8 为 PCM→CVSD 时序仿真图。

#### 3.3 CVSD→PCM 转换器的时序仿真

图 9 为 CVSD→PCM 时序仿真图。

图 9 中 data\_in 为输入的 PCM 信号波形,data\_out 为经过 CVSD→PCM 转换器后输出的 PCM 信号波形,比较两波形可以看出,输出为近似正弦波,输入输出波形恶化在可接受范围内。

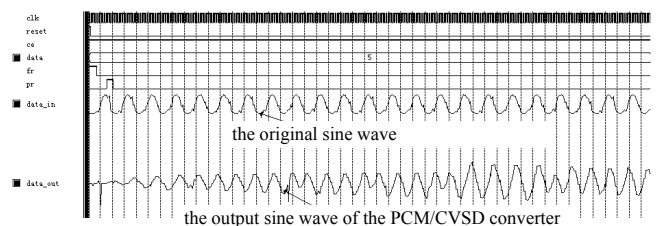


Fig.8 PCM→CVSD converter timing simulation  
图 8 PCM→CVSD 时序仿真图

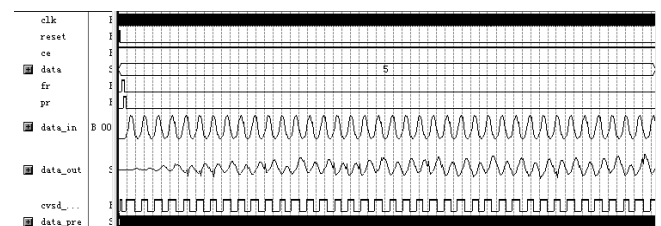


Fig.9 CVSD→PCM converter timing simulation  
图 9 CVSD→PCM 转换器时序仿真图

经过转换后波形有一定程度恶化的原因主要有以下几点:

- 1) CVSD→PCM 转换相对于直接 CVSD 编码其信噪比会恶化;
- 2) 作为输入的正弦波,其精确度较低,只有 8 bit 且含有高频成分,经过低频采样后波形本身失真较大,导致经过 CVSD→PCM 转换器后的波形失真;
- 3) 图 9 中显示的波形为数字信号的模拟化表示,与折叠 PCM 各个数据位意义不同,这也使得在数据处理过程中带来了较大的误差;
- 4) 未加低通滤波器。

### 3.4 硬件测试

系统采用 Verilog 硬件描述语言编程,仿真软件为 QuartusII,开发系统为 Altera 公司的 ED2 开发板。

实际语音测试<sup>[8]</sup>时加入了低通滤波器,录制了一段 PCM 语音。测试时还需要用到电平转换芯片 MAX232、串口调试工具 UartAssis 及其他一些辅助设备,测试结果表明该系统转换效果较好。

## 4 结论

本文设计实现了语音编码 PCM-CVSD 全数字转换器。解决了 CVSD 编解码器和 PCM 编解码器全数字化问题,提出基于多径搜索算法的 PCM-CVSD 转换器的数字化模型。采用 Verilog 硬件描述语言编程建模,并在 DE2 开发板上进行了语音测试,结果表明在输入输出端增加五阶低通滤波器,效果更好。该方案可用来解决 CVSD 通信网和 PCM 通信网的衔接问题,并已在相关领域中开始应用。

### 参考文献:

- [1] 李春华,戚宇林,王彦骏. 多径编码方法在网间互联技术中的应用[J]. 华北电力大学学报, 2000,4(27):69-72.
- [2] 张向东,杨俊,唐昆. CVSD 多径搜索编码算法研究[J]. 电子科学学刊, 1994,16(4):337-344.
- [3] 国家技术监督局. 增量终端设备技术要求及测量方法[M]. 北京:人民邮电出版社, 1990.
- [4] 李海军,王玉萍,黄耀群. 一种基于 FPGA 节省资源实现 FIR 滤波器的设计方法[J]. 信息与电子工程, 2010,8(8): 455-458.
- [5] 童位理. 基于 FPGA 的 IIR 数字滤波器的快捷设计[J]. 电子元器件应用, 2007,9(5):36-40.
- [6] 程佩青. 数字信号处理教程[M]. 北京:清华大学出版社, 2001.
- [7] 余志刚,胡波. AMA 与 G.729 的参数直接转换算法[J]. 信息与电子工程, 2005,3(4):253-256.
- [8] 王金明. 数字系统设计与 Verilog HDL[M]. 北京:电子工业出版社, 2005.

### 作者简介:



屈星(1979-),男,湖南邵阳市人,硕士,研究方向为 FPGA 与专用集成电路设计,email: sukkqu@163.com.

高嵩(1958-),男,湖南省衡阳市人,教授,研究方向为嵌入式技术。

阳武娇(1979-),女,湖南省郴州市人,硕士,实验师,研究方向为电气自动化技术。