

文章编号: 1672-2892(2012)05-0608-05

单粒子翻转二维成像技术

史淑廷¹, 郭 刚¹, 王 鼎¹, 刘建成¹, 惠 宁¹, 沈东军¹, 高丽娟¹, 苏秀娣², 陆 虹²

(1.中国原子能科学研究院 核物理所, 北京 102413; 2.中国电子科技集团公司 第 47 研究所, 辽宁 沈阳 110000)

摘 要: 为了给星用半导体器件不同区域的单粒子翻转(SEU)机理研究提供一种高效、可靠手段, 基于北京 HI-13 串列加速器, 从重离子微束辐照技术和存储器单粒子效应检测技术这 2 方面, 对微电子器件 SEU 二维成像测试技术进行了研究, 建立了基于虚拟技术的测试系统。利用该成像技术, 对国产 2 kbit 静态随机存储器(SRAM)的 SEU 敏感区域进行了实验研究, 结果与理论结果及以往手动测试实验结果一致。

关键词: 单粒子翻转成像; 重离子微束; 随机静态存储器

中图分类号: TN911.72; TP274⁺.2

文献标识码: A

Technique of Single Event Upset mapping

SHI Shu-ting¹, GUO Gang¹, WANG Ding¹, LIU Jian-cheng¹, HUI Ning¹,
SHEN Dong-jun¹, GAO Li-juan¹, SU Xiu-di², LU Hong²

(1.Department of Nuclear Physics, China Institute of Atomic Energy, Beijing 102413, China;

2.The 47th Research Institute of China Electronics Technology Group Corporation, Shenyang Liaoning 110000, China)

Abstract: To study the Single Event Upset(SEU) mechanism in different regions of Integrated Circuits (IC), a SEU mapping system was established on heavy ion micro-beam facility in Beijing HI-13 Tandem Accelerator. It produces micron-resolution maps when single-event upsets occur during ion irradiation of integrated circuits. From these upset maps, the identity and size of a circuit's upset-prone components can be directly determined. Utilizing this system, a 2 kbit Static Random Access Memory (SRAM)(made in China) SEU map was obtained, which accorded well with the theoretical results and the earlier experiment results.

Key words: Single Event Upset mapping; heavy ion micro beam; Static Random Access Memory

宇宙空间的高能带电粒子入射到航天器集成电路器件敏感区内可能会导致发生单粒子效应(Single Event Effect, SEE), 从而引发航天器在轨故障甚至导致灾难性的后果。因此需要在地面进行 SEE 模拟试验, 研究 SEE 机理, 采取相应抗辐射加固措施。利用加速器所产生的重离子开展 SEE 模拟试验研究是一种非常经济有效的手段。在 SEE 地面模拟实验中, 使用和星用器件芯片外形尺度相当的大束斑, 可以测出器件的 SEE 总截面, 但是无法获得器件不同区域对 SEE 的敏感度数据。因此要研究星用器件不同区域的 SEE 机理, 就需要用重离子微束对芯片的全部区域进行逐点扫描, 同时检测和记录每个点的 SEE 情况, 从而获得器件 SEE 敏感度与位置关系二维图, 结合器件版图和结构, 可以对其 SEE 机理开展深入研究, 从而可以有针对性地对器件采取抗辐射加固措施。随着集成电路特征尺寸的减小和复杂程度的增加, SEE 现象越来越严重, 因此需要更加深入、广泛开展星用器件的 SEE 机理研究工作, 但由于国内微束辐照设备少, 而且加速器束流时间宝贵, 远不能满足抗辐射加固工艺设计单位的需求, 因此非常有必要对基于重离子微束的自动化测试技术进行研究, 提高测试效率, 为星用器件抗辐射加固机理研究提供一种新的技术手段。国外许多国家, 如美国圣地亚国家实验室、德国重离子研究中心等都已基于其微束装置, 建立了单粒子翻转(SEU)二维成像技术, 并在绝缘体上硅(Silicon-On-Insulator, SOI)、体硅工艺器件方面都做了大量研究工作^[1-4]。如美国圣地亚实验室通过重离子微束辐照技术与其芯片抗辐射加固设计技术相结合, 为美国国家航空航天局(National Aeronautics and Space Administration, NASA)提供了高可靠的抗辐射芯片。而国内尚无此方面系统的研究。存储器是卫星上核心器件之一, 许多器件中内嵌有存储器, 如现场可

收稿日期: 2011-12-11; 修回日期: 2012-02-29

基金项目: 国家自然科学基金资助项目(11105230)

编程门阵列(Field Programmable Gate Array, FPGA)、中央处理器(Central Processing Unit, CPU)等。SEU 是存储器最常见的一种 SEE,对存储器开展 SEU 机理研究是抗辐射加固领域研究重点之一^[5]。因此针对上述需求,本项目组以随机静态存储器(SRAM)为研究对象,从微电子器件重离子微束辐照技术和 SRAM 器件 SEE 测试技术这两方面入手,对 SRAM SEU 二维成像技术进行了研究。

1 SEU 成像技术原理与要求

为实现高效、可靠的 SEU 二维成像试验,系统应当达到下列技术要求:利用微量级的重离子微束束斑对 SRAM 存储器进行逐点辐照,同时通过 SRAM 单粒子效应监测系统,对 SRAM 存储器的翻转地址、位数、辐照坐标以及每点辐照的注量等信息自动检测和存储,而且为方便、直观地获得芯片上不同区域的 SEU 敏感度信息,以二维图的方式将翻转区域实时显示出来,即实现翻转信息与位置信息的对应。辐照完每个点后样品根据设定步长自动移动,以实现不同区域的辐照,样品移动过程中束流能够自动关闭以避免辐照损伤,辐照完成后能够对存储的数据进行回读。

设计的原则为:在保证系统功能及可升级性的基础上,尽可能减少硬件投入;在保证系统易操作性的基础上,尽可能使软件部分简洁。要求系统具有高的兼容性,对容量在 2 kbit~1 Mbit(8 位)范围内不同厂家的 SRAM 均可进行 SEU 绘图实验。

根据上述原理,要对 SRAM SEU 二维成像测试技术进行研究,必须从两方面入手:a) 重离子微束辐照技术;b) SRAM SEE 测试技术。

2 实施方法与过程

2.1 微电子器件重离子微束辐照技术

根据北京 HI-13 串行加速器的具体条件,采取针孔准直的方法,利用自行研制的微量级针孔,建立了国内首套准直型、专门用于微电子器件重离子微束辐照装置。目前已成功获得尺度为 $1.5\ \mu\text{m} \times 2.3\ \mu\text{m}$ 的重离子束斑,是目前国内用于微电子器件辐照最小的重离子束斑。

靶室内的布局见图 1,其中 DUT 是被测芯片(Device Under Test)。束流进入靶室后,先通过预准直孔进行预准直变成毫米尺度的束斑,然后经过微米级的针孔后变成微米级的束斑。辐照过程中,采用微通道板(Micro Channel Plate, MCP)探测器探测离子通过碳膜后产生的二次电子进行注量监测。辐照样品前,先将显微镜移至束流线位置,然后用它先后对样品被辐照区域和针孔进行定位,定好坐标位置后,样品和针孔不再动,将显微镜避开束流位置,开始辐照,辐照过程中通过移动固定在精密位移台上的样品,实现不同区域的辐照。

针对本研究工作,专门制作了 SRAM SEE 测试板,实验过程中将其固定在样品架上,SEU 信号通过多芯线、靶室壁的多芯真空法兰引出。

2.2 SRAM 单粒子效应测试技术

SRAM 存储单元是由 2 个反相器构成的双稳态结构,当离子打在存储单元内处于截断状态的晶体管敏感区时,就可能引发 SEU。参考国内外现有存储器 SEE 测试系统的优缺点,根据测试技术需求及 SRAM 的 SEU 和单粒子门锁(Single Event Latch up, SEL)特点,开发了一套专门针对 SRAM SEE 的测试系统。系统 SEU 测试功能利用美国 NI 公司生产的 PXI6541 采集卡实现,它具有 32 个可编程高速、双向数据通道,通过软件定义地址线、数据线等并与芯片相应管脚连接,辐照测试过程中将芯片中的数据读回并与事先写入的数据进行比较,如发现数据不同,则认为发生 SEU。SRAM SEL 测试功能由安捷伦可编程电源 E3634A 实现。辐照过程中它能够实时监测芯片工作电流,一旦发生 SEL,电流增长时,软件记录 SEL 次数、电流、时间等信息,同时迅速断开电源,保护芯片。

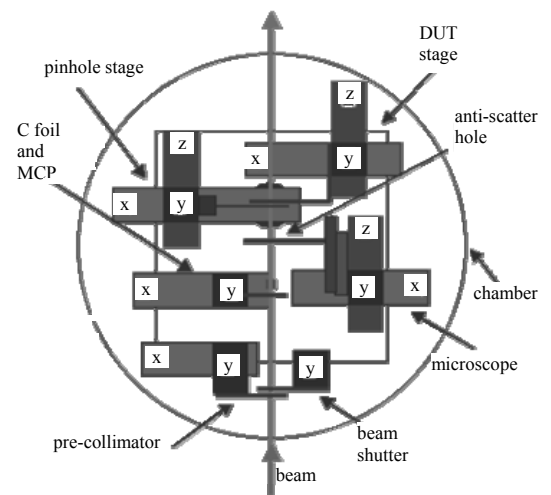


Fig.1 Schematic of facilities in microbeam chamber

图 1 重离子微束辐照靶室内设备布局图

美国 NI 公司的 Labview 语言具有强大的虚拟硬件功能，已被广泛用于工程控制、测量等领域^[6-8]。本系统软件部分由 Labview 语言编写，总体结构采用“状态机”模式，即把实现不同功能的模块放到程序不同的循环分支当中，每次只运行 1 个分支，这样既节约了电脑硬件资源，又提高了软件运行效率，而且逻辑清晰，便于编写和修改程序。

目前该系统可兼容的存储器类型有 SRAM、一次可编程只读存储器(Programmable Read-Only Memory, PROM)、闪存(Flash Memory)、电可擦可编程存储器(Electrically Erasable Programmable Read-Only Memory, EEPROM)等，容量 2 kbit~1 Mbit，系统无错处理速度 28 ms/byte。

2.3 单粒子翻转成像测试技术

2.3.1 硬件设计

根据测试技术要求，将重离子微束辐照技术与 SRAM 测试技术结合，建立了 SEU 二维成像测试系统。该 SEU 二维成像系统的硬件框架见图 2，其中 CFD 是恒比定时器(Constant Fraction Discriminator)。可把该系统划分为：束流开关控制模块、束流监测模块、SEU 测试模块、芯片供电模块、精密电动平移台控制模块以及逻辑控制模块(电脑)等。

束流快门控制模块用于控制辐照过程中束流的通断，避免芯片因长时间辐照造成辐照损伤。束流检测模块用于监测辐照每个点时离子的注量。计数器采用 NI 的定时计数器(6602)。SEU 测试模块是该系统核心模块，它负责监测和记录芯片的 SEU 信息。芯片的供电模块实现监测和记录芯片电流，在发生闩锁时能够及时断开电源保护芯片。样品安装在精密 NEWPORT 电动平移台上，该平台通过串口连接到计算机。

根据各硬件的接口需求，计算机采用 NI 公司 PXI-8105 嵌入式控制器，通过 RS232,GPIB,PXI 等接口，连接所有硬件。

2.3.2 软件设计

根据基于“虚拟技术”设计的宗旨，软件采用美国 NI 公司的基于虚拟技术的 Labview 软件编写该系统。利用 VISA(Virtual Instrument Software Architecture)及 DAQ(Data Acquisition)等模块，针对系统内各硬件，根据需求编写了包含驱动和操作功能的软件模块程序，如：束流快门控制程序、精密电动平移台控制程序、束流监测计数程序、SRAM 存储器 SEU 监测程序、SRAM 芯片供电程序等。所有的程序都采用“状态机模式”。

2.3.3 测试系统集成

根据系统设计思路，对系统硬件和软件进行了集成。图 3 为系统工作状态的软件界面。目前利用该系统可以对 2 kbit~1 Mbit 的 SRAM 芯片进行 SEU 二维绘图实验。

2.4 关键技术

2.4.1 基于针孔准直的重离子微束技术

重离子微束是半导体器件 SEE 机理研究的有效手段，如何获得小而稳定的束斑是重离子微束装置的关键。本项目组经过调研和不断摸索，掌握了微米级的针孔研制技术，利用针孔准直的方法在国内首次实现了微米级的重离子束斑，克服了磁聚焦型重离子微束对加速器束流单色性及稳定性要求高，磁聚焦元件等设备精确度要求高，经费投入大，束流调试时间长的缺点，用较简单的设备、较少的投入和较快捷的方法实现了微米量级的重离子微束，并建立了微束辐照装置，为我国宇航用电子器件的抗辐射加固机理研究提供了一种强有力手段。

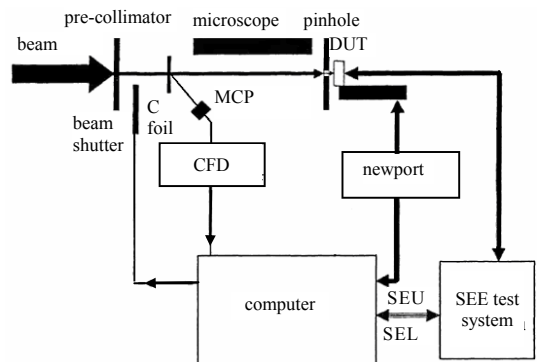


Fig.2 Schematic of SEU mapping system hardware
图 2 SEU 二维成像系统硬件组成示意图

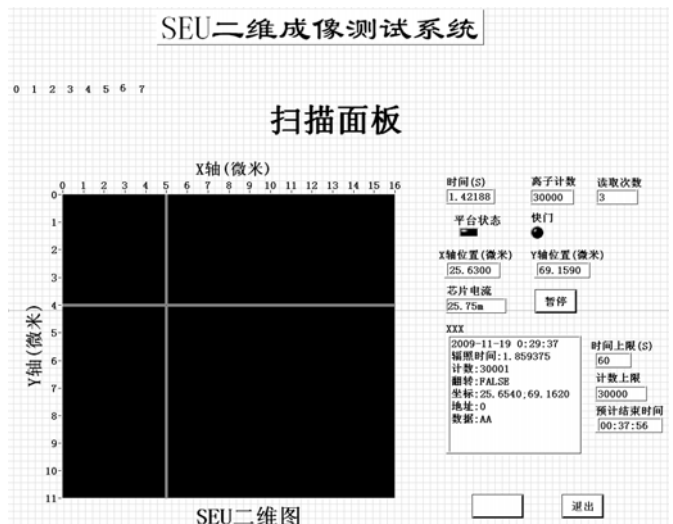


Fig.3 Interface of SEU mapping system
图 3 系统工作界面

2.4.2 基于虚拟技术的 SRAM 兼容性读写测试技术

SRAM 读写测试模块采用“虚拟技术”建立,即通过软件实现某些硬件功能,并根据不同容量 SRAM 存储器的管脚排列规律,制作了兼容性测试板,只需通过软件重新定义管脚功能,即可实现不同容量、不同类型 SRAM 的兼容性测试。克服了传统的基于硬件的测试系统兼容性差、不利于改变功能的缺点。

2.4.3 单粒子门锁芯片保护技术

基于 CMOS 结构的器件发生单粒子门锁时,电流迅速上升,如不及时断开电源,芯片就可能被烧坏,导致试验无法继续进行。本工作中,为防止存储器发生门锁时被烧毁,采取了双重保护:

第 1 重:发生 SEL 时安捷伦电源迅速将电压降至 0 V,从而降低电流。本功能由可编程的安捷伦电源自动实现,经测试在发生 SEL 时能够有效保护器件。

第 2 重:在芯片电源线上加装继电器,利用安捷伦电源的 5 V TTL 输出控制继电器,通过编程,实现发生 SEL 时,切断芯片与电源间的物理连接,达到保护器件的目的。本功能作为第 1 重保护的备用保护使用。

3 单粒子翻转二维成像测试实验

上述系统设计完成后,为了对该技术的可行性和可靠性进行检验,在北京 HI-13 串列加速器重离子微束装置上,对国产 2 kbit SRAM 存储器进行了 SEU 二维绘图实验。

3.1 所选芯片简介

所选 2 kbit SRAM 芯片为中国电子科技集团公司第 47 研究所研制的体硅工艺 2 kbit SRAM,采用 1.5 μm 硅栅 CMOS(Complementary Metal Oxide Semiconductor)加固工艺设计。选用该芯片的原因是本项目组具有该芯片较详细的内部参数,便于对其 SEU 机理和实验结果展开分析,而且 2005 年已经用手动方式做过该芯片 SEU 二维成像实验,便于将本数据与之前数据进行比对,从而验证本系统的可靠性。

3.2 辐照条件

离子种类为 ^{79}Br ,能量为 165 MeV,选择该离子原因之一是因为其线性能量转移(Linear Energy Transfer, LET)值大于 2 kbit SRAM 翻转阈值,且基本位于翻转截面饱和区,这样可以保证所有敏感区域有离子入射都能引发翻转,而且可以降低离子由于散射或穿过芯片不同区域不同覆盖层厚度时能量改变造成 LET 值变化影响。选择该离子的第 2 个原因是便于同已有数据比较。

辐照过程中,综合考虑统计不确定度和注量过多时的辐照损伤问题,控制每个辐照点的离子注量,使其不超过 10^9 ions/cm²。

SRAM 存储器的存储单元,只有处于截断状态的晶体管对 SEU 敏感,如果往芯片中写入 0,1 间隔的数据(即 AA),可使芯片内相邻单元中截断晶体管处于对称的位置,这样就可以通过检验相邻单元截断晶体管的敏感性来达到同时检验 0 到 1 和 1 到 0 的翻转敏感性。为检验上、下、左、右不同单元的敏感性,辐照区域内包含了 4 个完整的存储单元。

3.3 实验结果与分析

3.3.1 实验结果

利用该 SEU 二维成像系统,将国产 2 kbit SRAM 存储区域扫描所得 SEU 二维图按地址与翻转方式设置为不同颜色,并与芯片版图和实物图比较(见图 4)。

3.3.2 数据分析

1) 在存储单元中,截断的负电型金属氧化物半导体(Negative Metal Oxide Semiconductor, NMOS)管漏极区域和截断的正电型金属氧化物半导体(Positive Negative Metal Oxide Semiconductor, PMOS)漏极区域观测到了翻转,且 NMOS 管漏极区 SEU 敏感面积大于 PMOS 管漏极区敏感面积,这与理论分析和以往实验数据一致。

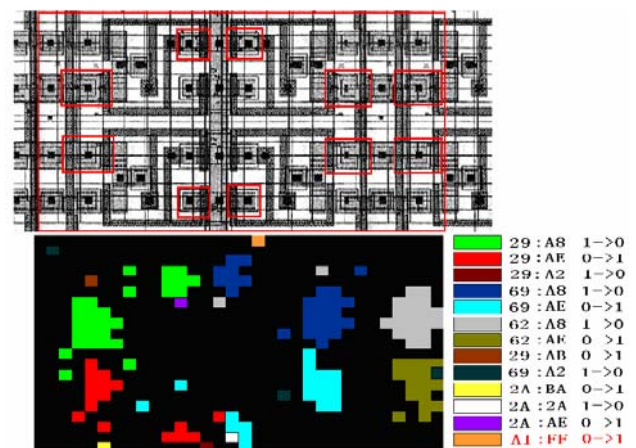


Fig.4 Comparison between SEU mapping results and the layout
图 4 2 kbit SRAM SEU 成像结果与版图和照片比较情况

2) 相邻的存储单元 SEU 敏感区域是基本对称的, 这是由于相邻晶体管逻辑状态是相反的, 因而截断晶体管的位置是对称的, 所以 SEU 敏感区对称。

3) 有个别 SEU 点地址仅出现 1 次, 这是由于离子散射所致。

4) 将本系统所得结果与 2005 年手动测试结果(见图 5)^[9]相比较, 趋势是一致的。但是敏感区域的边缘和形状略有区别, 这主要由 3 方面原因造成: a) 离子散射; b) 2 次实验所用针孔形状略有差别; c) 入射离子随机分布引起的测量统计误差。

本次试验共扫描 4 个存储单元, 用时 40 min, 仅为 2005 年手动测试时间的 1/4。该技术的利用, 在提高实验效率的同时, 还降低了错误操作几率, 提高了可靠性。

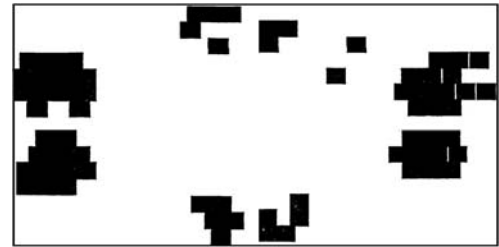


Fig.5 Manually tested SEU map of 2 kbit SRAM
图 5 2 kbit SRAM SEU 成像手动测试结果

4 结论

基于 HI-13 串列加速器重离子微束辐照装置, 建立了基于虚拟技术的国内首套 SEU 二维成像系统。为检验该系统的可靠性, 在微束装置上对国产 2 kbit SRAM 进行了测试实验, 结果与国内外已有数据一致, 表明该系统是可靠的。该系统的建立为 SRAM SEU 机理研究提供了高效、可靠的手段, 下一步将利用该系统对 SRAM 器件开展 SEU 机理研究。

致谢: 感谢中国原子能科学研究院核物理所 15 室对于本实验的大力支持!

参考文献:

- [1] Horn K M, Doyle B L, Rred W Sexton. Nuclear Microprobe Imaging of Single-Event Upsets[J]. IEEE Trans. NUCL. Sci., 1992, 39(1):7-12.
- [2] Metzger S, Dreute J, Heinrich W, et al. Heavy ion microscopy of single event upsets in CMOS SRAMs[J]. IEEE Trans. NUCL. Sci., 1994, 41(3):589-592.
- [3] Dodd P E, Shaneyfelt M R, Horn K M, et al. SEU-Sensitive Volumes in Bulk and SOI SRAMs From First-Principles Calculations and Experiments[J]. IEEE Trans. NUCL. Sci., 2001, 48(6):1893-1903.
- [4] Sexton F W, Horn K M, Doyle B L, et al. Effects of Ion Damage on IBICC and SEU Imaging[J]. IEEE Trans. NUCL. Sci., 1995, 42(6):1940-1947.
- [5] 赵凯, 高见头, 杨波, 等. 用 SOI 技术提高 CMOS SRAM 的抗单粒子翻转能力[J]. 信息与电子工程, 2010, 8(1):91-95.
- [6] 许斌, 段哲民. 基于虚拟仪器技术的飞机电源测试系统[J]. 信息与电子工程, 2003, 1(2):54-57.
- [7] 刘鹏, 黄健. 基于 LabVIEW 和 ARM 嵌入式数据采集与远程传输控制系统[J]. 信息与电子工程, 2009, 7(5):459-464.
- [8] 张海岩, 彭春荣, 刘世国. 基于 Labview 的微型电场传感器自动标定系统[J]. 信息与电子工程, 2011, 9(5):619-622.
- [9] 罗尹虹, 郭红霞, 陈伟, 等. 2K SRAM 重离子微束单粒子翻转实验研究[C]// 第 13 届核电子学与核测量技术学术年会论文集. 西安:[s.n.], 2006:536-542.

作者简介:



史淑廷(1979-), 男, 山东省日照市人, 助理研究员, 硕士, 2007年毕业于四川大学核技术及应用专业, 研究方向为微电子器件重离子单粒子效应模拟试验技术, 2011年获得国家科技成果奖一次. email: sst1124@163.com.

郭刚(1966-), 男, 重庆市人, 研究员, 主要从事半导体器件地面辐照试验技术研究.

王鼎(1983-), 男, 西安市人, 在读硕士研究生, 主要从事微电子器件单粒子效应测试方法研究.

惠宁(1979-), 女, 甘肃省渭南市人, 助理研究员, 主要从事重离子微束辐照试验技术研究.

高丽娟(1983-), 女, 山西省忻州市人, 在读博士研究生, 主要从事存储器单粒子效应机理研究.

陆虹(1969-), 女, 沈阳市人, 高级工程师, 主要从事半导体集成电路方面的科研工作.

刘建成(1976-), 男, 北京市人, 高级工程师, 主要从事单粒子效应实验技术研究并负责 Q3D 大型磁谱仪运行和维护.

沈东军(1973-), 男, 江西省九江市人, 高级工程师, 主要从事微电子器件单粒子试验方法研究.

苏秀娣(1946-), 女, 上海市人, 高级工程师, 主要从事半导体集成电路方面的科研工作.