

文章编号: 2095-4980(2013)04-0650-05

基于算法状态机 FPGA 的空间 TDICCD 相机控制器

李 进^{a,b}, 金龙旭^a, 韩双丽^a, 张然峰^a, 吕曾明^a, 郝贤鹏^a

(中国科学院 a.长春光学精密机械与物理研究所, 吉林 长春 130033; b.研究生院, 北京 100039)

摘 要: 针对目前基于数字信号处理(DSP)的空间时间延时积分电荷耦合器件(TDICCD)相机控制器可靠性差、资源耗费和功耗大、程序重调能力差等问题, 提出了一种算法状态机现场可编程门阵列(FPGA)的空间电荷耦合器件(CCD)相机控制器。控制器使用 FPGA 代替 DSP, 控制程序使用 VHDL 语言编写。使用自主研发的地面检测设备进行实验, 实验结果表明, 相机控制器可以稳定正常地工作, 控制 CCD 拍摄的图像清晰, 未发生串行现象。整个控制程序占用 FPGA 资源较少, 占用 LUTs 和 Block RAMs 分别为 38% 和 20%, 满足空间 CCD 相机应用的需求。

关键词: 电荷耦合器件相机控制器; 现场可编程门阵列; 算法状态机

中图分类号: TN386.5

文献标识码: A

doi: 10.11805/TKYDA201304.0650

Space TDICCD camera controller implementation using algorithmic state machine in FPGA

LI Jin^{a,b}, JIN Long-xu^a, HAN Shuang-li^a, ZHANG Ran-feng^a, LV Zeng-ming^a, HAO Xian-peng^a

(a.Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun Jilin 130033, China;

b.Graduate School of Chinese Academy of Sciences, Beijing 100039, China)

Abstract: A Charge Coupled Device(CCD) camera controller based on Algorithmic State Machine (ASM) in FPGA is proposed in order to solve the problems of poor reliability, high power and hardware consumption, poor reprogram ability, etc. for space Time Delay and Integration Charge Coupled Device(TDICCD) camera controller based on DSP processor. The proposed controller takes FPGA instead of DSP, and the controller program is written in VHDL language. The whole controlling program is implemented by ASM. The self-developed ground test equipment is employed to test the proposed camera controller. The experimental results indicate that the proposed camera controller can work stably and normally; and the image captured by CCD is very clear without being overlapped. It consumes less FPGA resource for the whole controlling program, and the utilization of LUTs and Block RAMs are 38% and 20%, respectively, which satisfies the application requirement of space camera.

Key words: Charge Coupled Device camera controller; FPGA; Algorithmic State Machine(ASM)

基于时间延时积分电荷耦合器件(TDICCD)成像技术的航天光学遥感相机作为卫星关键有效载荷, 已在科研、军事、环境监测等方面获得了应用^[1-5]。随着电荷耦合器件(CCD)技术的发展, TDICCD 相机已经向着大视场、高分辨率的方向发展^[6-8]。与此同时, 伴随着 CCD 相机电子学系统复杂度大幅增加, 设计高效、可靠的 CCD 成像电子学系统成为整个相机的关键技术。

CCD 相机电子学系统总体上分为: CCD 成像单元、相机控制器、相机热控单元^[9-10]。其中, 相机控制器是 TDICCD 相机电子学系统最重要、承担任务最多、设计最复杂的分系统, 它决定着相机能否正常推扫成像, 能否和卫星平台实施同步以及相机工作状态反馈等多项功能。它的性能优劣决定着 CCD 相机的成像性能、在轨工作寿命、可靠性等^[11-12]。可见, 相机控制器的设计是 CCD 相机电子学系统研制的重要部分。由于相机的特殊工作环境, 要求相机控制器设计具有以下特点: a) 尽量减少功耗; b) 高可靠性; c) 容易重编程能力。因此, 高效、灵活和高可靠的相机控制器成为整个相机电子学系统设计的关键。本文在参考国内外相关技术的基础上, 根据

收稿日期: 2012-07-03; 修回日期: 2012-08-15

基金项目: 国家 863 高技术研究发展计划基金资助项目(863-2-5-1-13B)

背景项目需求和指标要求,结合某 CCD 相机在轨工作和 CCD 成像特点,提出基于算法状态机 FPGA 的空间 TDICCD 相机控制器。

1 传统基于 DSP 相机控制器分析

目前空间相机控制器通常采用基于 DSP 的硬件架构,基于 DSP 的相机控制器架构基于主计算机,它的核心是一个 PC 机和一个由 DSP 实现的主前端电子电路,系统结构如图 1 所示。

空间 CCD 电子学系统主要包括以下单元: a) 安放 CCD 的焦面; b) DSP CPU 电路板; c) 偏置和驱动时序电路板; d) 模拟信号处理电路板; e) 预放电路板; f) 主机接口板。

主计算机和相机控制器之间的通信通过串行通信链路(Tx,Rx,Clock)RS422 实现。CCD 在正常的驱动时序和工作电压下产生模拟信号,模拟信号经处理后转换为数字图像数据。数据被 DSP 相机控制器捕获后,通过一个 8 bit 平行端口传输到主计算机中。主计算机将图像进行存储和下传,进而得到遥感图像。

从以上分析可知,DSP 在空间相机电子学系统中起着关键作用。空间相机要求相机控制器具有可靠性高,容易重编程等性能。

而目前适合星上应用 DSP 种类较少,可靠性差,重编程能力差。因此,本文设计了一种基于算法状态机 FPGA 的相机控制器。

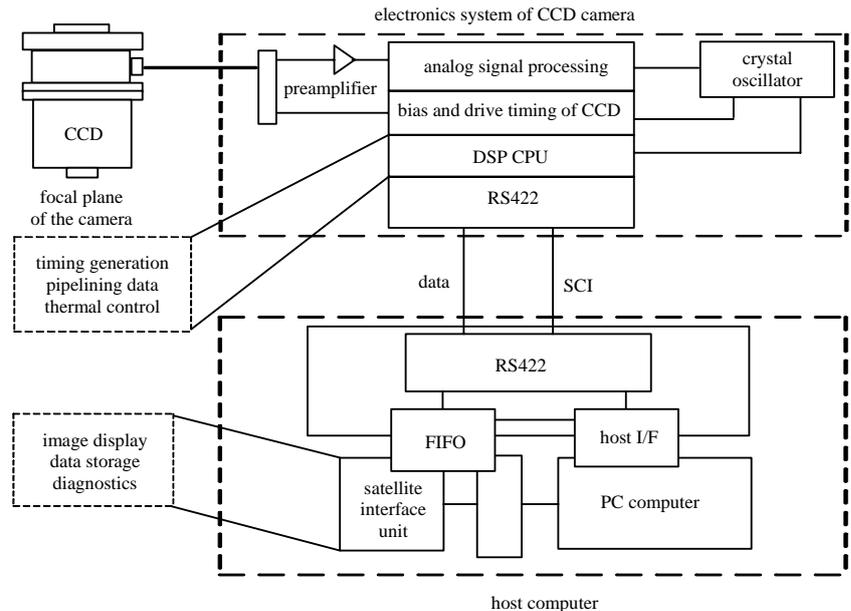


Fig.1 Hardware structure of camera controller based on DSP

图 1 基于 DSP 相机控制器硬件框架

2 基于算法状态机 FPGA 相机控制器

2.1 FPGA 作为前端控制器

本文提出的相机控制器用 FPGA 处理器取代 DSP 处理器,形成前端相机控制器。前端相机控制器使用 VHDL 编写程序,程序综合后生成一个 bit 文件,该文件被读出,获得程序地址,然后程序代码导入到 FPGA 中。当自举程序导入到 FPGA 中时,FPGA 从程序存储器的起始位置开始执行程序,然后循环,等待主计算机发送的串行命令。串行命令是 24 bit 宽度的形式,当一个命令被收到并执行后,FPGA 向主机反馈回一个应答信号“AA”。

2.2 FPGA 的任务

相机控制器的程序 VHDL 代码使用状态机编写,状态机的状态转移根据 CCD 控制器编写,CCD 相机电子学系统的功能根据状态来分类。为了实现相机控制器功能,可以使用 IEEE 库。在 VHDL 中,首先宣布实体名字,其次,在 port 端口中定义接口,以便和外界通信。程序使用进程状态,进程状态在时间 0 开始,控制器程序在进程块中循环不断地执行状态功能。所有状态功能在进程中描述,且是并行执行,这种特点增加了执行的速度,大大提高了控制器的效率。

2.3 算法状态机的 State-7 描述

FPGA 实现整个相机控制器功能,包括 CCD 驱动信号的产生、分布式供电控制、ADC 控制、图像读取、通信模块、图像标注以及图像传输单元。这些模块交错在一起,相互通信,实现相机控制器功能。为了高效采用

FPGA 实现整个相机控制器，提出一种在 FPGA 中使用算法状态机(ASM)策略来实现相机控制器。

为描述一个典型的 ASM 信号流，以 State-7 为例说明。State-7 用来读取一个给定的图像行(装载因素适合所有行和列)。当控制比特(a1(22))被设置时，控制比特被清空，控制将会转移到 State-7。根据接收到的参数得到所要求行装载数目，开始执行行装载。该思想是装载行数目被设置后，串行转移开始执行，转移到读出寄存器中。按这种方法，在读出寄存器的串行转移期间，ADC 转换初始化之前，所要求的串行装载数目被使用。装载串行转移电荷留存在输出电容中，直到数字化被执行。前采样和后采样参数用来获取真正图像区域。

2.4 ASM 状态列表

相机控制器的 ASM 状态任务如表 1 所示，整个控制过程分为 12 个状态，每个状态采用 4 bit 表示。状态转移过程如图 2 所示，控制过程为闭环形式，当全部状态执行完成后，以复位状态结束，重新执行新的循环。

表 1 状态任务
Table1 State assignment

state	code	name
T0	0000	IDLE
T1	0001	BOOTSTRAP
T2	0010	LOADDAC
T3	0011	OUTDATA
T4	0100	CLRROWS
T5	0101	PREFLUSH
T6	0110	GETPAR
T7	0111	READROW
T8	1000	PRESHIFT
T9	1001	STRBDATA
T10	1010	POSTSHIFT
T11	1011	RESET

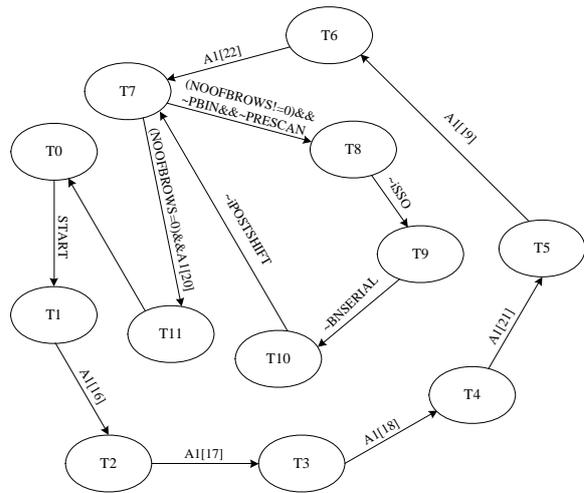


Fig.2 State transition diagram
图 2 状态转移图

3 实验结果

为测试本文提出的相机控制器，在 ISE10.1 下，采用仿真软件 Modelsim 6.3 进行仿真。以控制状态波形为例，波形在任何给定时刻包括 16 状态比特级，控制比特被设置在 FPGA 的 D15~D0 数据比特上。信号控制比特生成波形如图 3 所示。

表 2 为控制器 FPGA Synthesis XST 综合后生成的报告。由表 2 知，控制器模块占用 LUTs 和 Block RAMs 分别为 38%和 20%，均小于 50%，占用资源较少。

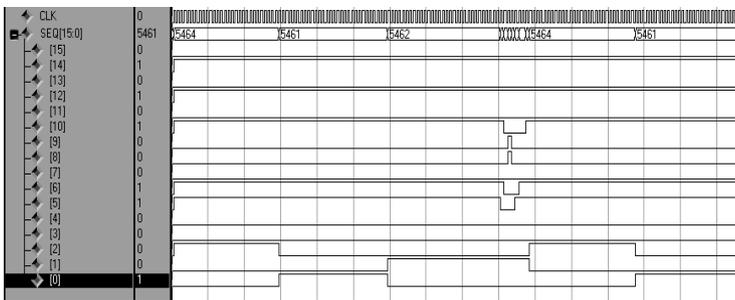


Fig.3 Simulation waveform
图 3 仿真波形

表 2 控制器综合报告
Table2 Synthesis report for camera controller in FPGA

target	XC2VP40-6FF1152
product version	ISE10.1
synthesis tools	XST
slices	4316/19392(22%)
slices flip flops	1796/38784(5%)
4 input LUTs	14734/38784(38%)
bonded IOBs	166/692(24%)
block RAMs	38/192(20%)
GCLKs	2/16(13%)
DCMs	1/8(13%)

为测试控制器整体工作性能，将电子学系统进行联调，使用自主研发的地面检测设备，地面检测设备为标准分辨率旋转滚筒，如图 4 所示。地面检测设备用来模拟相机在轨工作，将转速参数发给控制器，控制器根据该参数和主计算机命令来控制 CCD 摄像。主计算机向控制器发送上下电命令、摄像命令，向控制器注入行频、增益等采样参数，FPGA 执行命令后，产生正常的 CCD 图像，拍摄的图像如图 5 所示。由图 5 知，CCD 相机控制器

拍摄的图像十分清晰,没有发生串行现象,具有良好的性能,完全满足空间相机的应用。



Fig.4 Ground test equipment
图4 地面检测设备

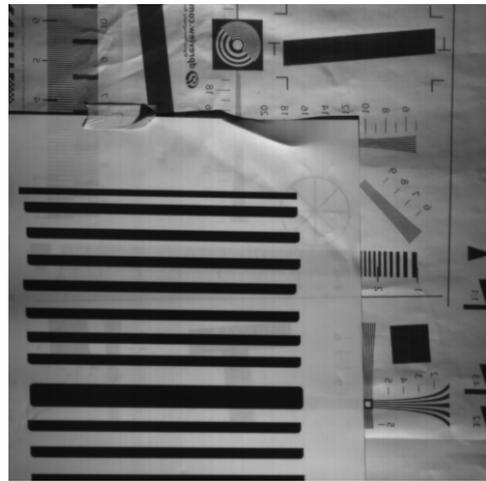


Fig.5 Image captured by CCD
图5 CCD 拍摄图像

4 结论

本文设计了一种算法状态机FPGA的空间CCD相机控制器,控制器使用FPGA代替DSP,控制程序使用VHDL语言编写,使用算法状态机实现整个控制过程。实验结果表明,CCD相机控制器拍摄的图像清晰,未发生串行现象。整个控制程序占用FPGA资源较少,占用LUTs和Block RAMs分别为38%和20%,均小于50%。有效解决了目前基于DSP的空间TDICCD相机控制器可靠性差、资源耗用和功耗大、程序重调能力差等问题,为空间CCD相机控制器提供了一种很好的解决方案。

参考文献:

- [1] 左维,刘阳,任鑫,等. 基于嫦娥一号CCD相机和激光测距数据的月球三维可视化系统[J]. 计算机辅助设计与图形学学报, 2012,24(1):37-42. (ZUO Wei,LIU Yang,REN Xin,et al. Design and implementation of three-dimension visualization of the moon based on Chang'e-1 data of CCD camera and laser altimeter[J]. Journal of Computer-Aided Design & Computer Graphics, 2012,24(1):37-42.)
- [2] 吴强,王智勇,郭兴杰. 面向遥感图像无损压缩的CCD噪声抑制方法研究[J]. 遥感应用, 2011(1):59-63. (WU Qiang, WANG Zhiyong,GUO Xingjie. Study on suppression method of CCD noise for lossless compression of remote sensing images[J]. Remote sensing application, 2011(1):59-63.)
- [3] 石俊霞,郭永飞,薛旭成,等. 航天时间延迟积分CCD相机振动模糊图像的恢复[J]. 光电子激光, 2012,23(3):572-578. (SHI Junxia,GUO Yongfei,XUE Xucheng,et al. Motion blurred image restoration of space borne TDICCD camera[J]. Journal of Optoelectronics Laser, 2012,23(3):572-578.)
- [4] 冉欢欢,刘建高,高升久,等. 一种基于FPGA的图像观瞄系统消像旋设计[J]. 信息与电子工程, 2011,9(1):78-82. (RAN Huanhuan,LIU Jianga,GAO Shengjiu,et al. A design for eliminating display rotation of image-watching-aiming-system based on FPGA[J]. Information and Electronic Engineering, 2011,9(1):78-82.)
- [5] 王远,江孝国,李成刚,等. 电荷耦合器件在电子束参数测量中的损伤问题[J]. 信息与电子工程, 2012,10(2):217-220. (WANG Yuan,JIANG Xiaoguo,LI Chenggang,et al. Damage problem of CCD in the electron beam parameters measure[J]. Information and Electronic Engineering, 2012,10(2):217-220.)
- [6] 赵葆常,杨建峰,汶德胜,等. 嫦娥二号卫星CCD立体相机设计与验证[J]. 航天器工程, 2011,20(1):14-21. (ZHAO Baochang,YANG Jianfeng,WEN Desheng,et al. Chang'e-2 lunar orbiter CCD stereo camera design and validation[J]. Spacecraft Engineering, 2011,20(1):14-21.)
- [7] 吕恒毅,刘杨,郭永飞. 遥感相机焦面CCD机械拼接中重叠像元数的确定[J]. 光学精密工程, 2012,20(5):1041-1047. (LV Hengyi,LIU Yang,GUO Yongfei. Computation of overlapping pixels of mechanical assembly CCD focal planes in remote sensing cameras[J]. Optics and Precision Engineering, 2012,20(5):1041-1047.)

