

文章编号: 2095-4980(2014)05-0767-04

一种用于 LDO 的低功耗带隙基准电压源

段杰斌^{1,2}, 罗志国^{1,2}, 刘孟良^{1,2}, 谢亮^{1,2}, 金湘亮^{1,2*}

(1.湘潭大学 材料与光电物理学院, 湖南 湘潭 411105; 2.微光电与系统集成湖南省工程实验室, 湖南 湘潭 411105)

摘要: 设计了一种应用于低压差线性稳压器(LDO)的低功耗带隙基准电压源电路。一方面, 通过将电路中运放的输入对管偏置在亚阈值区, 大大降低了运放的功耗; 另一方面, 采用零功耗的启动电路, 进一步降低了整体电路的功耗。该基准电压源采用旺宏 0.35 μm CMOS 工艺流片, 经测试, 基准输出电压的温度系数为 33 ppm/ $^{\circ}\text{C}$, 总电流消耗仅为 12 μA 。

关键词: 带隙基准电压源; 亚阈值; 低功耗; 低压差线性稳压器

中图分类号: TN74

文献标识码: A

doi: 10.11805/TKYDA201405.0767

A low power bandgap voltage reference for Low Dropout Regulator

DUAN Jie-bin^{1,2}, LUO Zhi-guo^{1,2}, LIU Meng-liang^{1,2}, XIE Liang^{1,2}, JIN Xiang-liang^{1,2*}

(1.Faculty of Materials, Optoelectronics and Physics, Xiangtan University, Xiangtan Hunan 411105, China;

2.Hunan Engineering Laboratory for Microelectronics, Optoelectronics and System on A Chip, Xiangtan Hunan 411105, China)

Abstract: A low power bandgap voltage reference circuit for Low Dropout Regulator(LDO) is proposed. The power consumption is effectively decreased by setting the differential input pair of the amplifier into sub-threshold region and by using a zero power start-up circuit. The bandgap voltage reference circuit is implemented by MIXIC's 0.35 μm CMOS process. The results indicate that the temperature coefficient of the output voltage is 33 ppm/ $^{\circ}\text{C}$, and the total current consumption is 12 μA only.

Key words: bandgap voltage reference; sub-threshold; low power; Low Dropout Regulator

低压差线性稳压器(LDO)具有低噪声、低功耗、高转换效率、结构简单等优点, 在现代便携式电子产品中应用广泛。带隙基准电压源是 LDO 中一个重要的模块, 利用带隙基准电压源可以为 LDO 提供一个与电源电压、温度无关的参考电压。带隙基准电压源的特性将决定 LDO 的稳定性和可靠性^[1]。

在能源危机日益严重的今天, 如何有效降低芯片的功耗成为电路设计者重点考虑的因素^[2]。传统带隙基准电压源中普遍使用了运放, 而运放的功耗一般占整体电路功耗的很大一部分, 因此降低电路中运放的功耗是设计低功耗带隙基准电压源的有效途径。

本文基于传统带隙基准源的基本原理, 设计了一种新型带隙基准电压源。

1 工作在亚阈值区的 MOS 管

当 MOS 管工作在亚阈值区时, 漏电流 I_D 可以表示为^[2]:

$$I_D = I_0 \frac{W}{L} \exp\left(\frac{U_{GS} - U_{th}}{\eta U_T}\right) \quad (1)$$

式中: η 为亚阈值斜率因子; U_{GS} 为 MOS 管的栅源电压; U_T 为热电势; U_{th} 为阈值电压; I_0 为栅源电压等于阈值电压且宽长比为1时的漏电流, I_0 表示为:

$$I_0 = \mu C_{ox} (\eta - 1) U_T^2 \quad (2)$$

式中 μ 为迁移率。

目前, gm/I_D (跨导/漏电流)的设计方法在模拟集成电路设计中应用广泛。该方法根据跨导 gm 与漏电流 I_D 的

收稿日期: 2013-11-29; 修回日期: 2014-01-26

基金项目: 国家自然科学基金资助项目(61274043); 国家自然科学基金重点资助项目(61233010); 湖南省自然科学基金资助项目(12JJ4064)

*通信作者: 金湘亮 email:xiangliangjin@163.com

率相当于 $I_D/(W/L)$ 的关系曲线, 再根据其他辅助条件进行电路设计。该方法由于简单实用, 可以尽可能缩短芯片设计周期, 因此获得了广泛应用^[3]。

对于 MOS 管, gm/I_D 表示为^[4]:

$$gm/I_D = \frac{1}{I_D} \frac{\partial I_D}{\partial U_{GS}} = \frac{\partial(\ln I_D)}{\partial U_{GS}} \quad (3)$$

由式(3)可以看出, 当 MOS 处在亚阈值区时, 漏电流同栅源电压呈指数关系, 而当 MOS 管工作在饱和区时, 漏电流同栅源电压呈平方律关系。由式(3)可知, 相比之下 MOS 管工作在亚阈值区的 gm/I_D 值要比工作在饱和区的大。所以在相同漏电流下处在亚阈值区的 MOS 管较之处在饱和区可以获得更大的跨导。进一步讲, 通过将运放输入对管设置在亚阈值区, 运放可以在低消耗电流的情况下获得高增益。

2 整体电路设计与分析

本文提出的带隙基准电压源电路如图1所示, 电路由2部分构成, 分别是带隙基准核心电路及启动电路。

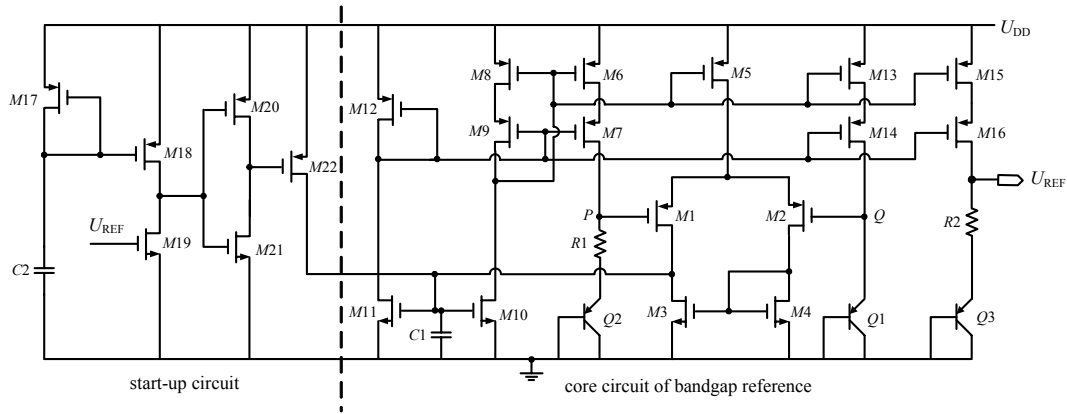


Fig.1 Schematic of the proposed bandgap reference
图 1 本文提出的带隙基准电压源

2.1 核心电路

考虑到运放的功耗和面积, 本文提出的带隙基准电压源电路采用了典型的五管差分运放。运放由 $M1 \sim M5$ 构成, 其中输入对管 $M1$ 和 $M2$ 工作在亚阈值区。该运放将 P, Q 两节点电压置于近似相等的值, 电阻 $R1$ 上流过的电流 I_{PTAT} 为:

$$I_{PTAT} = \frac{U_T \ln N}{R1} \quad (4)$$

通过电流镜镜像, $Q3$ 支路流过的电流为 I_{PTAT} , 因此基准输出电压 U_{REF} 为:

$$U_{REF} = U_{EB, Q3} + \frac{U_T \ln N}{R1} R2 \quad (5)$$

式(4)~(5)中 N 为 $Q2$ 与 $Q1$ 的个数之比。通过合理设置 $N, R2$ 及 $R1$ 的值, 即可获得低温度系数的基准电压。电容 $C1$ 置于运放输出端, 防止运放输出抖动而引起 U_{REF} 的变化。

本文提出的电路功耗极低, 电阻 $R1$ 上产生的 PTAT 电流仅为 $2 \mu A$ 。电路中电阻均采用了方阻为 $2 k\Omega$ 的高阻 POLY 电阻, 既保证了电阻的精确度, 又减小了电阻的面积。另外, 高阻 POLY 电阻拥有低温度系数的特点, 可进一步减小电阻对输出电压温度系数的影响。

$M8 \sim M12$ 用于自偏置实现低压共源共栅电流镜。采用低压共源共栅电流镜既可提高镜像电流的精确度, 又可有效提高基准输出电压的电源抑制比。对于带隙基准, 其电源抑制比(Power Supply Rejection, PSR)可表示为^[5]:

$$PSR = \frac{\Delta U_{in}}{\Delta U_{REF}} = \frac{z_{gnd} + z_{in}}{z_{gnd}} \quad (6)$$

式中: ΔU_{REF} 和 ΔU_{in} 分别表示基准输出电压的变化以及电源电压的变化; z_{gnd} 和 z_{in} 分别表示从基准输出电压到地节点和基准输出电压到电源的阻抗。从式(6)可以看出, 当 z_{in} 增大时, PSR 将增大。由于采用低压共源共栅电流镜可以大大提高 z_{in} 的大小, 从而可以有效提高基准输出电压的 PSR。另外, 采用低压共源共栅电流镜, 也可以降低电路对电源电压的要求。

2.2 启动电路

本设计采用零功耗的启动电路,以进一步降低电路的功耗。由于带隙基准电压源电路中存在简并点,必须使用启动电路消除简并点,以保证电路正常工作。图1电路中,当电源电压 U_{DD} 开始上电时, $M18$ 的栅极处在低电平。当电源电压升高到大于 $M18$ 的阈值电压时, $M18$ 导通,此时 U_{REF} 处在低电平, $M19$ 截止, $M18$ 的漏极为高电平。 $M20$ 与 $M21$ 构成一个反相器,因此 $M22$ 栅极为低电平,随后 $M22$ 导通, $M22$ 的漏极变为高电平。此时,运放输出端处在高电平,各支路电流镜中有电流,电路开始启动。随着电源电压 U_{DD} 继续上升, U_{REF} 逐步上升, $M19$ 导通。另外由于 $M17$ 导通后持续为电容 $C2$ 充电,使 $M18$ 栅极电压逐步升高并使 $M18$ 截止。此时 $M18$ 漏极处在低电平, $M22$ 栅极处在高电平, $M22$ 截止。启动电路停止工作,且不再消耗电流。

3 测试结果

本文设计的带隙基准电压源电路用于为一款 Sigma-Delta 模数转换芯片中的 LDO 提供参考电压。芯片采用台湾旺宏 MIXIC 0.35 μm CMOS 工艺进行流片,芯片照片如图2所示,带隙基准电压源如图中黑色框所示。

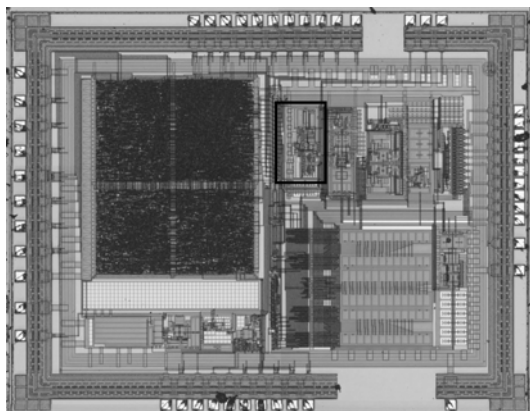


Fig.2 Chip micrograph
图2 芯片概貌图

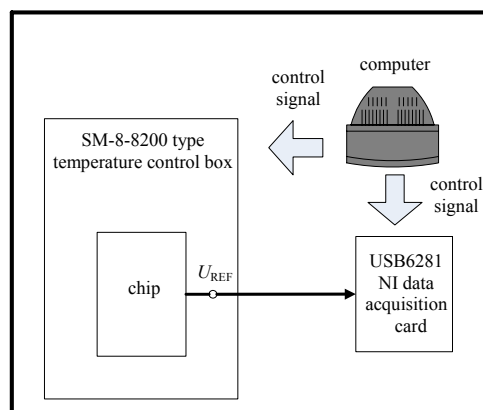


Fig.3 Schematic of the test environment
图3 芯片测试环境示意图

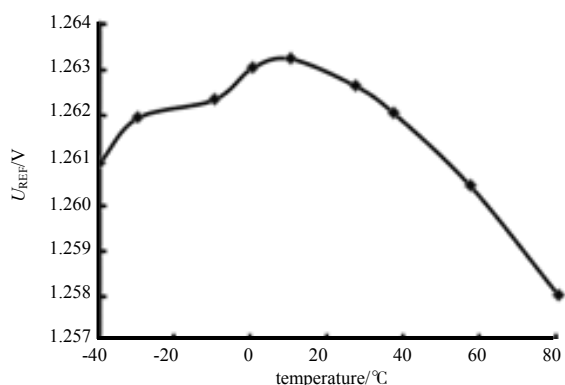


Fig.4 Experimental results—variations of U_{REF} with temperature
图4 输出参考电压 U_{REF} 随温度变化的测试结果

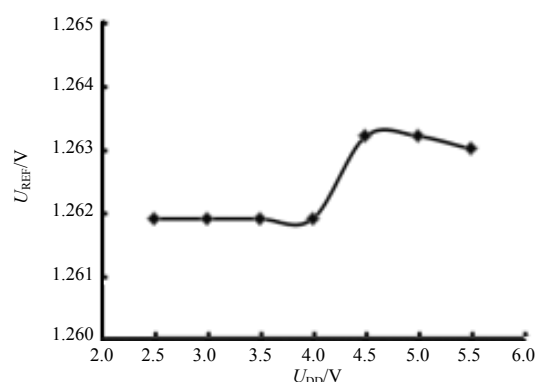


Fig.5 Experimental results—variations of U_{REF} with U_{DD}
图5 输出参考电压随电源电压变化的测试结果

在已发表的论文中,经过流片测试的带隙基准源电路鲜有报道,而对于带隙基准电路,其仿真结果并不能完全代表电路的实际特性^[6]。本文提出的带隙基准电压源电路在流片封装后进行了精确测试。芯片测试采用 SM-8-8200 型温控箱、USB6281 型 NI 数据采集卡、电脑及待测芯片,具体测试环境如图3所示。测试使用的 SM-8-8200 型温控箱可实现温度从 $-40\text{ }^{\circ}\text{C}$ ~ $80\text{ }^{\circ}\text{C}$ 的变化; USB6281 型 NI 数据采集卡可采集基准输出电压 U_{REF} 的值并输出到电脑上。电脑通过 Labview 软件实时控制温控箱内的温度,当箱内温度达到设定温度后,启动 NI 采集卡读取数据。芯片测试依次采集 $-40\text{ }^{\circ}\text{C}$ 、 $-30\text{ }^{\circ}\text{C}$ 、 $-10\text{ }^{\circ}\text{C}$ 、 $0\text{ }^{\circ}\text{C}$ 、 $10\text{ }^{\circ}\text{C}$ 、 $27\text{ }^{\circ}\text{C}$ 、 $37\text{ }^{\circ}\text{C}$ 、 $57\text{ }^{\circ}\text{C}$ 、 $80\text{ }^{\circ}\text{C}$ 下温度基准输出 U_{REF} 的值,测试结果如图4所示。根据测试结果,计算出温度从 $-40\text{ }^{\circ}\text{C}$ ~ $80\text{ }^{\circ}\text{C}$ 变化时,基准输出电压 U_{REF} 的温度系数为 $33\text{ ppm}/^{\circ}\text{C}$ 。由于带隙基准电压源的输出电压受电阻容差、电阻失配、电流镜失配、双极性晶体管失配、双极

性晶体管厄尔利电压、封装应力等一系列非理想因素的影响,所以最终测试结果与仿真结果有差别,但该温度系数仍可满足 LDO 的应用要求。图 5 为室温(25 ℃)下,电源电压从 2.5 V~5.5 V 变化时,基准输出电压 U_{REF} 的测试结果。由图 5 可以看出,当电源电压在 2.5 V~5.5 V 变化时, V_{REF} 只变化了约 1 mV。通过测试,该带隙基准电压源的功耗仅为 12 μ A,各项指标均符合系统要求。

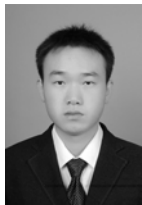
4 结论

提出了一种用于 LDO 的低功耗带隙基准电压源电路,该电路采用了输入对管处在亚阈值区的运放及零功耗的启动电路,有效降低了整体电路功耗。流片测试结果表明,该电路性能良好,满足设计要求,且该电路也可应用于对功耗要求较高的便携式电子产品或其他低功耗电路环境中。

参考文献:

- [1] 胡佳俊,陈后鹏,蔡道林,等. 高电源抑制比低温漂带隙基准源设计[J]. 微电子学, 2012,42(1):34-37. (HU Jia-jun, CHEN Hou-peng, CAI Dao-lin, et al. Design of low temperature-drift bandgap voltage reference with high PSRR[J]. Microelectronics, 2012,42(1):34-37.)
- [2] WANG A, Clhoun B H, Chandracasan A P. Sub-threshold design for ultra low-power systems[M]. New York:Springer, 2006.
- [3] 陈德斌. 基于 gm/I_D 的运算放大器设计[D]. 南京:东南大学, 2008. (CHEN De-bin. Design of amplifier based on gm/I_D parameter[D]. Nanjing:Southeast University, 2008.)
- [4] Silveira F, Flandre D, Jespers P G A. A gm/I_D based methodology for the design of CMOS analog circuits and its application to the synthesis of a silicon-on-insulator micropower OTA[J]. IEEE Journal of Solid-State Circuits, 1996,31(9):1314-1319.
- [5] Rincon-Mora G. Voltage References: From Diodes to Precision High-order Bandgap Circuits[M]. [S.l.]:Wiley IEEE Press, 2002.
- [6] 李浩亮,何乐年,严晓浪. 一种高精度能隙基准电压电路[J]. 固体电子学研究进展, 2005,25(1):77-80. (LI Hao-liang, HE Le-nian, YAN Xiao-lang. A high precision circuit of bandgap voltage reference[J]. Research & Progress of SSE, 2005, 25(1):77-80.)

作者简介:



段杰斌(1986-),男,甘肃省武威市人,在读硕士研究生,主要从事CMOS模拟集成电路设计。

罗志国(1989-),男,湖南省湘潭市人,在读硕士研究生,主要从事CMOS模拟集成电路设计。

刘孟良(1989-),男,湖南省邵阳市人,在读硕士研究生,主要从事CMOS模拟集成电路设计。

谢亮(1982-),男,湖南省郴州市人,博士,主要研究方向为CMOS数模混合电路设计。

金湘亮(1974-),男,湖南省邵阳市人,博士,教授,主要研究方向为CMOS图像传感器、SOC设计, email:xiangliangjin@163.com.

“微光电与系统集成”湖南省工程实验室成立

近日,湖南省发改委公布了 2013 年湖南省工程研究中心和工程实验室建设名单,金湘亮教授牵头申报的“微光电与系统集成”湖南省工程实验室获批立项。实验室面向现代电子信息产业发展对高性能集成电路的重大需求,开展新型 CMOS 光电传感器的基础理论与集成化、高速固体图像传感器系统集成信号处理、MEMS 传感器专用伺服电路 ASIC 芯片研制、ESD 物理机理等研究,以突破新型 CMOS 光电传感器芯片研发、图像传感器自动增益控制和自适应曝光调节、噪声消除电路设计、高阶 Σ - Δ 系统稳定性、ESD/TVS 器件设计和 RS485 电路设计等关键共性技术。

实验室有一支以加拿大归国学者、教育部“新世纪优秀人才支持计划”获得者金湘亮教授为首的研发经验丰富、与企业合作紧密的研发队伍。实验室研究人员承担了国家“十二五”重大专项、国家“863”、国家自然科学基金(重点和面上)、教育部和湖南省等国家、省部级多项科研任务和企业委托开发的项目,产生了重大经济效益。

实验室本着“激情、勤奋、求是、创新”的精神,以技术为中心、以应用为导向、以形成“技术研究创新中心、高素质人才培养基地”为目标,激情奋斗、拼搏进取,打造高技术研究机构!实验室热诚期盼与国内外学术界和企业界在微电子、光电子传感器与系统集成芯片方面进行合作!