

文章编号: 2095-4980(2023)06-0819-07

## 基于机器学习的 PCB 串扰预测

陈星宇, 石丹, 王云鹏

(北京邮电大学 电子工程学院, 北京 100876)

**摘要:** 随着电子系统中逻辑和时钟频率的迅速提高以及信号边沿的不断变抖, 串扰成为印刷电路板(PCB)设计人员必须关心的问题。高速电路仿真软件帮助设计人员降低了一定的设计成本, 但对串扰的仿真预测仍需花费大量时间。为提高 PCB 串扰预测的效率, 提出一种用于描述 PCB 的统一数据结构, 全面分析了 PCB 产生串扰的因素, 选用自然语言处理(NLP)模型构建了用于 PCB 串扰预测的系统, 成功将 PCB 串扰预测的时间降至秒级, 并拥有 73.2% 的准确率。

**关键词:** 印刷电路板; 串扰预测; 机器学习; NLP 模型

**中图分类号:** TN41

**文献标志码:** A

**doi:** 10.11805/TKYDA2020679

## PCB crosstalk prediction based on machine learning

CHEN Xingyu, SHI Dan, WANG Yunpeng

(School of Electronic Engineering, Beijing University of Posts and Telecommunications, Beijing 100876, China)

**Abstract:** With the rapid improvement of clock frequency in electronic system, crosstalk has become one of the problems that Printed Circuit Board(PCB) designers must concern. Although the design cost has been cut to a certain degree, it still takes a lot of time to simulate the crosstalk on PCB even with the help of high-speed circuit simulation software. Aiming to improve the efficiency of PCB crosstalk prediction, a new data structure is proposed to describe PCBs. The factors that cause crosstalk on PCB are comprehensively analyzed, and a PCB crosstalk prediction system is built by using Natural Language Processing(NLP), which reduces the time for crosstalk prediction to the magnitude of seconds and achieves 73.2% accuracy.

**Keywords:** Printed Circuit Board; crosstalk prediction; machine learning; Natural Language Processing

随着电子系统中逻辑和时钟频率的迅速提高, 串扰已成为影响电子设备性能和可靠性的重要因素。在印刷电路板(PCB)的设计过程中, 电磁兼容工程师常用 PCB 全波仿真工具对串扰进行相应的预测<sup>[1]</sup>。这种方法存在不足: 对于不同的具体问题, 需要建立对应的模型, 不具有普适性; 受限于计算机的性能, 对于规模较大的印刷电路板, 在计算机主频不能大规模提升的情况下, 全波仿真会耗费大量的时间; 全波仿真对 PCB 的整板预测很不友好, 绝大多数全波仿真工具无法进行整板预测。随着人工智能的发展, 已有一些机器学习在电磁干扰方向的应用。托莱多大学提出一种神经网络模型, 对 PCB 和传输腔体的电磁干扰进行了预测<sup>[2]</sup>; 科罗拉多大学改进了电磁训练人工神经网络(Electro Magnetically Trained Artificial Neural Network, EM-ANN)模型, 预测了过孔的 S 参数<sup>[3]</sup>; 卡尔顿大学利用了 ANN 模型预测了传输线的阻抗、插入阻抗等参数用于帮助 PCB 的堆叠设计<sup>[4]</sup>。但针对 PCB 整板的串扰预测, 工业界和学术界尚无除全波仿真之外的预测方法。

本文提出一种普适的数据结构模型量化所有的 PCB, 并使用基于自然语言处理(NLP)的机器学习算法进行 PCB 整板的串扰预测, 将预测的时间降至秒级, 并拥有 73.2% 的准确率。

### 1 PCB 串扰预测系统

主要介绍有关 PCB 串扰预测系统的相关信息, 包括系统框架、PCB 建模方法以及机器学习的模型构建。

### 1.1 PCB 串扰预测系统框架

图 1 为 PCB 串扰预测的系统框架。系统通过读取 PCB 相关文件的方式提取出板上的关键信息，如元器件位置、传输线长度等，并将这些信息进行数据整合和处理，以此构建出“PCB 序列模型”，这些模型将作为机器学习的输入数据。系统将复杂的 PCB 进行了量化，建立统一的数据模型。机器学习模型将处理成百条“PCB 序列”，并预测出该板上可能出现的串扰问题。经过训练以后，这个模型可精确预测出任何一块其他 PCB 上可能出现串扰的位置。

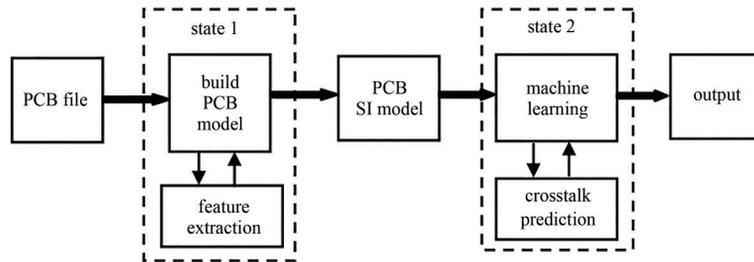


Fig.1 Framework of PCB crosstalk prediction system  
图 1 PCB 串扰预测系统框架

在学术界，图像识别技术也被用于 PCB 的瑕疵检测<sup>[5]</sup>，但这种方法主要用于 PCB 在物理设计上的瑕疵，如线路不连续、出现“直角走线”的设计失误等，而不能准确获取 PCB 的电气特性。与图像识别技术相比，使用文件读取的方法可以更加准确地获取 PCB 的层叠信息。目前主流的 PCB 至少是四层板，使用文件读取可以很方便地获取层叠厚度、层叠材料等信息，这些信息是分析串扰的重要因素；利用文件可以更加准确地获得 PCB 的元件信息，如传输线之间的距离、传输线线宽等。同时，PCB 设计师通常会根据一定的命名规则绘制或封装器件，极大地降低了系统读数据进行筛选和处理的难度。

PCB 系统框架具有相当高的效率，读取 PCB 文件并构建出“PCB 序列模型”所耗费的时间为秒级，机器学习模型预测的耗时也为秒级，因此整个系统对 PCB 串扰预测的时间从全波仿真的小时级<sup>[6]</sup>降至秒级。

### 1.2 PCB 序列模型建模方法

本节将结合传输线之间的串扰特性详细介绍利用神经网络训练的 PCB 建模方法。串扰是 PCB 上最常见的问题，串扰产生的原因是传输线之间的能量耦合。由文献[7-8]可知，串扰主要与信号的上升/下降时间、信号线的端接情况、信号线的线宽、信号线之间的相对位置以及 PCB 的层叠参数有关。其中信号的上升/下降时间与具体连接的芯片有关，可以通过芯片的数据手册或“.ibis”文件获得，其余影响参量均可在 PCB 的 EDA 文件中自动获取。

基于以上特性，将 PCB 量化成一个个单独的“序列”，构建图 2 所示的 PCB 序列模型。其中驱动器和接收器描述了信号线两端的电气特性，如网络的输入电容、输出电阻；互连结构(Interconnection Structure, IS)描述了信号线两端的端接情况，包括端接电阻和电容的值；传输线(Transmission Line, TL)则描述了信号线的位置、厚度等信息。这样建模有如下优点：a) 所有的 PCB 板都可以表示成这种序列的集合，具有一定的普适性；b) 这个序列模型包含了影响串扰的所有相关因素；c) 可以很方便地对串扰的位置进行定位；d) 可以更加清晰地描述序列之间的相关性。

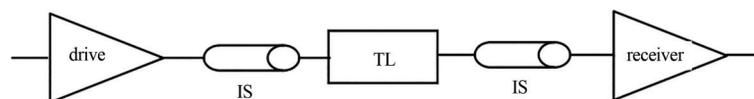


Fig.2 PCB sequence model  
图 2 PCB 序列模型

本文采用的建模算法可具体分为以下几步：

1) 构建有源器件管脚的集合，记作  $aP_{ins}$ ，其中每个管脚记作  $aP_{in}$ ，用式(1)来描述：

$$aP_{in} = \left[ coordinate, value, \frac{dv}{dt} \right] \quad (1)$$

式中： $coordinate$  表示有源器件管脚的具体坐标； $value$  表示该器件管脚的“输出阻抗”或“输入电容”； $dv/dt$  表示信号的“上升/下降时间”。 $aP_{in}$  的数据结构如表 1 所示。

表 1 有源器件管脚数据结构

Table1 Data structure of  $aP_{in}$ 

coordinate	output impedance/ $\Omega$ , input capacitance/pF	rising/ps, falling time/ps
(2.305, 2.371)	5/20	100/100

2) 构建无源器件管脚的集合，记作  $nP_{ins}$ ，其中每个管脚记作  $nP_{in}$ ，可用式(2)来描述：

$$nP_{in} = [coordinate, type, value] \quad (2)$$

式中： $type$  表示该无源器件的类型，如电阻； $value$  表示该无源器件的值，由于无源器件的管脚通常连接到地平面或电源平面，因此  $value$  中也记录了接地电压的值。 $nP_{in}$  的数据结构如表 2 所示。

表 2 无源器件管脚数据结构

Table2 Data structure of  $nP_{in}$ 

coordinate	type	value/ $\Omega$
(3.30, 3.50)	resistance	50

$nP_{in}$  记录了管脚的基本信息，但在实际构成 PCB 序列模型时， $value$  的值对于结果的预测起到了更大的作用，因此对  $nP_{in}$  进行数据处理。将每一条序列中相同  $type$  的值进行叠加，抽取出  $nP_{in,value}$ ， $nP_{in,value}$  中主要包含影响串扰的 3 个字段：端接电阻、端接电容以及接地电压。其数据结构如表 3 所示。

表 3 无源器件数值结构

Table3 Data structure of  $nP_{in,value}$ 

terminating resistance/ $\Omega$	terminating capacitance/pF	earth voltage/V
5	20	3

3) 构建线段的集合，记作  $segs$ ，每条线段记作  $seg$ 。PCB 板的导线并非平滑的曲线，而是由一段一段的导线线段“拼接”而成，这些导线记作  $seg$ ，可用式(3)来描述：

$$seg = [coord_{left}, coord_{right}, layer, width] \quad (3)$$

式中： $coord_{left}$  表示该导线左端点的坐标； $coord_{right}$  表示该导线右端点的坐标； $layer$  表示该导线所在相应的层编号； $width$  表示该导线的线宽。 $seg$  的数据结构如表 4 所示。

表 4 导线数据结构

Table4 Data structure of  $seg$ 

end points coordinates	layer	width/cm
{(1.65, 0.525), (1.55, 0.525)}	1	0.01

4) 利用 Deep First Search(DFS)算法对以上 3 个集合进行遍历，提取出最终的 PCB 序列模型，记作  $model$ ，可用式(4)来表示：

$$model = [aP_{in1}, aP_{in2}, nP_{in,value}, segs] \quad (4)$$

式中： $aP_{in1}$  和  $aP_{in2}$  分别为该序列的驱动端和接收端的左右有源器件管脚； $segs$  为连接  $aP_{in1}$  和  $aP_{in2}$  的导线。

通过文件读取对 PCB 板进行建模的算法具有很高的效率，计算机载入文件的时间一般只有几毫秒，可以忽略，耗时部分主要在于 PCB 板建模的时间。表 5 为该算法对不同 PCB 的建模时间，由此可见，PCB 板的文件读取时间以及建模的时间基本可以控制在秒级。

表 5 不同 PCB 的建模时间

Table5 Modeling time for different PCBs

number of segments	number of pins	number of nets	modeling time/s
191	191	45	0.161
11 593	2 174	407	1.845
66 428	2 065	385	7.124

### 1.3 PCB 串扰预测机器学习模型

NLP 模型<sup>[9-10]</sup>目前主要用于处理语言序列，从而解析语义信息。PCB 上某条信号线的串扰问题，可能受到周遭乃至整块板子上所有信号线的影响，因此机器学习模型应尽量体现序列之间的关系，这与 NLP 模型处理序列的思路是一致的。因此，本文使用 NLP 模型来处理 and 训练 PCB 序列模型。

机器学习模型的目标是预测 PCB 上各序列是否存在串扰，这是一个多输入多输出问题；同时，对序列串扰

的预测需要考虑所有序列对其的影响，因此每条数据之间都会相互作用。基于以上两点，本文使用 seq2seq 模型进行预测。其中编码部分使用双向长短期记忆(Bi-directional Long Short-Term Memory, Bi-LSTM)神经网络模型；解码部分使用单向 LSTM<sup>[11]</sup>模型，并引入注意力(attention)机制来提高某个序列与较远序列的相关性。

1.3.1 数据预处理

当使用文本序列作为模型的输入时，一般会先对序列中每个词进行词语的标注，将每个词用一个向量表示，再将这些向量组作为数据输入给模型，因此预测结果的好坏不仅取决于模型的质量，更取决于对于每个词标注的质量<sup>[12]</sup>。PCB 序列中的“词”是上文所建立的 model，其本身就是一个向量。对比于人工对词进行标注来表示词义的方法，PCB 序列的 model 自身已包含了所有的信息，可以将其看成是进行了 self-embedding 的词，这在一定程度上简化了对输入数据的处理。但因为语言中的常用词是固定的，而 PCB 板序列是不定的，PCB 板的特性也各有不同，因此需要对数据进行一定程度的规范，在进行数据预处理时定义如下的规则：

- 1) 每块 PCB 序列模型集合的首序列必定是 PCB 的层叠数据，包括：PCB 的尺寸，PCB 的层数以及 PCB 每层板的厚度；
- 2) 每条序列的结构必须满足式(4)的顺序；
- 3) 每块 PCB 板序列模型集合的尾序列是一个全 0 的序列，表示该条数据的结束；
- 4) PCB 板序列模型中坐标等相关属性，需要根据 PCB 的尺寸进行等比放缩，实现数据的归一化处理。

一个拥有  $m$  个  $n$  维 model 的 PCB 数据可用式(5)表示：

$$P = \begin{bmatrix} B \\ X_1 \\ \vdots \\ X_m \\ E \end{bmatrix} = \begin{bmatrix} b_1 & \cdots & b \\ x_{11} & \cdots & x_{1n} \\ \vdots & \ddots & \vdots \\ x_{m1} & \cdots & x_{mn} \\ 0 & \cdots & 0 \end{bmatrix} \tag{5}$$

式中： $B$  表示 PCB 板的层叠信息； $b$  为层叠信息具体字段，如 PCB 板的层数、厚度等信息； $E$  表示全零序列，用来对齐不同维度的 PCB 板数据； $X$  表示在 PCB 板上提取的 model； $x$  表示 model 上具体的一个字段，如管脚坐标、端接电阻值等。

1.3.2 机器学习预测流程

采用的 seq2seq 模型，分为编码和解码 2 部分，编码使用双向 LSTM 模型，解码使用单向 LSTM 模型并引入 attention 机制，模型的具体结构如图 3 所示。

1) 数据预处理阶段(data preprocess)

在数据预处理阶段，将进行两个步骤：

a) 根据 PCB 的尺寸，对序列模型中所有的坐标信息进行归一化处理。

b) 对 model 的数量进行填充。每块 PCB 提取出的 model 数量不会相同，因此在做训练之前需要将式(5)中的矩阵扩展到相同维度。拓展方式为：在 PCB 矩阵后添加全零向量。因为规定 PCB 序列集合以全零向量作为结束标志，因此这种拓展方式对结果的预测没有任何影响。

2) 编码部分(encoding)

$$\begin{cases} y_f^t = f_{lstm}(x_t, y_f^{t-1}) \\ y_b^t = f_{lstm}(x_t, y_b^{t-1}) \\ y_t = [y_f^t, y_b^t] \end{cases} \tag{6}$$

式中： $y_f^t$  表示正向 LSTM 的隐藏层输出； $y_b^t$  表示反向 LSTM 的隐藏层输出； $y_t$  为  $y_f^t$  和  $y_b^t$  的串联输出。可以看出  $y_f^t$  包含了 PCB 序列从 0 到  $t$  时刻的序列信息(正向)， $y_b^t$  包含了 PCB 板序列从最后时刻到  $t$  时刻的序列信息(反

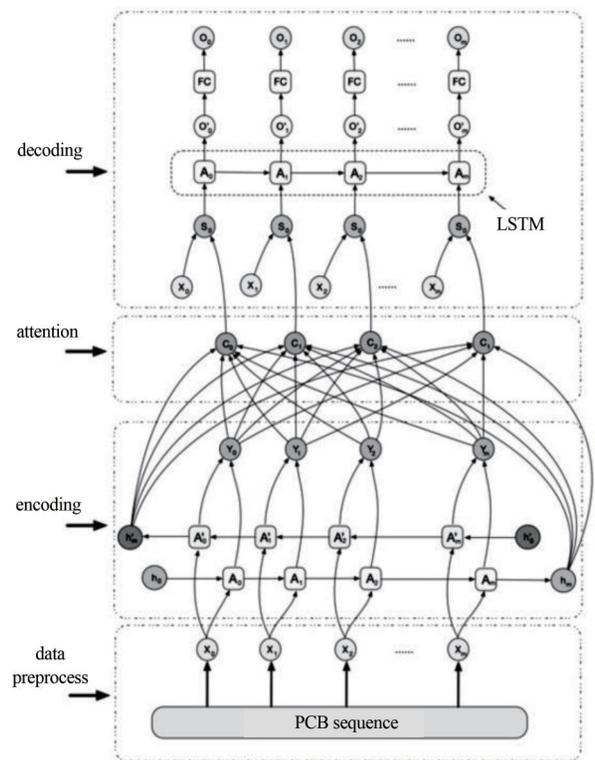


Fig.3 Seq2Seg model  
图3 Seq2Seg 模型

向), 因此在  $t$  时刻的输入序列  $x_t$  的编码值  $y_t$ , 与整块 PCB 板上所有的序列有关。

3) 解码部分(decoding)

$$\begin{cases} p(o_t|o < t, x) = f_{ic}(o'_t) \\ o'_t = f_{lstm}(s_t = [c_t, x_t]) \end{cases} \quad (7)$$

$$\begin{cases} c_t = \sum a_{lstm} [h_j, h'_{m-j}] \\ a_{ij} = \text{soft max}(e_{ij}) \\ e_{ij} = a(y_t, h_j) = v_a^T \tanh(Wy_t + h_j + b) \end{cases} \quad (8)$$

式中:  $f_{ic}$  是一个全连接函数, 将每个 LSTM 单元的输出向量映射成 0 或 1,  $f_{ic}$  的结果可认为是布尔型, 其中 1 表示该序列上存在串扰;  $o_t$  表示该输出;  $y_t$  表示在  $t$  时刻  $x_t$  序列的解码状态;  $c_t$  表示注意力分配;  $s_t$  表示解码部分

引入注意力状态的输入;  $o'_t$  是  $s_t$  经过解码器以后的输出, 本文中解码器使用了一个正向的 LSTM 模型;  $v_a, W, U$  都是需要训练的参数。可以看出,  $c_t$  是  $h_t$  的一个加权平均值, 因此  $c_t$  描述了某个 PCB 序列与其他所有序列联系的紧密程度, 这与 PCB 板串扰分析的理论过程是一致的。将注意力  $c_t$  与原始的 PCB 数据一同输入给 decoder, 从而在解码时获得整块 PCB 板的信息。值得注意的是, 因为本文限制了 PCB 序列集合的首向量始终为 PCB 的层叠结构向量, 因此在进行编码与解码时, 始终以层叠结构向量为第一个输入的向量, 表示序列的 <START>, 记为  $x_0$ 。

2 预测结果的验证与对比

2.1 机器学习模型预测结果

采用监督学习的方法进行模型的训练, 使用 HyperLynx 等仿真软件对 PCB 板进行大量仿真, 对可能出现串扰问题的 PCB 序列进行人工标注, 从而生成了可用的 PCB 板数据集。该数据集包括 30 块可用的 PCB 板, 其中: 4 块是双层板, 构成 PCB 序列数量平均有 108 个, 其中标注为串扰的序列平均为 8 条; 24 块是 4 层板, 构成 PCB 序列数量平均 223 个, 其中标注为串扰的序列平均为 14 条; 1 块是 6 层板, 构成 PCB 序列数量为 316 个, 其中标注为串扰的序列为 21 条; 1 块是 8 层板, 构成 PCB 序列数量为 427 个, 其中标注为串扰的序列为 47 条。

将全部数据集随机分为训练集和测试集, 其中 70% 用于训练, 30% 用于测试和验证。具体方法为: 对每条数据生成一个随机数, 随后对所有的随机数进行排序, 取前 70% 作为训练集, 后 30% 平均分配成验证集和测试集。最终的测试结果能达到 73.2% 的精确度。本文研究了不同的数据切分对精确度的影响, 其测试结果如表 6 所示。

表 6 数据集切分对精确度的影响/(%)

Table6 The impact of dataset segmentation on accuracy/(%)

training data	validation data	test data	accuracy
70	15	15	73.2
60	20	20	61.1
50	25	25	54.7
40	30	30	55.4

首先将数据分为 70% 用于训练, 15% 用于验证和 15% 用于测试。对于这样的切分方法, 可以在测试数据中获得 73.2% 的准确性。此外, 针对不同的分割方案进行了实验。如将数据分为 40% 进行训练, 30% 进行验证和 30% 进行测试时, 测试数据中的准确率达到 55.4%。可以看出, 将训练集定为数据集的 70% 时, 效果是最好的。原因在于 PCB 板序列串扰的预测对其数据的结构依赖性很大, 容易产生串扰的序列往往结构较为一致, 但这些序列在整板上占的比重较少, 其余未发生串扰的序列容易“误导”深度学习模型做出正确的判断。因此在防止“过拟合”的前提下, 训练数据应尽量设置得多一些, 让机器学习模型可以有效“记住”关键网络的结构。

表 7 机器学习精确度与比率

Table7 The accuracy versus ratio of machine learning

ACC	P	R	F <sub>1</sub>
73.2%	70.8%	71.0%	70.9%

准确率最高时, 其机器学习评价指标如表 7 所示。ACC 为模型的准确率, P 为精确率, R 为召回率, F<sub>1</sub> 为精确率和召回率的调和值, 其计算公式为:  $P = \frac{TP}{TP + FP}$ ,  $R = \frac{TP}{TP + FN}$ ,  $F_1 = \frac{2RP}{R + P}$ , 其中 TP 为模型正确预测出串扰的数量, FP 为模型错误预测出串扰的数量, FN 为模型未预测出的串扰数量。

## 2.2 实验结果比对

为验证机器学习模型的准确程度，将模型的预测结果与 Graphis HyperLynx 和 Cadence Sigrity 两款主流的仿真软件仿真结果进行比对。仿真对象选取一块 DDR3 内存条电路板，仿真频率为 0~2 GHz。此 DDR3 内存条拥有 89 927 根线段和 7 780 个引脚。此内存条网络数量庞大，进行全板仿真耗时过长，因此选取了其中可能出现串扰问题的 25 条供电网络进行了仿真。在 HyperLynx 中，选取部分网络进行批量处理仿真，设置敏感阈值为 150 mV，部分仿真结果如表 8 所示。在 Cadence Sigrity 中，选取同样的网络进行仿真，每条网络都可看成一个单端口网络。通过查询数据手册，确定网络的输入端口，假设串扰值超越信号值的 10%，则视为存在串扰问题(Samplitude >-10 dB)。图 5 中有 14 条端口的信号振幅高于 10 dB，因此共有 7 条网络(1 条网络有 2 个端口)检测出串扰问题。

表 8 HyperLynx 仿真结果

Table8 Simulation results of HyperLynx

No.	filter	quick analysis crosstalk/mV	No.	filter	quick analysis crosstalk/mV
1	HSMA_RX_D_P6	pass	14	HSMA_RX_D_P0	pass
2	DDR3TOP_DQ0	pass	15	HSMA_RX_D_N0	pass
3	DDR3TOP_DQ1	pass	16	HSMA_RX_D_P3	pass
4	DDR3TOP_DQ2	pass	17	HSMA_RX_D_N3	pass
5	DDR3TOP_DQ3	pass	18	HSMA_RX_N3	208
6	DDR3TOP_DQ4	pass	19	HSMA_RX_P3	208
7	HSMA_RX_D_N4	pass	20	HSMA_RX_N0	184
8	HSMA_RX_D_N6	pass	21	HSMA_RX_P0	184
9	HSMA_RX_D_N7	pass	22	HSMA_RX_N4	156
10	HSMA_RX_D_P4	pass	23	HSMA_RX_P4	156
11	HSMA_RX_D_P7	pass	24	HSMA_TX_P6, HSMA_TX_CP6	151
12	HSMA_RX_D_N6	pass	25	HSMA_TX_N6, HSMA_TX_CN6	151
13	HSMA_RX_D_P6	pass			

在以上的仿真报告中，HyperLynx 检测出 8 条网络存在串扰问题，Cadence 检测出了 7 条网络存在串扰问题，其中 HyperLynx 和 Cadence 检测出了 7 条相同的网络。因为 Cadence Sigrity 使用了全波仿真算法，而 Hyperlynx 使用了场路结合的算法，所以 Cadence Sigrity 仿真速度比较慢，但是准确度理论上相对较高。因此 Cadence 中检测出的 7 条串扰网络可信度较高，经过理论推导，HyperLynx 中多检测出的一条网络，其串扰值逼近了 HyperLynx 串扰判定的阈值，但并未达到 Cadence Sigrity 的判断标准。

将整板和关键网络分别导入机器学习模型中进行计算，结果对比如表 9 所示。通过表 9 可以发现，两款主流的仿真软件对较少的网络数量花费了比较多的时间，与之相比，使用机器学习模型方法预测结果在时间上占据着很大优势。

表 9 机器学习模型与高速电路仿真软件结果对比

Table9 Comparison of crosstalk prediction between machine learning model and high-speed circuit simulation software

	HyperLynx	Cadence Sigrity	machine learning (the whole board)	machine learning (critical network)
computing time/s	390	653	5.367	1.421
number of nets	23	23	317	23
number of problematic nets	8	7	11	9

整板预测中，机器学习模型预测出 11 条有问题的网络，其中 6 条与 Cadence Sigrity 的预测结果一致，6 条与 HyperLynx 的预测结果一致，召回率高达 75%。造成结果数据不相等的原因主要在于：机器学习模型将整板导入，仿真基数比其他两种方式大，因此容易多检测出其他两种方式未选择的问题网络。

在关键网络的预测中，机器学习模型预测出 9 条有问题的网络，其中 6 条与 Cadence 结果一致，7 条与 HyperLynx 中的一致，召回率高达 87.5%。

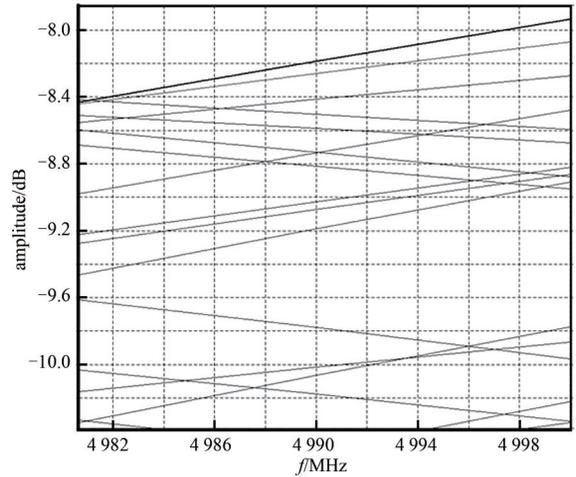


Fig.4 Simulation results of Cadence Sigrity

图 4 Cadence Sigrity 仿真结果

### 3 结论

本文提出了一种用于 PCB 板串扰预测的新方法。该方法基于 PCB 板 EDA 文件、芯片的数据手册和 “.ibis” 文件，对 PCB 板进行了建模，构建了统一的 PCB 板序列模型，并采用机器学习方法对序列模型进行有效的串扰预测，将预测时间控制在了秒级，并拥有高达 73.2% 的准确率。在后续的研究中，将对 PCB 板进行有效的分类，并根据分类扩充数据集，机器学习模型对于相同分类的 PCB 板的预测，理论上可以获得更高的准确度。该方法在工业领域有很强的实用性，可以极大地减少 PCB 板电磁兼容设计的时间。同时，该方法 also 具有很强的拓展性，PCB 板上的电磁兼容问题远不止串扰，针对不同的电磁问题，可以使用本文提出的系统框架，针对性提取不同的 PCB 序列模型来进行预测。

#### 参考文献：

- [1] HOLLAUS K, BIRO O, CALDERA P, et al. Simulation of crosstalk on printed circuit boards by FDTD, FEM, and a circuit model[J]. IEEE Transactions on Magnetics, 2008, 44(6): 1486–1489.
- [2] DEVABHAKTUNI V, BUNTING C F, GREEN D, et al. A new ANN-based modeling approach for rapid EMI/EMC analysis of PCB and shielding enclosures[J]. IEEE Transactions on Electromagnetic Compatibility, 2013, 55(2): 385–394.
- [3] WATSON P M, GUPTA K C. EM-ANN models for microstrip vias and interconnects in dataset circuits[J]. IEEE Transactions on Microwave Theory & Techniques, 1996, 44(12): 2495–2503.
- [4] LIAO C L, MUTNURY B, CHEN C H, et al. PCB stack-up design and optimization for next generation speeds[C]// 2016 IEEE 25th Conference on Electrical Performance of Electronic Packaging & Systems. San Diego, CA, USA: IEEE, 2017.
- [5] CHAUDHARY V, DAVE I R, UPLA K P. Automatic visual inspection of printed circuit board for defect detection and classification[C]// 2017 International Conference on Wireless Communications, Signal Processing and Networking. Chennai, India: IEEE, 2017: 732–737.
- [6] YANG L, XU W, YANG C, et al. Electrostatic discharge characteristics simulation of printed-circuit-board with full-wave model[C]// 2019 3rd International Conference on Circuits, System and Simulation (ICCSS). Nanjing, China: [s.n.], 2019.
- [7] JING Xiaosong, ZHOU Runjing. Crosstalk analysis and simulation in high-speed PCB design[C]// 2007 8th International Conference on Electronic Measurement and Instruments. Xi'an, China: IEEE, 2007: 437–440.
- [8] ZHANG Yanli, An Qi, WANG Yanfang. Study of high-speed clock signal transmission based on PCB simulation[J]. The Computer Simulation, 2004(9): 175–178.
- [9] HOLLAUS K, BIRO O, CALDERA P, et al. Simulation of crosstalk on printed circuit boards by FDTD, FEM, and a circuit model[J]. IEEE Transactions on Magnetics, 2008, 44(6): 1486–1489.
- [10] MILSOM R F, SCOTT K J, CLARK G. Electrical simulation of multilayer PCB with non-parallel tracks and printed components[C]// The 8th International Zurich Symposium and Technical Exhibition on EMC. 1989: 63–68.
- [11] WU Nan, GU Wanbo, WANG Xudong. A novel efficient automatic modulation classification algorithm using deep LSTM aided convolutional networks[J/OL]. Journal of Terahertz Science and Electronic Information Technology. doi: 10.11805/TKYDA2020034.
- [12] YU L C, WANG J K, LAI R, et al. Refining word embeddings using intensity scores for sentiment analysis[J]. IEEE/ACM Transactions on Audio, Speech, and Language Processing, 2018, 26(3): 671–681.

#### 作者简介：

陈星宇(1996-)，男，在读硕士研究生，主要研究方向为电子科学与技术 and 计算机科学与技术。email: chenxingyu@bupt.edu.cn.

石丹(1981-)，女，博士，教授，博士生导师，主要研究方向为电磁兼容、超宽带无线通信、移动互联网。

王云鹏(1996-)，男，在读硕士研究生，主要研究方向为电子科学与技术 and 计算机科学与技术。