

文章编号: 2095-4980(2024)04-0453-06

抗辐照波控单元设计与实现

罗曦, 潘邈, 冉万宁

(中国电子科技集团公司 第五十八研究所, 江苏 无锡 214072)

摘要: 在复杂的空间电磁环境下, 电路受宇宙射线、单粒子的影响较大, 因此器件的可靠性至关重要。反熔丝现场可编程门阵列(FPGA)是以反熔丝为基本编程结构的一次性可编程器件, 编程后状态不可翻转, 具有非易失性、高保密性、高可靠性、抗辐照等优势, 非常适用于航天航空等领域。本文给出一种基于国产反熔丝FPGA(RS422)的抗辐照波控单元设计方案, 以国产反熔丝FPGA芯片为核心, 给出系统电路的工作原理、实现框图, 解决空间电磁环境下雷达阵面控制问题, 并进行了相关实验。实验结果表明, 在5 MHz波特率下, RS422传输延迟小于码元周期, 且对144单元移相组件的布相时间小于500 μs , 达到设计指标要求。

关键词: 反熔丝FPGA; 抗辐照; 波控单元

中图分类号: TN952

文献标志码: A

doi: 10.11805/TKYDA2022064

Design and implementation of radiation resistant wave control unit

LUO Xi, PAN Miao, RAN Wanning

(No.58 Research Institute, China Electronics Technology Group Corporation, Wuxi Jiangsu 214072, China)

Abstract: The reliability of the device is very important in the complex space electromagnetic environment where the circuit is greatly affected by cosmic rays and single particles. Anti-fuse Field Programmable Gate Array(FPGA) is a one-time programmable device with anti-fuse as the basic programming structure. Since the state of anti-fuse FPGA cannot be reversed after programming, it has the advantages of non-volatility, high confidentiality, high reliability, and radiation resistance, which is very suitable for aerospace and other fields. A design scheme of anti-radiation wave control unit based on domestic anti-fuse FPGA is presented to solve the problem of radar array in space electromagnetic environment. The domestic anti-fuse FPGA chip is taken as the core in the proposed scheme. The working principle and realization block diagram of the system circuit are given, and relevant experiments are conducted. The experimental results show that the transmission delay of RS422 is less than the symbol period under the baud rate of 5 MHz, and the phase distribution time of the 144-unit phase-shifting component is less than 500 μs , which meets the design requirements.

Keywords: anti-fuse FPGA; radiation resistance; wave control unit

现场可编程门阵列(FPGA)是一种可编程的逻辑器件, 按能否重复编程, 分为一次可编程和多次可编程FPGA。反熔丝FPGA以反熔丝为编程基本单元, 是一次性可编程逻辑器件的一种。反熔丝FPGA具有高速、高可靠性、低功耗和非易失性等特点; 最重要的是, 反熔丝FPGA具有天然的抗辐照特性, 非常适用于军工、航天领域^[1-3]。国内的反熔丝FPGA发展时间较晚, 整个设计与工艺能力大大落后于国际水平, 很多反熔丝FPGA器件需要进口^[4-5]。随着我国航空航天事业的飞速发展, 反熔丝FPGA器件的需求量逐年上升, 过于依赖进口对我国航空航天事业会造成极大的阻碍。因此, 自主开发反熔丝FPGA对于现在的国内国际形势是非常重要也是势在必行的。

在相控阵雷达系统中, 基本原理是对相控阵天线阵列各个移相单元(微波组件)的幅度和相位进行控制, 从而改变雷达波空间合成的波束指向, 或在某些特定的方向形成零陷^[6-8]。一个完整的相控阵波控系统主要由波束控制器、波控单元和微波组件构成, 其中波控单元的功能是将波束控制器计算出的波控码按照微波组件的分布同

时发送给各个移相单元。考虑到航空航天产品对国产化的应用需求,本文采用国产的反熔丝 FPGA 对相控阵天线(144 单元子阵)的波控单元进行设计,其中子阵微波组件采用 6 位数字移相器。测试结果表明选用的芯片资源充足,功能、响应时间和抗辐照加固措施均能够满足波控系统要求。

1 方案设计

根据波控单元系统设计需求,本设计分为 2 个模块实现,即天线接口模块和天线波控板。天线接口模块主要为低压差线性稳压器(Low Dropout Regulator, LDO)和 3 个接口(控制接口、供电接口和与天线波控板对接的接口)组成,完成电源管理及控制信号转接;天线波控板主要完成控制信号的处理及波控码分发。波控单元实现框图如图 1 所示,波束控制器输出至天线接口模块信号为 3 对 RS422 电平信号,这 3 对 RS422 信号经接插件送至天线波控板后由 RS422 接收器转成单端信号后进入 FPGA 进行处理,FPGA 进行解析后将获取的波控码分发给 12 个微波组件,将生成的控制信号分发给天线接口模块中 4 路 LDO 和低速光耦。控制信号经低速光耦将数字地与模拟地分隔后送至模拟开关。模拟开关输出的电流监控信号 $U-T$ 则经过接插件送至波束控制器进行处理。天线波控板还包含开关网络控制功能,由 -5 V 提供电源,FPGA 提供 $+5\text{ V}$ 的逻辑门路(Transistor-Transistor Logic, TTL)信号进行控制。

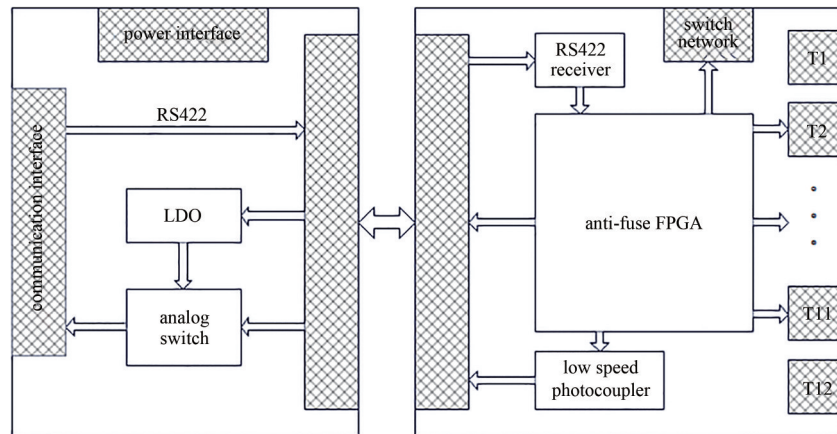


Fig.1 Implementation diagram of wave control

图1 波控单元实现框图

2 抗辐照加固设计

对于波控单元的抗辐照设计,本文主要考虑抗单粒子翻转、抗单粒子锁定和抗总剂量三个方面。

单粒子翻转是指高能粒子击中存储单元和与其相连的敏感节点,并在存储单元附近沉积电荷,使存储单元中的数据位翻转。

单粒子锁定是指高能粒子打在互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)存储器件寄生可控硅结点上,使器件导通,器件电流明显增大,甚至烧毁器件。

总剂量辐射效应是指金属氧化物半导体(MOS)器件持续受到电离辐射(如 x 射线、 γ 射线等)时,辐射剂量不断地积累,导致器件性能退化乃至失效。

2.1 抗单粒子翻转设计

波控单元核心处理器件 FPGA 易受宇宙射线的影响,因此在设计时重点考虑选型。在航天领域中常用的 FPGA 主要有两种:SRAM 型 FPGA 和反熔丝型 FPGA。SRAM 型 FPGA 的抗单粒子能力相对较差,反熔丝型 FPGA 从设计工艺上可有效防止单粒子翻转等事件的发生,且采用一次性编程,无需配置芯片。

本设计中波控单元主要实现的功能为移相单元的波控码分发,基于可靠性、产品尺寸和国产化要求,最后选用国产抗辐照反熔丝 FPGA 器件。该反熔丝型 FPGA,系统门数 108 000 门,典型门数 72 000 门。器件内部有两种类型的逻辑单元:寄存器单元(R-cell,抗辐照三模冗余)和组合单元(C-cell),如图 2 所示。用户通过编程反熔丝对逻辑单元进行互联和配置,从而实现特定的逻辑功能。器件四周分布有用户可配置 I/O 端口,可配置为输入、输出、三态、双向模式。同时,器件含有丰富的时钟资源、大量的测试逻辑和特定的加密逻辑,用户可通

过JTAG测试逻辑对电路进行测试,通过烧写加密反熔丝还可以对电路进行加密。该芯片端口电压为3.3 V或5 V,可配置输出电平模式有PCI(Peripheral Component Interconnect)、LVTTTL(Low Voltage TTL)和COMS。在抗辐射特性方面,抗总剂量 ≥ 100 krad(Si),抗单粒子锁定 ≥ 75 MeV \cdot cm 2 /mg,抗单粒子翻转 ≥ 22 MeV \cdot cm 2 /mg。另外所选的其余主要集成电路元器件(除对单粒子翻转免疫外的器件)也均具有抗单粒子翻转指标,因此可保证抗单粒子翻转。

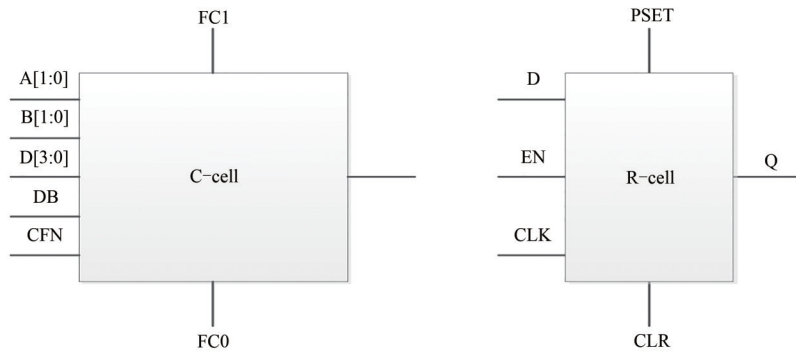


Fig.2 Diagram of C-cell and R-cell
图2 C-cell单元和R-cell单元示意图

2.2 抗单粒子锁定设计

波控单元所使用器件除对单粒子锁定不敏感器件外,其余所选器件的单粒子锁定阈值均在75 MeV \cdot cm 2 /mg以上。单粒子锁定一般在元器件级的工艺和结构上进行加固设计,系统级加固则可对电流进行监控,即在每组移相单元电源上设置采样电阻,该采样电阻为毫欧级精密电阻,只要测出电阻上的压差即可以计算出当前电流大小。在本设计中将每路采样电阻电压采集后,送入差分运算放大器进行放大,如图3所示。考虑到接口有限,将放大后的信号又送入16选1模拟开关,工作中每次选择1路监测信号送至波束控制器进行数据采样,从而可根据运算放大器放大倍数计算出采样电阻两端真实压差,然后通过采样电阻阻值计算出每路电流大小,若监测到大电流,则及时断电。

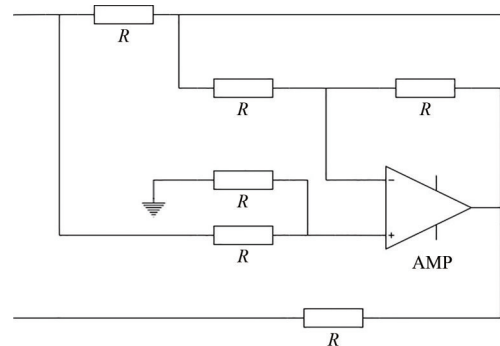


Fig.3 Diagram of current monitoring
图3 电流监控原理图

本设计中波控单元在很多路径上设置了电流监控机内测试(Built-in Test, BIT),可对主要路径上的电流进行实时或定时监控,防止系统级的单粒子锁定发生。一旦发生单粒子锁定,可立即对系统进行断电操作,并至少间隔1 s后才能再次上电。上电后需对设备进行自检,待功能正常后才能使用。

2.3 抗总剂量设计

器件长期在空间辐射环境中,会使累积的电荷增多,导致器件失效。总剂量效应对绝大部分器件和材料均会造成不同程度的影响,在剂量大的辐射环境中还会对材料晶格造成位移损伤。根据在轨电离总剂量与屏蔽厚度关系,如表1所示,当屏蔽厚度(Al)增加1 mm时,剂量衰减率(屏蔽效率)不得小于40%。按此方法计算得出电子元器件耐受电离总剂量的能力不得小于10 krad(Si)。当舱外屏蔽厚度(Al)增加到2 mm时,总剂量已低至3.28 krad(Si)。

波控单元所选器件的抗总剂量指标均在100 krad(Si)及以上,满足总剂量辐照指标需求,且波控单元腔体外壳通过接地方式可及时释放有效电荷,降低累积电荷的影响。

2.4 防护屏蔽

本设计中波控单元采用组件形式设计,可使用腔体进行密封。因此,采用铝材制作及加固腔体,避免使用次级辐射严重的金属(如Cu、Pb等)作为设备外壳材料,进一步提升产品实际使用中的抗辐照指标。对于重要器件,在重量范围内采用额外屏蔽壳进行加固防护。

表 1 在轨电离总剂量与屏蔽厚度关系(在轨 10 年)

Table1 The relationship between the total ionization dose in orbit and the shield thickness(10 years in orbit)

equivalent aluminum thickness(A1)/mm	shield thickness g/cm ²	captured electron dose /rad(Si)	bremsstrahlung radiation dose/ rad(Si)	captured proton dose /rad(Si)	total dose /rad(Si)
0.04	0.010	4.39×10 ⁶	1.93×10 ³	4.23×10 ⁴	4.43×10 ⁶
0.10	0.027	1.96×10 ⁶	1.28×10 ³	2.07×10 ⁴	1.98×10 ⁶
0.20	0.054	6.93×10 ⁵	7.21×10 ²	1.04×10 ⁴	7.04×10 ⁵
0.30	0.081	3.05×10 ⁵	4.70×10 ²	6.85×10 ³	3.12×10 ⁵
0.40	0.108	1.48×10 ⁵	3.34×10 ²	5.37×10 ³	1.53×10 ⁵
0.50	0.135	7.57×10 ⁴	2.55×10 ²	4.43×10 ³	8.04×10 ⁴
0.60	0.162	4.20×10 ⁴	2.07×10 ²	3.70×10 ³	4.59×10 ⁴
0.70	0.189	2.59×10 ⁴	1.74×10 ²	3.21×10 ³	2.93×10 ⁴
0.80	0.216	1.75×10 ⁴	1.52×10 ²	2.83×10 ³	2.04×10 ⁴
0.90	0.243	1.24×10 ⁴	1.35×10 ²	2.60×10 ³	1.51×10 ⁴
1.00	0.270	9.13×10 ³	1.22×10 ²	2.45×10 ³	1.17×10 ⁴
1.50	0.405	3.23×10 ³	8.3×10 ¹	1.90×10 ³	5.22×10 ³
2.00	0.540	1.67×10 ³	6.39×10 ¹	1.55×10 ³	3.28×10 ³
2.50	0.675	1.01×10 ³	5.21×10 ¹	1.35×10 ³	2.41×10 ³
3.00	0.810	6.36×10 ²	4.42×10 ¹	1.24×10 ³	1.92×10 ³

3 软件设计

根据波控单元的功能需求, FPGA 软件主要由 SPI 串口接收模块、波控码转换模块和 SPI 串口发送模块组成。SPI 串口接收模块接收波束控制器发来的波控码数据包、LDO 控制数据和开关网络控制数据, 并将 LDO 控制数据和开关网络控制数据以 TTL 信号形式输出。波控码转换模块将波控码数据转换为移相单元所需的 3 路并行数据格式。SPI 串口发送模块分包发送转换后的 144 路波控码至微波组件的移相单元。设计中考虑到 FPGA 资源问题, 在满足性能指标的前提下, 将 144 路波控码分 2 次发送, 通过分时复用方式有效提高了 FPGA 的资源使用效率。程序的输入接口信号包括系统时钟信号 clk, SPI 时钟信号 spi_sclk_mosi, SPI 片选信号 spi_ncs_mosi, SPI 数据信号 spi_dat_mosi, 输出接口包括开关网络控制信号 net_code, LDO 控制信号 ldo_code, 一级同步时钟信号 sclk0~sclk11, 一级同步使能信号 load0~load11, 二级同步时钟信号 bclk0~bclk23, 二级同步使能信号 pload0~pload23, 同步数据信号 sdo0~sdo23。部分信号的仿真图如图 4 所示。

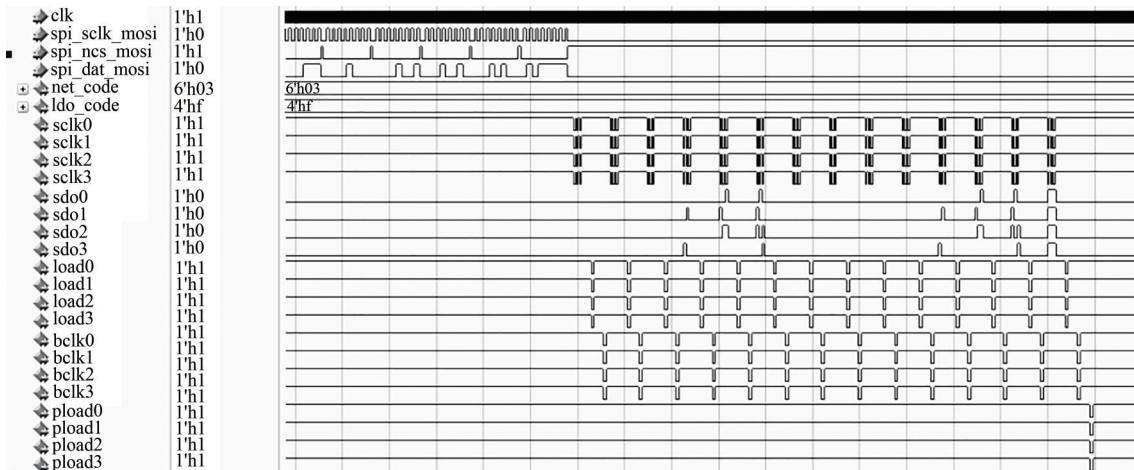


Fig.4 Diagram of RS422 serial port output sequence

图 4 RS422 串口输出时序图

4 测试

4.1 通信功能测试

根据设计指标要求, 微波组件一行共 12 个移相单元, 每个移相单元由 6 位移相码和 1 位衰减器开关控制码组成, 共 7 位。移相单元中每个串并转换芯片对应 2 个单元, 故需要 14 位串行数据。第一级每次传输对应 4 路并行数据, 故完成一次移相单元移相控制需要发送 14 次数据, 共 3×14=42 位串行数据。波控单元从收到 144 路波控码后转发给下级所有的移相单元的布相时间要求小于 500 μs。经实际测试, 波控单元与波束控制器通信接口接收数据的模式采用 RS422 同步全双工接收, 波特率为 5 MHz, 完成 72 路波控码接收时间大约为 128 μs。波控单元

与微波组件的移相单元通信接口发送数据模式采用 RS422 同步全双工发送，波特率为 5 MHz，完成一次 42 位波控码的布相时间约为 22 μs 。根据软件设计，总共完成 144 路波控码的分发时间约为 300 μs ，满足设计要求。图 5 为实测信号，其中上方为数据信号，下方为同步时钟信号，可以看到，时钟信号的上升沿处于数据信号的码元中心处，信号传输满足设计要求。

4.2 电流监控功能测试

根据设计指标要求，对 12 路监控电流分别在常温、高温和低温下进行测试。为模拟真实测试环境，测试中将微波组件替换为电子负载，然后将波控单元、电子负载、电源和万用表进行连接。通过适当调整电子负载，依次对 12 路电流进行测试，测试结果表明，当电子负载减小(微波组件被高能粒子损坏)时，万用表测试得到的电压显著增大，即监控电流增大，系统成功关闭。

4.3 单粒子测试

根据单粒子效应测试系统的方法指南规定，在进行单粒子实验前需对器件进行编程。电路的端口电平配置为 3.3 V LVTTTL，进行单粒子翻转实验时， $U_{\text{CC1}}=3.0\text{ V}$ ；进行单粒子锁定实验时， $U_{\text{CC1}}=5.5\text{ V}$ 。

进行单粒子翻转实验时，在测试电路和对比电路的内部生成同样的逻辑程序。实验时向逻辑程序注入同样的触发条件，形成循环数据；然后采样两者输出结果进行对比，若对比结果发生错误，则累计计数发生翻转一次。

进行单粒子锁定实验时，首先对设备的粒子注入量和注入率进行设置，然后对电路进行初始化编程配置，开始辐照。此时如果检测到电流异常且器件锁定，记录当前异常电流值和锁定次数，关闭辐照，断电；如果没有检测到电流异常或检测到电流异常但器件没有锁定，则记录当前电流继续实验。检测到粒子注入量达到设定值时，关闭辐照，断电。

表 2 单粒子效应实验数据结果表明，被测电路均未发生单粒子翻转和单粒子锁定。

表 2 单粒子效应实验数据结果
Table 2 Experimental results for single event effects

No.	test mode	particle	LET/ ($\text{MeV}\cdot\text{cm}^2/\text{mg}$)	the total number of particles/($\times 10^7\text{ cm}^{-2}$)	SEL number	storage unit SEU	logical unit SEU
1		Ta	79	1.0	0	0	135
2		Ta	79	1.0	0	0	201
3	Trigger	Ta	79	1.0	0	0	147
4	10 MHz	Ta	79	1.0	0	0	183
5		Ta	79	1.0	0	0	104

5 结论

本文提出的采用国产反熔丝 FPGA 为核心的波控单元已在项目中应用，为同类型有国产化需求的航天类项目研制提供了参考。同时随着我国航空航天工程对国产化电路产品的需求愈加旺盛，大型相控阵系统需求也愈发增多，而相应的波控单元阵列愈加复杂，目前已有的电路规模在应用上将捉襟见肘，开发更大规模的国产反熔丝 FPGA 将更加迫切，针对目前国内国际局势也势在必行。

参考文献：

[1] 张然,丁玮,于海龙,等. 反熔丝型 FPGA 单粒子效应及加固技术研究[J]. 电子设计工程, 2013,21(21):184-189. (ZHANG Ran, DING Wei, YU Hailong, et al. Research on SEE and hardening technology in antifuse-based FPGA[J]. Electronic Design Engineering, 2013,21(21):184-189.) doi:10.3969/j.issn.1674-6236.2013.21.058.

[2] 杨菊瑾,刘义凯. 抗单粒子翻转的加固方法[J]. 微处理机, 2013,34(5):4-5. (YANG Jujin, LIU Yikai. Radiation hardened measurement of resistance to SEU[J]. Microprocessors, 2013,34(5):4-5.) doi:10.3969/j.issn.1002-2279.2013.05.002.

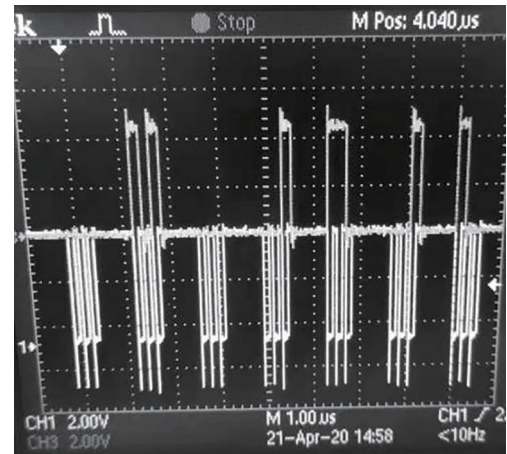


Fig.5 Test waveform of the serial port output
图 5 串口输出端测试波形图

- [3] 董建勋,马游春,李锦明. 基于反熔丝 FPGA 的多路数据采集单元[J]. 仪表技术与传感器, 2011(3):49-51,57. (DONG Jianxun, MA Youchun, LI Jinming. Design of multi-channel data acquisition cell based on anti-fuse FPGA[J]. Instrument Technique and Sensor, 2011(3):49-51,57.) doi:10.3969/j.issn.1002-1841.2011.03.017.
- [4] 谢绪煜,李锦明,马游春,等. 用反熔丝 FPGA 的数据采编存储系统之设计[J]. 光电与控制, 2011,18(4):85-88. (XIE Xuyu, LI Jinming, MA Youchun, et al. Design of a multi-channel data acquisition and storage system by using anti-fuse FPGA[J]. Electronics Optics & Control, 2011,18(4):85-88.) doi:10.3969/j.issn.1671-637X.2011.04.021.
- [5] 王文华,韩双丽,张宇,等. 航天应用 FPGA 配置可靠性研究[J]. 空间科学学报, 2011,31(1):106-111. (WANG Wenhua, HAN Shuangli, ZHANG Yu, et al. Research on the reliability of FPGA configuration in space-based systems[J]. CHINESE JOURNAL OF SPACE SCIENCE, 2011,31(1):106-111.)
- [6] 张光义,赵玉洁. 相控阵雷达技术[M]. 北京:电子工业出版社, 2006:90-92. (ZHANG Guangyi, ZHAO Yujie. Phased array radar technology[M]. Beijing:Publishing House of Electronics Industry, 2006:90-92.)
- [7] 肖文光,姚佰栋. 星载大型相控阵雷达波束控制方法研究[J]. 空军预警学院学报, 2017,31(6):391-394. (XIAO Wenguang, YAO Baidong. Research on beam-steering methods in space-borne large phased array radar[J]. Journal of Air Force Early Warning Academy, 2017,31(6):391-394.) doi:10.3969/j.issn.2095-5839.2017.06.001.
- [8] 段玲琳,段晓超. 星载大型相控阵雷达波控系统的设计研究[J]. 合肥工业大学学报(自然科学版), 2014(3):319-322. (DUAN Linglin, DUAN Xiaochao. Design of beam-steering system in space-borne large phased array radar[J]. Journal of Hefei University of Technology(Natural Science), 2014(3):319-322.) doi:10.3969/j.issn.1003-5060.2014.03.014.

作者简介:

罗 曦(1985-), 男, 硕士, 工程师, 主要研究方向为控制理论与控制工程及嵌入式控制系统的开发 .email: jay.xl@163.com.

潘 邈(1989-), 男, 硕士, 高级工程师, 主要研究方向为数字集成电路设计.

冉万宁(1990-), 男, 学士, 工程师, 主要研究方向为数字信号处理.

(上接第 436 页)

- [12] LI Guohui, CHANG Wannan, YANG Hong. A new hybrid model for underwater acoustic signal prediction[J]. Complexity, 2020(1): 1-19. doi:10.1155/2020/5167469.
- [13] 赵昕海,张术臣,李志深,等. 基于 VMD 的故障特征信号提取方法[J]. 振动、测试与诊断, 2018,38(1):11-19. (ZHAO Xinhai, ZHANG Shuchen, LI Zhishen, et al. Fault feature signal extraction method based on VMD[J]. Journal of Vibration, Measurement & Diagnosis, 2018,38(1):11-19.) doi:10.16450/j.cnki.issn.1004-6801.2018.01.002.
- [14] ZHANG Chao, ZHANG Yibin, HU Chenxi, et al. A novel intelligent fault diagnosis method based on variational mode decomposition and ensemble deep belief network[J]. IEEE Access, 2020(8): 36293-36312. doi: 10.1109/ACCESS. 2020. 2969412.
- [15] 余方平,匡海波. 基于 VMD-GRGC-FFT 的 BDI 指数周期特性研究[J]. 管理评论, 2017,29(4):213-225. (YU Fangping, KUANG Haibo. The detection of BDI index hidden periodicities: a VMD-GRGC-FFT ensemble methods[J]. Management Review, 2017,29(4):213-225.) doi:10.14120/j.cnki.cn11-5057/f.2017.04.019.

作者简介:

靳淑雅(1997-), 女, 在读硕士研究生, 主要研究方向为水声信号处理 .email:19172301003@mails.guett.edu.cn.

樊亚仙(1975-), 女, 博士, 教授, 主要研究方向为太赫兹器件与技术、激光超声技术、光声信号处理、新型光纤激光器件.

苏 煜(1976-), 男, 博士, 副教授, 主要研究方向为信号处理、信息与通信技术.

陶智勇(1976-), 男, 博士, 教授, 主要研究方向为海洋信息技术、微结构波导中的模场调控、新型太赫兹波导器件理论与技术.