

文章编号: 2095-4980(2023)02-0176-07

基于双核架构的全电子引信测试仪设计

周孟哲, 周 伟*

(中国工程物理研究院 电子工程研究所, 四川 绵阳 621999)

摘 要: 传统的全电子引信无源导通电阻测试均采用外接电阻测试设备或通用的导通电阻测试电路设计, 与全电子引信通电工作的电气性能测试毫无关联, 无法避免故障产品加电后烧毁的风险。为此提出了能对无源导通电阻和全电子引信通电工作电气性能综合诊断的系统性设计思路, 设计了一种基于 ARM 芯片和 FPGA 双核架构的全自动测试控制架构和 24 bit 高精度四线制无源导通电阻测试电路, 对全电子引信的对外接口部分的无源导通电阻及引信加电工作特性进行全面测试。测试结果表明, 该设计能够进行无源导通电阻高精度测试及通电后工作性能的综合测试, 电阻测量精确度为 $\pm 0.1\%$ 。

关键词: 双核; 全电子引信测试; 无源导通电阻; 四线制

中图分类号: TN61

文献标志码: A

doi: 10.11805/TKYDA2020493

Design of full electronic fuze tester based on dual core architecture

ZHOU Mengzhe, ZHOU Wei*

(Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang Sichuan 621999, China)

Abstract: The traditional passive-resistance test of all electronic fuze adopts external on resistance test equipment or general on resistance test circuit design, which has nothing to do with the electrical performance test of full electronic fuze, and can not avoid the risk of the failure product burning after power on. Therefore, a systematic design idea is proposed to diagnose the electrical performance of passive-resistance and full electronic fuze. This paper designs a full-automatic test control architecture based on ARM chip and FPGA dual core architecture and a 24 bit high-precision four-wire passive-resistance test circuit. The passive-resistance of the external interface part of the all electronic fuze and the working characteristics of the fuze are comprehensively tested. The test results show that the design can be utilized to test the passive-resistance with high precision(the measurement accuracy is $\pm 0.1\%$) as well as the comprehensive working performance after power on.

Keywords: dual core; full electronic fuze test; passive-resistance; four-wire system

目前, 引信已发展成集目标探测与识别、快速实时信号处理、干扰与抗干扰等前沿技术于一身的复杂控制系统^[1]。随着引信设计越来越复杂, 使用的技术越来越前沿, 对作战效果的影响越来越大, 对引信的测试也显得倍加重要^[2]。为确保引信的产品品质, 在生产过程中对引信测试仪进行全面测试是必不可少的^[3]。国内的引信测试技术在很大程度上停留在手工阶段, 测试效率低, 精确度差^[4]。

全电子引信测试仪是为全电子直列式引信而研制的专用地面检测设备, 主要用于实现引信在加电工作前自动测试引信每个接头中任意两点间的电阻, 从而保证引信静态参数合格, 防止加电时由于产品内部故障, 造成引信内部电路烧毁^[5]; 同时能对引信加电工作特性进行全面测试, 其检测结果是分析、判断全电子引信性能和质量的重要依据。

传统的全电子引信测试仪无源导通电阻测试均采用外接数字多用表和大规模信号转接设备^[6]或通用的导通电阻测试电路设计, 不具备结合无源导通电阻和全电子引信通电工作的电气性能的综合诊断能力。为此, 本文设计了一种基于 ARM 芯片和 FPGA 双核的全自动控制架构, 结合全电子引信测试流程, 可对全电子引信的对外接口部分的无源导通电阻及引信加电工作特性进行全面测试。

收稿日期: 2020-10-08; 修回日期: 2021-01-06

*通信作者: 周 伟 249495621@qq.com

1 全电子引信测试仪无源导通电阻测试原理

全电子引信测试仪由传统的引信测试仪、供电、控制、测试和继电器切换组成，其中，传统的引信测试仪对引信的加电后工作特性进行测试，其他组成部分对引信的无源导通特性进行测试。本文基于 ARM 芯片和 FPGA 双核全自动测试架构，进行无源导通电阻测控系统流程设计：根据各型号产品内部电路设计特点，进行全电子引信无源导通电阻的测试量程确定及测试电路设计；根据传统全电子引信测试的一般流程，设计包含全电子引信无源导通电阻测试和加电性能测试的总流程，其特点在于：无源导通电阻测试与加电后的性能测试在电路上分别独立设计。基于 ARM 芯片和 FPGA 双核控制架构、24 bit 高精度度无源导通电阻测试电路，全电子引信无源导通电阻的任意一组测试未通过，则引信静态特性判为不合格，将不再进行后续加电状态的性能测试；如全电子引信无源导通电阻测试全部通过，则对全电子引信加电，进行加电状态全电子引信其他功能的测试，测试仪原理框图如图 1 所示。

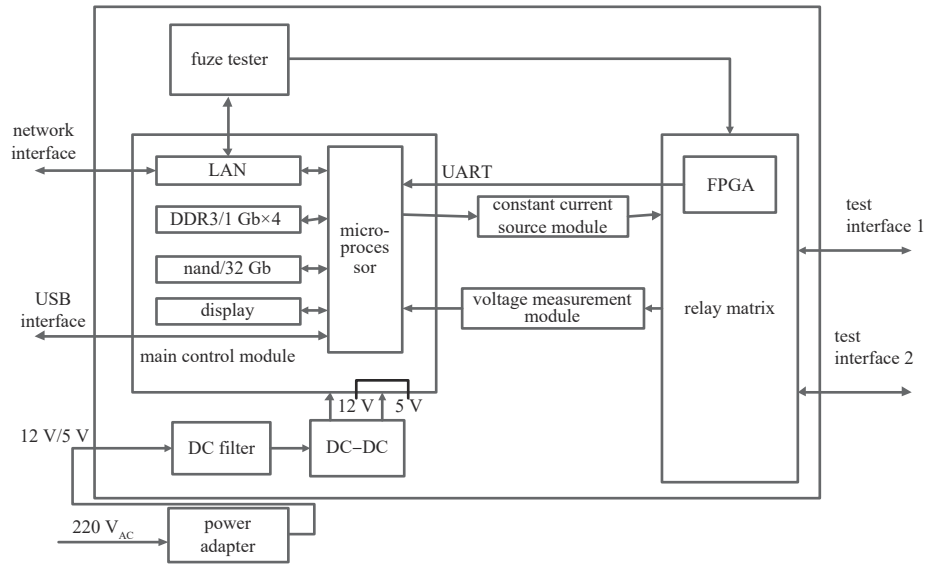


Fig.1 Principle of the fuze tester
图 1 引信测试仪原理

2 测试仪硬件设计

2.1 无源导通电阻测试需求分析

全电子引信由保险与解除保险逻辑和发火装置组成。由于发火装置由高压器件组成，其无源导通电阻特性无法由小功率电路进行测试，因此，无源导通电阻测试主要针对保险与解除保险逻辑进行。对于保险与解除保险逻辑的设计，由于主控芯片通常由隔离芯片对外连接，因此与对外接口部分直接相连的器件主要有：DC/DC 电源模块、连通性测试点、继电器、光耦等器件。

在保险与解除保险逻辑中，控制电路的继电器导通电阻、连通性测试点导通电阻、内部电源模块的导通电阻、触发控制电路电阻均为无源导通电阻测试的重点，其测试值能够反映全电子引信在加电前的性能状态，是全电子引信所有对外接口中静态电阻特性的重要指标。

选取 30 发全电子引信对外接口的无源导通电阻作为需求分析样本，根据常用控制电路的光继电器的性能指标要求，在不加电状态下的输出端的无源导通电阻均应大于 1 MΩ；引信连通性测试点导通电阻应小于 1 Ω；保险与解除保险逻辑电路部分的典型电源模块的导通电阻值、触发控制电路电阻值如图 2 所示。

对于光继电器断开时的输出端电阻(判据为大于 1 MΩ)，如果用低压电路进行测试，无法进行精确测量，通常需加载较高电压进行绝缘电阻测试，才能得到较为精确的电阻值。因此，在保证测试精确度的前提下，设计导通电阻测试的最大电阻值为 12 kΩ 左右，能满足某型号全电子引信内部所有接口无源导通电阻值的测试。对于光继电器在不加电状态下的无源导通电阻，设计测试判据为大于 12 kΩ，即可满足全电子引信无源导通电阻测试要求。

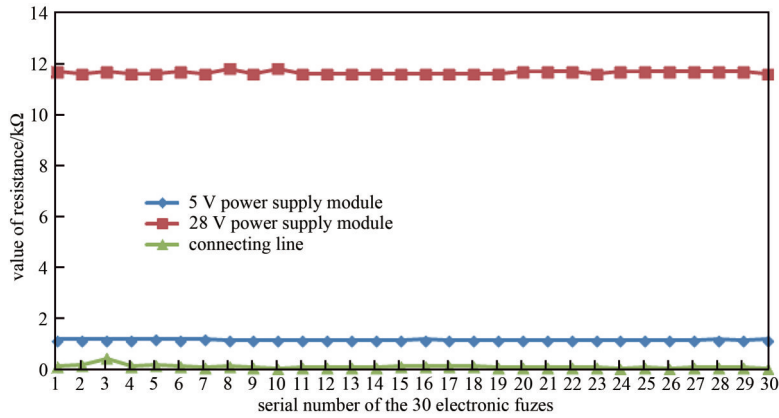


Fig.2 Test value of passive-resistance of full electronic fuzes
图2 全电子引信无源导通电阻测试值

2.2 无源导通电阻测试电路设计

2.2.1 四线制测试原理

连接全电子引信内部连通线的导通电阻阻值可能非常小，属于微电阻范畴，因此测量时必须选择最适合微电阻测量的四线制测量法。如果待测电阻的阻值与导线电阻相当，甚至小于导线电阻时，只能采用四线制的方法，消除导线电阻的影响。因此，无源导通电阻测试采用四线制原理，测试原理如图3所示。

图中 R_x 为被测电阻， R_1, R_2, R_4 和 R_5 为4导线内阻， R_3 和 R_6 为触点接触电阻。1,4线上流过的恒流源电流，经过被测电阻 R_x ，形成一个电压信号，再在2,3线上提取该信号，通过欧姆定律得出电阻阻值。由于电源激励信号与电压测量信号是独立的，导线电阻造成的分压可被有效分离；在2,3线上使用运放做成跟随器以隔离电流，减少 R_2, R_4 的分压，从而提高电压信号的采集精准度。

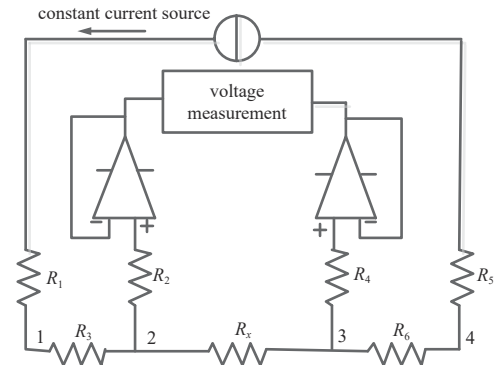


Fig.3 Principle of four-wire resistance measurement
图3 四线制电阻测量原理

2.2.2 微电流恒流源电路设计

恒流源采用固定 1 mA 的微小电流，设计电路如图4所示。

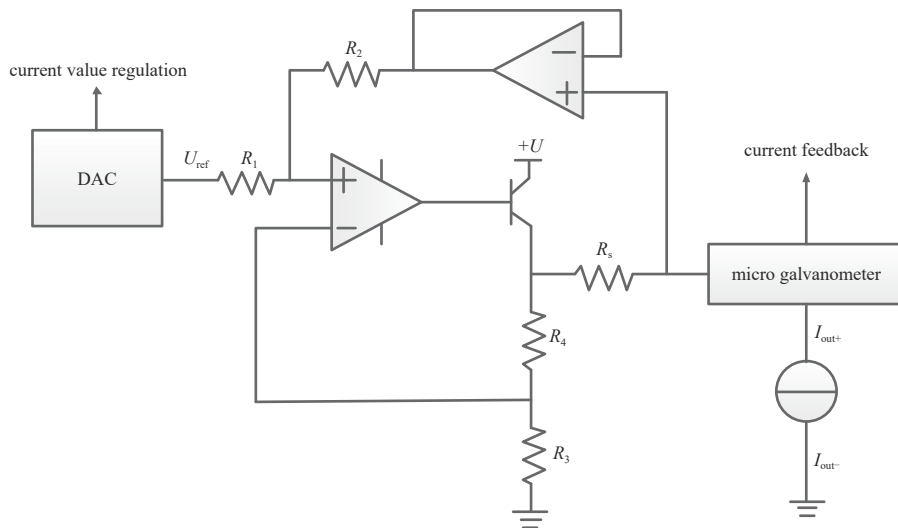


Fig.4 Schematic diagram of constant current source circuit
图4 恒流源电路原理图

恒流源由运放与晶体管组合设计而成，输出电流为 I_{out} 。利用运放输入端电位相等的性质可知：

$$U_2 = U_{out}, U_1 = U_3 \tag{1}$$

式中： $U_1 \sim U_4$ 为触电接触电阻 $R_1 \sim R_4$ 上的电压。

利用运放输入端电流为零的性质可知，流过 R_1 的电流必然流过 R_2 ，流过 R_4 的电流必然流过 R_3 ，则 R_1 与 R_2 的电流相等， R_3 与 R_4 的电流相等， R_s 的电流即为输出电流 I_{out} 。

$$U_3 / (U_4 - U_3) = R_3 / R_4 \tag{2}$$

$$(U_{ref} - U_1) / (U_1 - U_2) = R_1 / R_2 \tag{3}$$

$$I_{out} R_s = U_4 - U_{out} = U_4 - U_2 \tag{4}$$

因为：

$$R_1 / R_2 = R_3 / R_4 \tag{5}$$

$$(U_{ref} - U_3) / (U_3 - U_2) = U_3 / (U_4 - U_3) \tag{6}$$

推导得

$$U_4 - U_2 = U_{ref} R_4 / R_3 \tag{7}$$

$$I_{out} = U_{ref} R_4 / R_3 R_s \tag{8}$$

可见，输出电流 I_{out} 与本身流经的输出网口无关，从而构成恒流源。输出电流 I_{out} 与 R_3, R_4, R_s 和参考电压 U_{ref} 相关。其中 R_4 与 R_3 的比例固定，当 R_s 的阻值一定时，输出电流 I_{out} 与输入电压 U_{ref} 成正比关系，即通过调节电压 U_{ref} 的值即可调节电流 I_{out} 的值。如果 $R_s = 1 \text{ k}\Omega$ ， $R_4 / R_3 = 10$ ，如果要求电流 I_{out} 处于 10 mA 左右，使用低温漂的电压参考芯片使 U_{ref} 的值固定在 1 V ，即可使电流保持在 10 mA 。

测量 $11 \text{ k}\Omega$ 电阻时，需采用 1 mA 恒流源，才能保证得到的电压值在采样范围内。当测量 $11 \text{ k}\Omega$ 电阻时，电压为 11 V ，在恒流源设计时，限制最高电压为 12 V ；由于 ADC 采样电压量程达不到 11 V ，因此需要进行分压，分压比例为 2 倍。

1 mA 恒流源的设计方法为：如果 $R_s = 1 \text{ k}\Omega$ ， $R_4 / R_3 = 1$ ，要求电流 I_{out} 处于 1 mA 左右，使用低温漂的电压参考芯片使 U_{ref} 的值固定在 1 V ，即可使电流保持在 1 mA ，满足恒流源的小电流输出要求。

2.2.3 高精度导通电阻测试电路设计

电压测量模块由 2 路信号采集电路、高精度 ADC 芯片以及 FPGA 组成。高精度 ADC 将信号采集并转换成数字信号，之后由 FPGA 芯片进行处理。

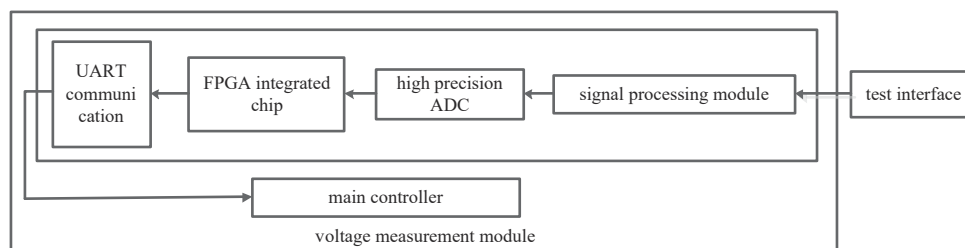


Fig.5 Schematic diagram of voltage measurement module
图 5 电压测量模块原理图

电压采集电路主要用于采集小电压信号，该电压信号表征了电阻值；电压测量精确度，表征了电阻测量精确度，模块电路图如图 5 所示。

1) ADC 的误差分析

使用的高精度 ADC 为华微 HWD7734 芯片，24 bit 分辨力，抛开噪声干扰，使用有效位 19 bit 计算，得到 ADC 可准确分辨的最小电压为：

$$1 \text{ LSB} = U_{ref} / 2^{19} = 5 \text{ V} / 524 \text{ 288} = 9.536 \text{ 7 } \mu\text{V}$$

AD 芯片的量化噪声误差为 0.5 LSB，即为 $4.768 \mu\text{V}$ 。

ADC 输出噪声与选择的档位有关，选择精确度最高档，可将输出噪声控制在 $\pm 9.6 \mu\text{V}$ ，即 $\pm 1.007 \text{ LSB}$ 。

积分非线性误差覆盖全量程，其最大误差值可假定出现在最高位，积分非线性误差值 E_i 为：

$$E_i = 5 \text{ V} \times 0.003\% = 150 \mu\text{V} = 15.729 \text{ LSB}$$

外部参考使用的电压芯片存在 $\pm 2.25 \mu\text{V}$ 纹波，其造成的误差 E_p (假定纹波波峰处采得 5 V 电压值) 为：

$$E_p = [1 - (5/5.000\ 002\ 25)] \times 2^{19} = 0.236 \text{ LSB}$$

综上所述, ADC在常温下的基本精确度可达到 $\pm 17.472 \text{ LSB}$ (即 $\pm 33.325 \text{ ppm}$)。

2) 运算放大器的误差分析

运算放大器的主要误差包括非线性度、输入输出失调电压。其中失调电压可以通过校准数据进行补偿, 在此不作分析。

放大 10 倍的非线性误差 E_g 为: $E_g = 10(\text{ppm}) \times 10 = 100(\text{ppm})$, 可见在常温下放大器造成的误差为 $\pm 100 \text{ ppm}$ 。

3) 测量基本精确度误差

导通电阻测量的误差主要包括电流源的误差、采样误差和测试通道误差。

电流源的输出电流精确度为 $\pm 1 \mu\text{A}$, 造成的误差约为 $\pm 100 \text{ ppm}$, ADC误差约为 $\pm 33.325 \text{ ppm}$, 运放误差约为 $\pm 100 \text{ ppm}$, 合计为 $\pm 233.325 \text{ ppm}$, 以最大量程 50Ω 换算得到 $\pm 11.67 \text{ m}\Omega$ 。测试通道按照四线制方式连接被测件, 通道中的所有内阻均可被忽略, 但与被测件接触的随机电阻不能被忽略, 依照接头要求, 接触电阻约为 $\pm 10 \text{ m}\Omega$ 。

综上所述, 导通电阻的测试精确度可以满足 $\pm 30 \text{ m}\Omega$ 指标要求。

2.3 全电子引信加电后状态测试硬件电路设计

全电子引信加电后状态的硬件部分主要由以下功能模块组成: 控制信号模拟、工作状态测量、引信零位状态检测、电压实时监测、存储和信息交换、RS-485 通信、安全提示、自检、检定组成, 如图 6 所示。

主控芯片采用 TI 公司 ARM 芯片 LM3S9B96 微处理器, 该芯片多达 65 个 GPIO 端口, 可满足多个通道控制信号模拟、工作状态测量、引信零位状态检测的要求, 同时, 具有 2 个 10 位模数转换器, 可进行 16 个通道的切换, 完成多通道电压实时监测的功能。同时借助内部丰富的穿行通信接口, 含 RS485 通信、CAN 总线通信等接口, 完成与引信总线通信的数据交换功能。同时, ARM 芯片内部包含 I2C 通信模块, 实现与铁电存储器的高速通信。

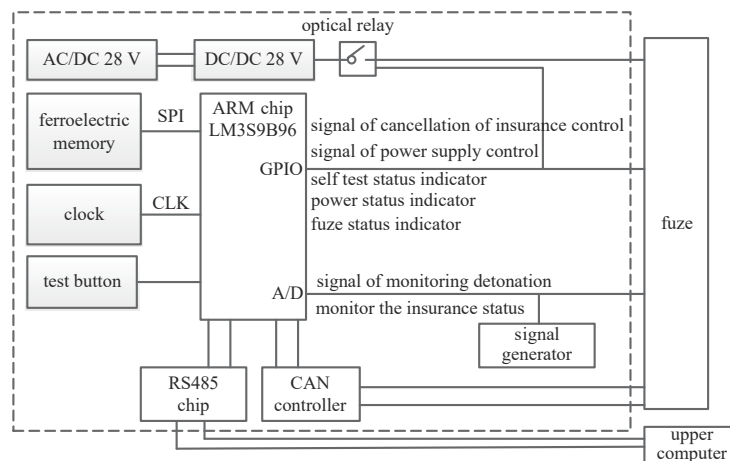


Fig.6 Hardware design of full electronic fuze tester

图 6 全电子引信测试仪硬件设计图

2.4 引信测试系统软件平台构架

设计开放的主控程序软件构架, 引信测试仪的各种工作模式均挂靠在该软件构架下, 对任何一种引信测试的修改均不会影响到其他模式的正常工作。传统的引信测试仪主要有控制信号模拟、工作状态监测、电压实时监测等功能^[7]。对引信测试的正常流程进行重新设计: 在测试仪给引信加电前, 先进行引信所有对外接口的无源导通测试; 在进行所有对外接口的无源导通测试完成之后, 如果无源导通测试通过技术指标要求, 则进行全电子引信测试的其他组件加电测试内容, 判断全电子引信的不加电状态的静态特性和加电状态的各项性能指标是否均符合要求。全电子引信测试软件总流程如图 7 所示。

3 无源导通电阻测试验证

根据某型号产品的测试要求, 设计了全自动测控软件, 对标准的 $11 \text{ k}\Omega$ 电阻($11 \pm 5\%$ $\text{k}\Omega$ (0.25 W))进行测试, 得到 $11 \text{ k}\Omega$ 电阻的实际测试值。测试结果表明, 无源导通电阻测试的实际精确度为 $\pm 0.1\%$, 在设计技术指标要求

±11.67 mΩ 的范围内，符合设计要求。其 30 次的测试值如图 8 所示。

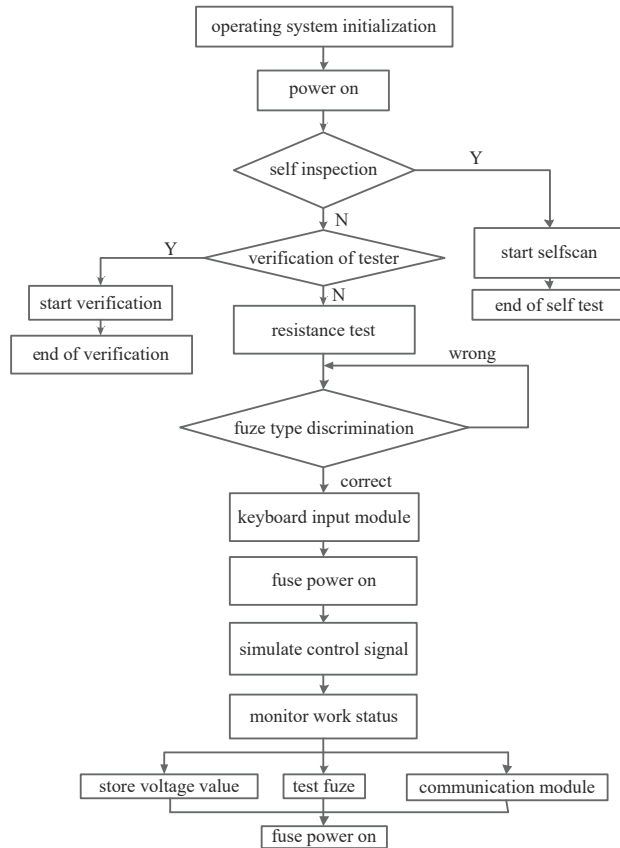


Fig.7 General flow of all electronic fuze test software

图 7 全电子引信测试软件总流程

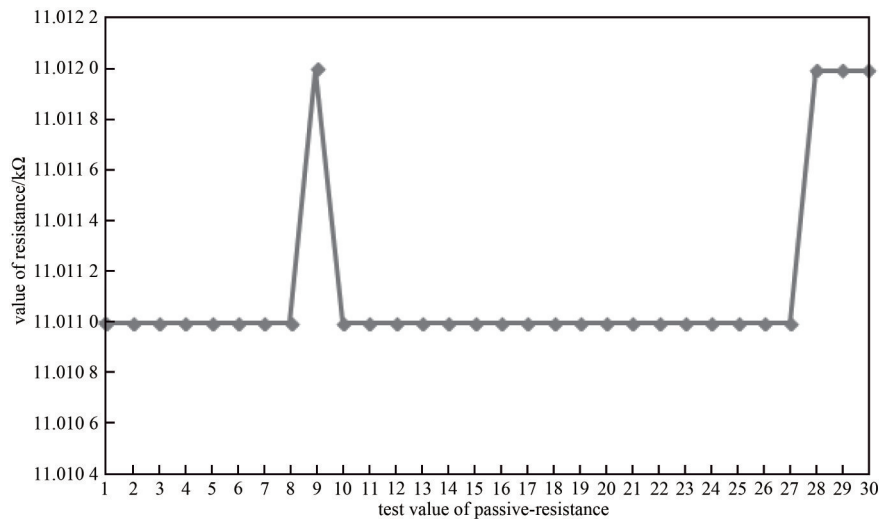


Fig.8 Test value of passive-resistance

图 8 无源导通电阻测试值

4 结论

本文设计了一种通用化的基于 ARM 芯片和 FPGA 双核架构的全电子引信测试仪，满足多型号引信测试全自动测试、实时智能测控、数据存储、自检检定、环境适应性需求，并采用全自动引信测试的流程架构，可对全电子引信的无源导通电阻进行全自动测试判读和加电状态的各项性能进行全面测试。既保证了直列式引信在不加电情况下静态特性的高可靠性，又保证了引信在加电测试情况下的各项性能指标均符合要求。

参考文献:

- [1] HU Hongsheng,WANG Jiong,JIE Che. Construction of virtual test platform for fuze involute gear train and straight-sided verge runaway escapement mechanism[C]// 2010 International Conference on Measuring Technology and Mechatronics Automation. Changsha,China:IEEE, 2010:828-832.
- [2] ZHANG Y,LI B,ZHANG H. Reliability test to key components of radio fuze under high impact and high temperature[C]// 2009 2nd International Conference on Power Electronics and Intelligent Transportation System. Shenzhen, China: IEEE, 2009: 415-417.
- [3] 曹磐,陈翔,李长生. 基于故障树和LabVIEW的引信测试仪诊断系统[J]. 兵器装备工程学报, 2016,37(12):108-112. (CAO Pan,CHEN Xiang,LI Changsheng. Fault diagnosis on fuze test system based on fault tree analysis and LabVIEW techniques[J]. Journal of Ordnance Equipment Engineering, 2016,37(12):108-112.)
- [4] 王冠,李波,张亚. 基于虚拟仪器的引信定时器测试系统[J]. 探测与控制学报, 2015,37(5):57-61. (WANG Guan,LI Bo,ZHANG Ya. Fuze timer measuring system based on virtual instrument[J]. Journal of Detection & Control, 2015,37(5):57-61.)
- [5] 吴江伟. 某引信测试设备研制[D]. 哈尔滨:哈尔滨工业大学, 2010. (WU Jiangwei. Realization of a test equipment for the fuze[D]. Harbin,China:Harbin Institute of Technology, 2010.)
- [6] 徐恒宇. 某引信自动化测试系统的研制[D]. 哈尔滨:哈尔滨工业大学, 2011. (XU Hengyu. Design of an ATS for the fuze[D]. Harbin,China:Harbin Institute of Technology, 2011.)
- [7] 王兵,阮朝阳. 全电子安全系统通用引信测试仪设计[J]. 测控技术, 2013,32(1):61-64. (WANG Bing,RUAN Chaoyang. Design of general fuze monitor for electronic safety arming system[J]. Measurement and Control Technology, 2013,32(1):61-64.)

作者简介:

周孟哲(1989-),女,硕士,助理研究员,主要研究方向为引信测控技术. email:zhoumengzhe.ok@163.com.

周伟(1983-),男,硕士,副研究员,主要研究方向为引信测控技术.