

文章编号: 2095-4980(2024)10-1088-06

一种集成图像处理功能的数字像元焦平面读出电路

黄文刚^{1,2}, 陶冶颖¹, 彭超¹, 周亮¹, 黄晓宗^{*1}

(1. 中国电子科技集团公司 第二十四研究所, 重庆 401332; 2. 重庆大学 光电工程学院, 重庆 400044)

摘要: 设计了一种像元级数字化焦平面读出电路, 克服了传统模拟读出电路技术的电荷容量局限, 实现了更大的动态范围和更低噪声的数字化图像读出; 同时在像元内部进行数字化图像处理, 可实现非均匀校正(NUC)、盲元补偿、数字时间延迟积分(TDI)、空间滤波等图像预处理功能。该电路采用 40 nm CMOS 工艺流片, 面阵规格为 640 × 512, 像元步进为 30 μm, 全芯片尺寸约 22 mm × 19 mm。测试结果显示, 该电路通过 TDI、空间滤波功能可大幅降低(分别约 90% 和 63%)输出图像空间噪声, 提升成像质量。

关键词: 读出电路; 数字像元; 非均匀校正; 盲元补偿

中图分类号: TN216

文献标志码: A

doi: 10.11805/TKYDA2024314

A digital pixel focal plane readout circuit with integrated image processing function

HUANG Wengang^{1,2}, TAO Zhiying¹, PENG Chao¹, ZHOU Liang¹, HUANG Xiaozong^{*1}

(1. Sichuan Institute of Solid-State Circuits, China Electronics Technology Group Corp, Chongqing 401332, China;

2. School of Optoelectronic Engineering, Chongqing University, Chongqing 400044, China)

Abstract: A pixel-level digital focal plane readout circuit was designed to overcome the charge capacity limitations of traditional analog readout circuit technology, enabling a larger dynamic range and lower noise digital image readout. Additionally, digital image processing is performed internally at the pixel level, enabling functions such as Non-Uniformity Correction(NUC), dead pixel compensation, digital Time-Delay Integration(TDI), and spatial filtering for image preprocessing. The circuit was fabricated using a 40 nm CMOS process with an array specification of 640 × 512, a pixel pitch of 30 μm, and the overall chip size is approximately 22 mm × 19 mm. Test results indicate that the circuit can significantly reduce(by approximately 90% and 63%, respectively) the spatial noise in the output image through TDI and spatial filtering functions, thereby enhancing the image quality.

Keywords: readout circuit; digital pixel; non-uniformity correction; dead pixel compensation

随着数字化、智能化技术的迅速发展, 人工智能、物联网技术的迅速崛起, 各应用领域对红外焦平面读出电路提出了更多的智能化需求。智能化红外焦平面电路可对内部信号进行灵活处理, 使焦平面读出电路具备参量可变、环境自适应等特征。传统的模拟像元读出电路受限于像元尺寸, 电荷容量低, 读出噪声大。另外, 受限于红外焦平面阵列制造工艺水平和材料质量等因素, 红外焦平面读出电路输出的图像不可避免地存在非均匀性和盲元。基于越来越多的智能化需求以及越来越高的信号质量要求, 研发大电荷容量、具备图像处理功能的读出电路具有重要意义^[1-3]。

本文设计了一种数字像元红外焦平面读出电路, 与传统模拟像元读出电路相比, 具有更大的动态范围和更低的读出噪声。由于采用了数字像元技术, 电路内部信号处理更加灵活, 可通过一定的算法实现图像信号的预处理功能, 降低后续图像处理压力, 提升系统综合效能。该电路采用 40 nm CMOS 工艺流片, 面阵规格为 640 × 512, 像元步进为 30 μm, 全芯片尺寸约 22 mm × 19 mm。通过对电路的测试表明, 该电路可实现非均匀校正(NUC)、盲元

收稿日期: 2024-06-18; 修回日期: 2024-09-23

基金项目: 国家自然科学基金资助项目(62105240; 62075159); 国家重点研发计划资助项目(2019YFB22023002)

*通信作者: 黄晓宗 email:hxzchn@163.com

补偿、时间延迟积分(TDI)、空间滤波等片上图像处理功能；并且通过 TDI 功能，空间噪声可减少 90%；3×3 平滑空间滤波后，空间噪声可减少 63%。

1 读出电路总体架构

设计的读出电路总体架构如图 1 所示，主要包括像元阵列、图像缓冲、控制时序产生、数据配置、高速图像传输接口等电路。其中图像阵列规格为 640×512，数据配置接口为 4 线串行外设接口 (Serial Peripheral Interface, SPI)，最高时钟频率为 10 MHz，数据接口采用 4×100 Mbps 串行低电压差分信号 (Low Voltage Differential Signaling, LVDS) 高速接口，可满足 50 fps 帧频数据传输需求。

2 像元模数转换器结构

设计的像元模数转换器 (Analog-to-Digital Converter, ADC) 电路结构如图 2 所示，主要包括充放电对称开关、单位充电电容、比较器、二分频器、18 位计数器、18 位寄存器等单元。该电路模拟前端实际上是一个电流-频率转换器，产生的脉冲频率调制信号由 18 位计数器进行计数，计数器数据通过移位寄存器串行输出。

输出数据可以上下左右正交传输给相邻像元，以支持像素级 DSP 处理功能，如数字 TDI、空间滤波等。像元计数初始值可以预设，以实现偏移非均匀校正 (Offset Non-Uniformity Correction, ONUC)；积分电容大小可以微调配置，以实现增益非均匀校正 (Gain Non-Uniformity Correction, GNUC)，如图 3 所示。像元计数器可以进行加减计数，实现背景减除等功能^[4-7]。

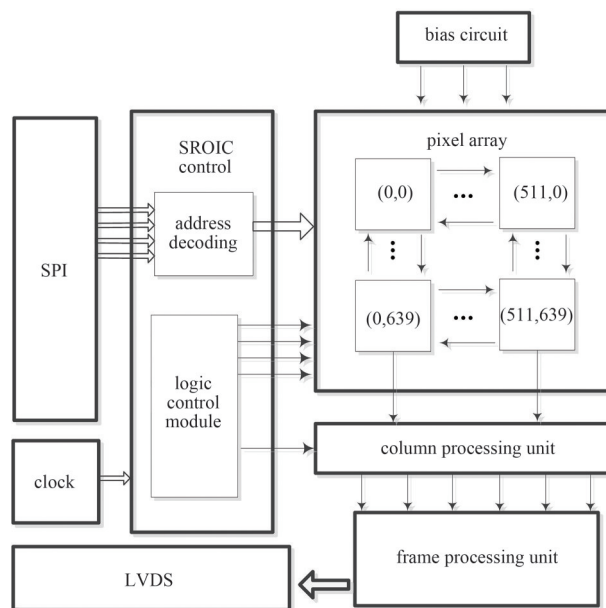


Fig.1 The overall architecture of readout circuit
图 1 读出电路总体架构

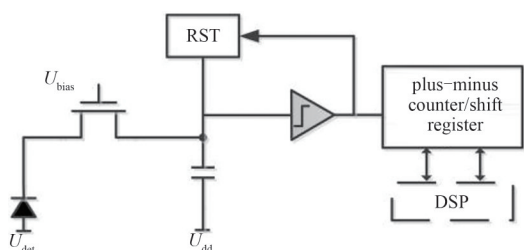


Fig.2 The circuit structure of pixel ADC
图 2 像元 ADC 电路基本结构

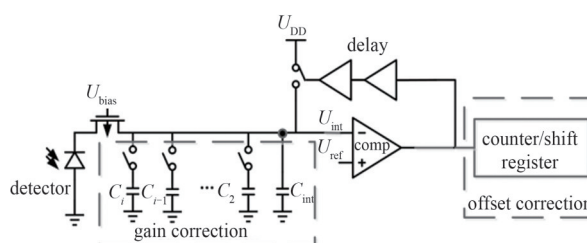


Fig.3 The principle of NUC circuit
图 3 非均匀校正电路原理

3 图像处理功能

该电路通过像元电路结构和时序控制电路实现多种图像处理功能，部分图像处理功能实现原理如下。

3.1 非均匀校正(NUC)

由于工艺加工存在非均匀性，焦平面阵列像元之间不可避免存在非均匀性，一般采用两点法对响应特性曲线进行校正，两点非均匀校正可分解为偏移校正和增益校正 2 个任务，如图 4 所示^[8-9]。图 4 中 ϕ 为探测器输入到像元中的辐射通量， $X_{ij}(\phi)$ 为坐标 (i, j) 像元的响应曲线。图 4(a) 中为 3 个不同像元 A、B、S 的响应曲线，响应输出直线的截距反映出偏移量的不均匀性，直线的斜率反映出增益的不均匀性。具体校正过程为：在芯片上电后写入初始化数据，数据保存在像元内部的锁存器中(数据包括增益数据和偏移数据)，增益数据直接控制积分电容大小，偏移数据作为计数器初始值在每次积分前导入

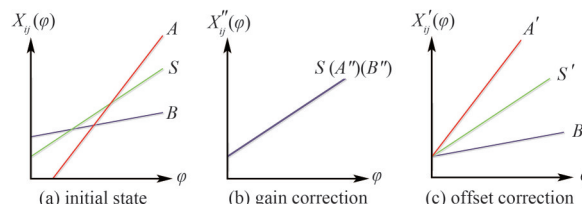


Fig.4 The principle of two-point NUC
图 4 两点非均匀校正原理

计数器，从而完成两点非均匀校正。

3.2 盲元补偿

电路在像元内实现盲元替换补偿功能，如图 5 所示，像元内计数器输入信号通过 5 个选择开关 EN、SW0~SW3 选择。盲元补偿原理为：当前像元标记为盲元时，通过锁存器将盲元使能信号 EN 配置为高，同时 \sim EN 信号为低，禁止当前像元的电流-频率转换后信号输入计数器。通过锁存器控制 2-4 译码器使能 SW0~SW3 其中一个开关，将对应的 $F_0\sim F_3$ 中的一个频率信号输入计数器模块。当前像元正常时，EN 配置为低， \sim EN 配置为高，盲元补偿功能关闭，输入计数器的频率信号由像元自身的电流-频率转换模块产生。 $F_0\sim F_3$ 4 个频率信号为当前像元相邻的 4 个像元电流-频率 F_{out} 。

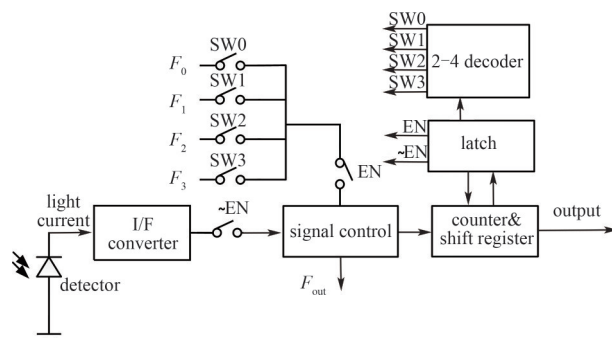


Fig.5 The principle of blind selection replacement
图 5 盲元替换实现原理

本盲元补偿结构消耗很小的面积与功耗，可以大幅度降低上位机频繁存取数据的压力，获得综合效能提升。

3.3 数字 TDI

数字 TDI 在数字域实现时间延迟积分，对同一目标多次曝光，通过延时积分提高像元接受的目标能量，可提高系统灵敏度，改善图像非均匀性。

数字 TDI 原理如图 6 所示，探测器向左扫描时，目标依次在各级 (n 代表 TDI 级数) TDI 像元成像， T_1 时刻目标成像在 n 列， T_2 时刻目标成像在 $n-1$ 列，直到 T_n 时刻，目标在各级 TDI 都有成像，将其累加并输出得到 TDI 图像的第 1 列，计算公式如式(1)所示，继续扫描，每次可输出 1 列，从而得到最终的 TDI 图像。

$$C_1 = \sum_{i=1}^n P_{n-i+1} T_i \quad (1)$$

数字 TDI 在像元级实现，主要通过相邻元数据传输与置位计数器初值实现。采集图像时，像素阵列向扫描方向整体传输数据，后级像元将前级像元的数据作为计数器初值，再次采集图像 \rightarrow 传输 \rightarrow 置初值，如此循环，直至累加 stage 次 (stage 为 TDI 级数)，最终输出图像^[10]。

传统的模拟 TDI 方式受像元电荷容量限制，级数一般不超过 16，数字 TDI 如果采用图像采集后处理(通过现场可编程门阵列等)，需要消耗大量计算存储资源，处理级数也很少超过 16^[11]。采用像素级数字化 TDI 可以实现较高级数的 TDI 处理，天津大学 2013 年实现 128 级数字 TDI，数据宽度达到 17 位^[12]。

本文设计的读出电路采用像素级数据处理，像素之间数据传输采用串行接口，最终实现了 512 级的数字 TDI 处理，数据宽度达到 18 位。

3.4 空间滤波

空间滤波是在图像内对单像素及其邻域做处理，通常可分为线性空间滤波与非线性空间滤波两类。常见的线性空间滤波有右均值滤波、图像锐化等，常见的非线性空间滤波有中值滤波等。

如图 7 所示，空间滤波是在图像空间借助模板进行邻域操作完成的。 S_0 为当前进行滤波的像素， $S_1\sim S_8$ 是其 3×3 邻域像素， $K_0\sim K_8$ 为对应邻域大小的模板，空间滤波即用模板 K 依次对图像像素及其邻域进行卷积运算实现滤波。滤波结果为：

$$R = K_0 \times S_0 + K_1 \times S_1 + \dots + K_8 \times S_8 \quad (2)$$

选取不同的模板，可得到不同的滤波结果。首先对目标进行 $|K_0|$ 倍时间积分，根据 K_0 正负调节计数器正负，开始曝光计数；计数结束后将图像整体右移一个像素，并以此图像为各个像素计数器初值，进行第 2 次曝光；根据 K_1 正负及大小调节计数器正负及曝光时长开始计数，实现 $R = K_0 \times S_0 + K_1 \times S_1$ ，如此循环经历曝光 9 次，正交传输 8 次，实现 $R = K_0 \times S_0 + K_1 \times S_1 + \dots + K_8 \times S_8$ ，即实现线性空间滤波。

本文设计的空间滤波方式在像素级进行处理，通过曝光时间实现系数乘法操作，赋初值计数实现加法操作，加减计数实现正负符号操作，同时全部像素并行处理。与传统的数字域空间滤波方式需要大量的实时数字乘加操作相比，综合效能得到极大提升。

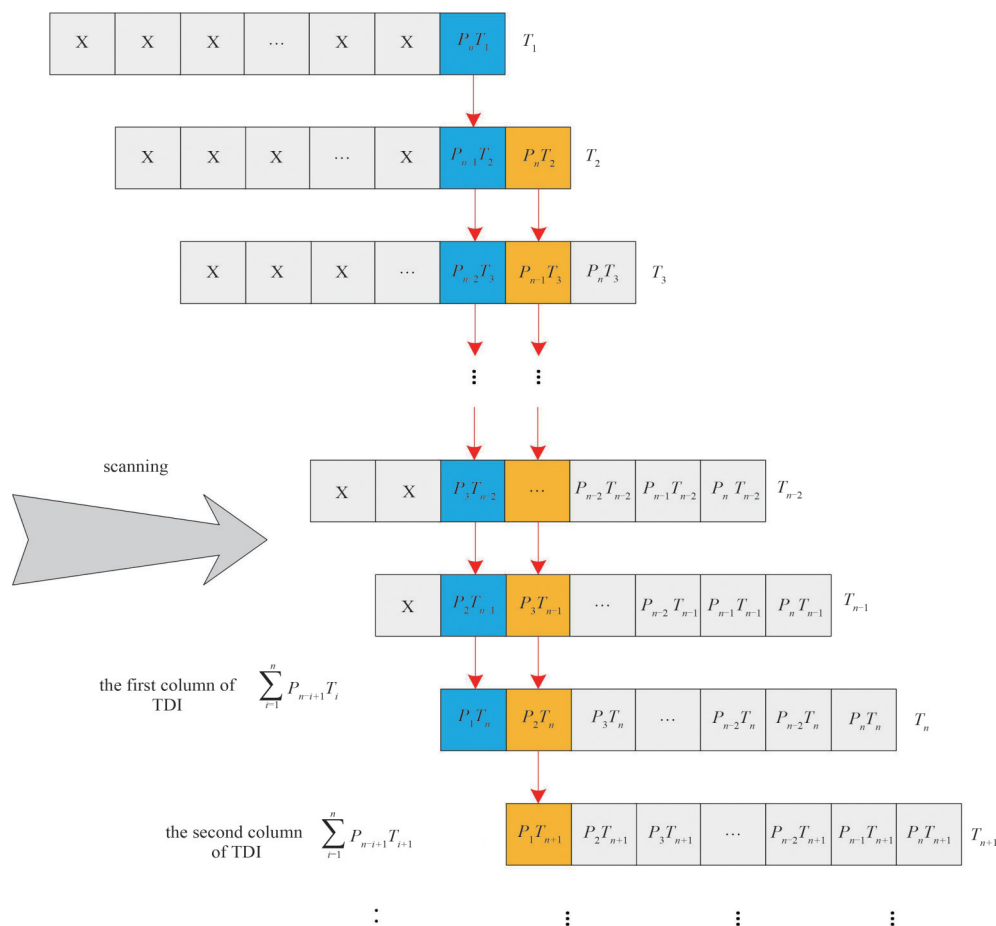


Fig.6 The principle of digital TDI
图6 数字 TDI 原理

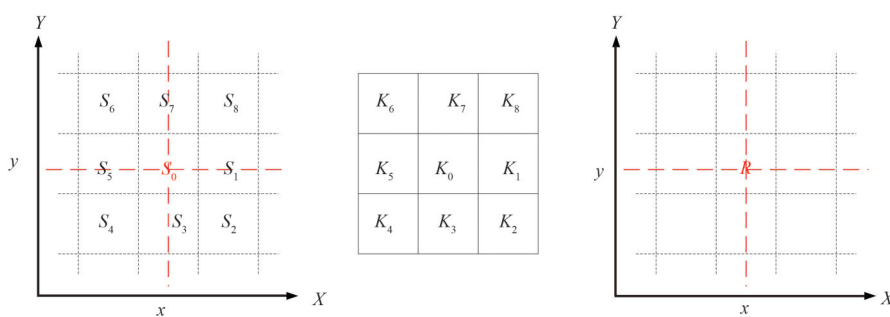


Fig.7 The principle of spatial filtering
图7 空间滤波原理

4 版图设计

设计的具有智能化图像处理功能的红外焦平面读出电路整体版图如图 8 所示，面积约 22 mm×19 mm，总晶体管数超过 7 亿，主要分为面阵和外围控制模块两部分。

设计的读出电路核心模块为像元 ADC 模块，该模块是实现信号转换、片上图像处理的关键，该模块的版图设计如图 8 所示，单个像元面积为 30 μm×30 μm，主要分为数字和模拟两部分，其中模拟部分为电流-

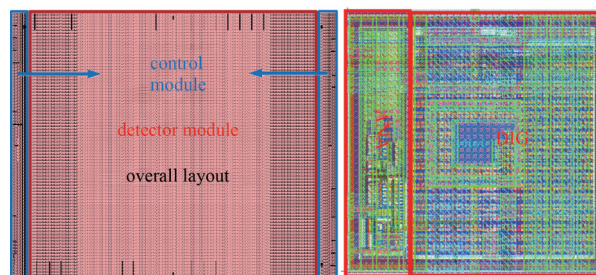


Fig.8 The layout of general readout circuit and pixel ADC
图8 整体读出电路与像元 ADC 版图

频率信号转换模块，将接收到的探测器发出的电流信号转换为频率信号，该模块也是盲元补偿、非均匀校正、TID等图像处理功能实现的核心。数字部分主要为计数模块和寄存器，该部分周围以地线作为屏蔽线，能够极大降低数字部分信号对模拟部分的干扰。

5 流片及测试结果

对提出的具有智能化图像处理功能的红外焦平面集成芯片进行流片验证。采用 40 nm CMOS 进行流片，样品测试采用液氮浸泡方式，在 77 K 低温条件下进行，像元集成自测试结构支持电注入方式进行基本功能性能测试。

该芯片的盲元补偿测试效果演示如图 9 所示，将阵列中的特定区域(红框标记)标记为盲元区域，该区域像素全部进行替换处理，因此该区域的每一行(列)的像素灰度值由初始行(列)像素决定，其他区域不进行盲元补偿。由测试结果可以看出，指定区域盲元补偿像元数据与邻近像元相同，能够实现盲元补偿功能，并能指定替换方向。

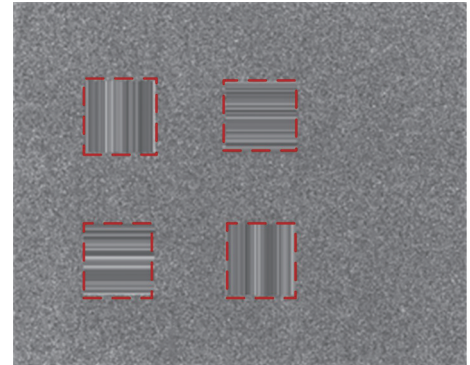


Fig.9 The effect of blind selection compensation
图9 盲元补偿替换效果

非均匀校正测试结果如图 10(a)~(b)所示，将零位图像数据写入像元寄存器中，通过图像数据采集系统获取输出图像，输入输出图像相同，说明实现了零位非均匀补偿图像处理功能。另外写入特定增益补偿数据，左半平面写入最大积分电容值，右半平面写最小电容值，如图 10(c)~(d)所示，输出图像中左右半平面图像码值均值比为 0.73，说明实现了增益非均匀性补偿图像处理功能。

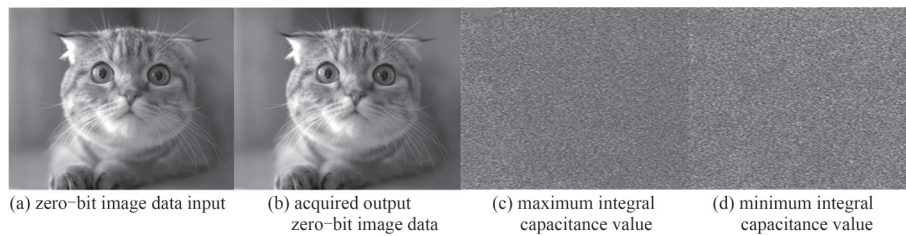


Fig.10 Test results of non-uniform correction
图 10 非均匀校正测试结果

时间延迟积分测试结果如表 1 所示，通过测试系统采集 TDI 功能开启前后输出的噪声图像。在 TDI 功能开启前，相对空间噪声为 53.2%；TDI 功能开启后，相对空间噪声下降到 5.85%，且输出图像呈现连续的平滑扫描状，如图 11 所示，相对空间噪声为普通模式的 0.11 倍，能够实现 TDI 图像处理功能。

空间滤波测试结果如表 1 所示，在空间滤波功能开启前，输出图像的相对空间噪声为 64.79%，在空间滤波功能开启后，输出图像的相对空间噪声为 23.96%，能够实现空间滤波功能，如图 11 所示。

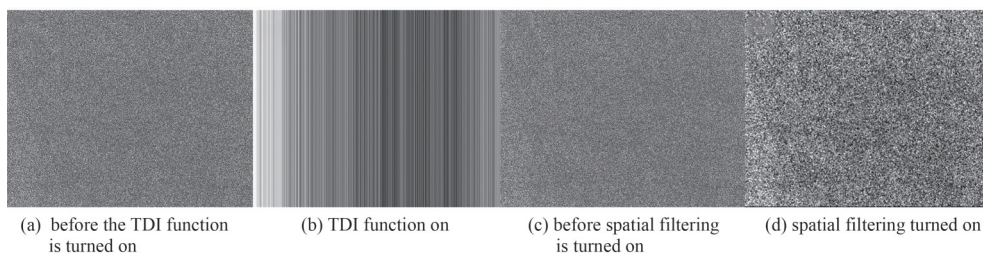


Fig.11 The test results of TDI and spatial filtering
图 11 TDI 和空间滤波测试结果

表 1 数字 TDI 与空间滤波开启前后相对空间噪声测试结果

Table1 Results of relative spatial noise testing before and after enabling TDI and spatial filtering

TDI function turned off	TDI function turned on	spatial filtering turned off	spatial filtering turned on
53.20%	5.85%	64.79%	23.96%

6 结论

本文设计了一种具有片上智能化图像处理功能的数字像素焦平面集成芯片，以极小的电路资源减小了后期图像处理难度。该集成芯片阵列大小为 640×512 ，采用了 40 nm CMOS 工艺进行流片，芯片总面积为 $22 \text{ mm} \times 19 \text{ mm}$ 。芯片测试结果表明，该红外焦平面电路能够实现诸如盲元补偿、非均匀校正、时间延迟积分、空间滤波等图像处理功能，时间延迟积分、空间滤波功能分别可降低芯片输出图像相对空间噪声约 90% 和 63%，可提高输出图像数据质量。

参考文献：

- [1] 曾岩,黄文刚,马敏舒,等. 一种可实现非均匀校正和盲元补偿的像元 ADC[J]. 激光与红外, 2021,51(7):938-943. (ZENG Yan, HUANG Wengang, MA Minshu, et al. A pixel ADC with non-uniform correction and blind element compensation[J]. Laser & Infrared, 2021,51(7):938-943.) doi:10.3969/j.issn.1001-5078.2021.07.01.
- [2] 袁媛,于艳,李敬国. 智能化红外焦平面应用前景与发展现状[J]. 激光与红外, 2024,54(1):3-9. (YUAN Yuan, YU Yan, LI Jingguo. Application prospects and development status of intelligent infrared focal plane[J]. Laser & Infrared, 2024,54(1):3-9.) doi:10.3969/j.issn.1001-5078.2024.01.001.
- [3] 陶文刚,汪鸿祎,陆逸凡,等. 基于 SAR ADC 的短波红外焦平面数字化读出电路研究[J]. 半导体光电, 2023,44(1):39-43. (TAO Wengang, WANG Hongyi, LU Yifan, et al. Research on short-wave IRFPA digital readout circuit based on SAR ADC[J]. Semiconductor Optoelectronics, 2023,44(1):39-43.) doi:10.16818/j.issn1001-5868.2022102401.
- [4] GUELLEC F, PEIZERAT A, TCHAGASPANIAN M, et al. A 25 μm pitch LWIR focal plane array with pixel-level 15-bit ADC providing high well capacity and targeting 2 mK NETD[C]// Infrared Technology and Applications XXXVI. Orlando, Florida, United States: SPIE, 2010:1205-1214. doi:10.1117/12.849684.
- [5] ABBASI S, GALIOGLU A, SHAFIQUE A, et al. A PFM-based digital pixel with an off-pixel residue measurement for small pitch FPAs[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2017, 64(8): 887-891. doi: 10.1109/TCSII.2016.26143391.
- [6] SCHULTZ K I, KELLY M W, BAKER J J, et al. Digital-pixel focal plane array technology[J]. Lincoln Laboratory Journal, 2014, 20(2):36-51.
- [7] 曾岩,高炜祺,黄文刚,等. 数字像素读出电路、像素阵列及图像传感器:CN201911355846.6[P]. 2019-12-25. (ZENG Yan, GAO Weiqi, HUANG Wengang, et al. Digital pixel readout circuit, pixel array and imaging sensor:CN201911355846.6[P]. 2019-12-25.)
- [8] ABBASI S, CEYLAN O, GURBUZ Y. A DROIC based on PFM ADCs employing over-integration for error shaping[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2019, 66(10):3713-3722. doi:10.1109/TCSI.2019.2914191.
- [9] ABBASI S, SHAFIQUE A, CEYLAN O, et al. A partially pixel-parallel DROIC for MWIR imagers with columnwise residue quantization[J]. IEEE Transactions on Electron Devices, 2018, 65(11):4916-4923. doi:10.1109/TED.2018.2871172.
- [10] WANG Dejiang, DONG Bin, LI Wenming, et al. Influence of TDI CCD charge transfer on imaging quality in remote sensing system[J]. Optics Precision Engineering, 2011, 19(10):2500-2506. doi:10.3788/OPE.20111910.2500.
- [11] BODENSTORFER E, FURLER J, LEE Y S, et al. High-speed line-scan camera with digital time delay and integration arrays[C]// Custom Integrated Circuits Conference, 2006. [S.l.]: IEEE, 2006:651-654.
- [12] NIE Kaiming, YAO Suying, XU Jiangtao, et al. A 128-stage analog accumulator for CMOS TDI image sensor[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2014, 61(7):1952-1961. doi:10.1109/TCSI.2014.2304663.

作者简介：

黄文刚(1977-), 男, 在读博士研究生, 高级工程师, 主要研究方向为传感器信号探测与调理等模拟/混合集成电路产品设计. email:13883012824@163.com.

陶治颖(1998-), 男, 硕士, 工程师, 主要研究方向为高速接口、传感器信号调制器等模拟/混合集成电路产品设计.

彭超(1995-), 男, 硕士, 工程师, 主要研究方向为压力传感信号调理电路处理芯片技术.

周亮(1982-), 男, 硕士, 主要研究方向为传感器信号探测与调理等模拟/混合集成电路产品设计与研究.

黄晓宗(1984-), 男, 博士, 研究员, 主要研究方向为模拟/混合信号集成电路设计、ESD 保护设计等.